

МРБ Массовая
радио
библиотека

Основана в 1947 году

Выпуск 1097

Л. А. Мальцева
Э. М. Фромберг
В. С. Ямпольский

**ОСНОВЫ
ЦИФРОВОЙ
ТЕХНИКИ**



Москва
«Радио и связь»
1986

ББК 32.844
М 18
УДК 681.321.0

Редакционная коллегия:

Б. Г. Белкин, С. А. Бирюков, В. Г. Борисов, Е. Н. Геншта, А. В. Гороховский, С. А. Ельяшкевич, И. П. Жеребцов, В. Г. Корольков, В. Т. Поляков, А. Д. Смирнов, Ф. И. Тарасов, О. П. Фролов, Ю. Л. Хотунцев, Н. И. Чистяков

Рецензенты: кандидаты педагогических наук *Д. М. Комский*
и *А. Н. Богатырев*

Мальцева Л. А. и др.

М 18 **Основы цифровой техники/Л. А. Мальцева, Э. М. Фромберг, В. С. Ямпольский.—М.: Радио и связь, 1987.—128 с.: ил. — (Массовая радиобиблиотека. Вып. 1097).**

В доступной форме изложены основы цифровой техники. Кратко рассмотрены системы счисления, принципы кодирования информации, элементы алгебры логики. Даны схемы основных узлов цифровых устройств и их базовых элементов. Описание ведется на примере перспективных серий цифровых интегральных схем широкого применения, являющихся предпочтительными при конструировании цифровых устройств в радиолюбительской практике, для радиолюбителей и руководителей радиокружков.

М $\frac{2402020000-064}{046(01)-87}$ 75-86

ББК 32.844

© Издательство «Радио и связь», 1986

ПРЕДИСЛОВИЕ

Цифровая техника активно проникает во многие области радиолюбительского творчества: конструирование радиовещательных и телевизионных приемников, радиоспортивной и радиоизмерительной аппаратуры, всевозможных устройств автоматики и игровых автоматов. Это связано с появлением цифровых интегральных схем, позволивших существенно уменьшить габаритные размеры, потребляемую мощность и повысить надежность разрабатываемой аппаратуры. Особенно перспективно использование цифровой техники в творчестве учащихся общеобразовательных школ и производственно-технических училищ, так как логические основы цифровой техники достаточно просты и вполне доступны старшеклассникам. Цифровые устройства практически не требуют настройки, что особенно важно при работе начинающих радиолюбителей.

Цель настоящей книги — ознакомить радиолюбителей и руководителей кружков детского технического творчества с основами цифровой техники. В книге содержатся описания и рекомендации по применению микросхем транзисторно-транзисторной логики (в основном серии К155) и микросхем с комбинентарной структурой металл — диэлектрик — полупроводник (серий К176 и К561). Теоретический материал сопровождается описанием доступных для повторения радиолюбительских конструкций, начиная от простейших игровых автоматов и кончая сложным многофункциональным таймером на базе микропроцессорного комплекта К580.

Все описанные устройства изготовлены и испытаны в работе студентами физического факультета Омского ордена «Знак Почета» государственного педагогического института им. А. М. Горького под руководством авторов книги. Основное внимание при разработке устройств было обращено на возможность их повторения. В устройствах использована достаточно современная и в то же время доступная для широкого круга радиолюбителей элементная база.

Первый и второй разделы написаны Э. М. Фромбергом, третий и четвертый — В. С. Ямпольским, пятый и шестой — Л. А. Мальцевой.

Отзывы о книге просим направлять по адресу: 101000, Москва, Почтамт, а/я 693, издательство «Радио и связь», Массовая радиобиблиотека.

ОБЩИЕ СВЕДЕНИЯ О ЦИФРОВОЙ ТЕХНИКЕ

ОБЛАСТИ ПРИМЕНЕНИЯ ЦИФРОВОЙ ТЕХНИКИ

Развитие и совершенствование электронно-вычислительной техники, устройств радиовещания и телевидения, радиоспортивной аппаратуры и всевозможных кибернетических автоматов в значительной степени определяются внедрением в них цифровой техники. Это обусловлено определенными преимуществами цифровых устройств по сравнению с аналоговыми: более высокой надежностью; стабильностью параметров при воздействии дестабилизирующих факторов; высокой точностью обработки информации; значительным сокращением трудоемкости и упрощением операций регулировки и настройки, что особенно важно для радиолюбителей; возможностью создания микросхем с очень высокой степенью интеграции.

Особенно широкое применение нашли цифровые устройства в электронно-вычислительной технике [20, 28]. В частности, цифровые вычислительные машины (ЦВМ) являются в настоящее время наиболее универсальными. Все узлы ЦВМ содержат элементы цифровой техники. На их базе реализуются устройства, которые производят арифметические и логические преобразования поступающей информации. С помощью элементов цифровой техники осуществляется запоминание и хранение информации, управление вычислительным процессом, ввод и вывод информации в ЦВМ. Успехи в области разработки быстродействующих элементов цифровой техники позволили создать ЦВМ, выполняющие десятки миллионов арифметических операций в секунду. Миниатюрные ЦВМ с ограниченным набором выполняемых операций вполне доступны для повторения радиолюбителям средней квалификации.

Значительно расширилась возможность построения малогабаритных вычислительных устройств с появлением микропроцессоров — стандартных универсальных программируемых больших интегральных схем со структурой, аналогичной ЭВМ [37]. Применение встроенных микро-ЭВМ позволяет придать разнообразным устройствам «разумный» характер и значительно расширить их функциональные возможности.

Принципиально новые возможности открывает применение цифровых интегральных схем в радиовещании и радиосвязи [21]. Так, использование цифровых синтезаторов частоты позволило существенно снизить аппаратные затраты и повысить фазовую стабильность генерируемых сигналов. Обработка сигналов цифровыми методами позволяет обеспечить высокую точность, стабильность параметров и получить характеристики, не достижимые аналоговыми методами. В любом радиоприемном тракте используются пассивные LCR-фильтры, которые в идеальном случае должны иметь прямоугольную форму амплитудно-частотной характеристики (АЧХ). Обеспечение очень высокой пря-

моугольности АЧХ фильтра на аналоговых элементах практически невозможно. Цифровые же фильтры позволяют реализовать произвольную форму АЧХ, в том числе и сколь угодно близкую к прямоугольной.

Цифровая схемотехника интенсивно внедряется в радиоприемную аппаратуру, главным образом в системы управления. В частности, беспоскоковая настройка приемника на любую из принимаемых частот осуществляется набором на пульте управления соответствующего кода, предварительно занесенного в устройство памяти. Используя электронные таймеры, также выполняемые на цифровых интегральных микросхемах, можно обеспечить последовательную перестройку радиоприемника по любой, наперед заданной программе. При этом указанная программа может долговременно храниться в памяти и при отключенном питании. Кстати сказать, программирование работы во времени может осуществляться в любых радиотехнических устройствах, в том числе устройствах бытовой радиоаппаратуры (телевизоре, магнитофоне, проигрывателе и т. д.). Возможно также управление режимом работы приемника (коэффициентом усиления, полосой пропускания, диаграммой направленности антенны). Следует отметить, что все указанные регулировки могут быть реализованы как дистанционные с выносного пульта управления. Благодаря использованию цифровых устройств в радиовещательных приемниках обеспечиваются принципиально новые потребительские удобства. Возможно отображение на встроенном в приемник видеоконтрольном устройстве (дисплее) всей информации, необходимой для контроля и эксплуатации аппаратуры: заданного режима работы, выбранного поддиапазона частот и частоты настройки, текущего времени и характера принимаемой программы (речь, музыка, моно- стерео и т. д.), полосы пропускания приемника и напряженности поля принимаемого сигнала. Вместо механических переключателей галетного и клавишного типа в бытовой аппаратуре широко используются электронные переключатели с сенсорным управлением.

Весьма перспективно внедрение цифровой техники в телевидении. Цифровое телевидение позволяет повысить качество передачи сигналов благодаря существенному уменьшению накоплений искажений в цифровых линиях связи по сравнению с аналоговыми, а также за счет применения специальных способов кодирования, обнаруживающих и исправляющих ошибки передачи информации [9]. Сигналы, представленные в цифровой форме, практически не подвержены амплитудным и фазовым искажениям, что позволяет передавать телевизионную информацию на большие расстояния с сохранением ее высокого качества. В результате использования методов и устройств цифровой техники становится возможным длительный безподстроечный режим работы телевизионной аппаратуры, а это имеет большое значение для повышения технологичности производства.

При использовании различных стандартов цветного телевидения может быть существенно упрощен обмен телевизионными программами в результате применения цифровых преобразователей телевизионных сигналов. Широкие перспективы раскрывает использование элементов цифровой техники при построении устройств управления параметрами телевизионных приемников (в том числе и дистанционных). С помощью цифровых устройств обеспечивается кодирование сигналов команд управления. В дальнейшем эти сигналы используются для регулировки параметров телевизионных приемников (яркости, фоку-

сырости, громкости, насыщенности и др.). За счет использования цифровых устройств на экране телевизора может формироваться дополнительная буквенно-цифровая и графическая информация [9].

Однако до недавнего времени вторжение цифровой техники в телевизионные приемники ограничивалось лишь вспомогательными устройствами управления. Несмотря на значительные трудности использования цифровых методов в устройствах с аналоговыми сигналами, в указанном направлении ведутся интенсивные исследования. Это обусловлено многими причинами. Значительно упрощается производство телевизоров с цифровыми блоками, так как, в принципе, возможна полная автоматизация процесса наладки телевизора, вплоть до создания самонастраивающихся (по заданной программе) устройств. Значительно выигрывает и потребитель цифрового телевизионного приемника, так как существенно повышается надежность телевизора, улучшается качество вещания и появляются новые функциональные возможности, например получение на экране телевизора двух изображений, получаемых по различным программам.

Главная сложность применения цифровых методов обработки сигналов в телевизорах состоит в необходимости создания многоразрядных быстродействующих аналого-цифровых преобразователей (АЦП). В настоящее время такие устройства разработаны.

Помимо радио- и телевизионных приемников цифровая техника начинает быстро проникать в технику магнитной записи, радиоспортивную и радиоизмерительную аппаратуру, в робототехнику и в устройства автоматики, в игровые автоматы. С помощью цифровых устройств в магнитофонах можно реализовать, например, счетчики расхода лент с многопозиционным устройством памяти, делающим возможным воспроизведение записей по заранее составленной программе. Цифровые автоматы в магнитофонах реверсируют также рабочий ход, осуществляют автостоп с последующим отключением устройства от сети, автоматическую регулировку уровня записи и т. д. Использование цифровых методов радиоизмерений позволяет повысить точность и автоматизировать процесс измерений, обеспечить непосредственное отображение результатов измерений в цифровой форме [33]. Цифровые устройства производят первичную обработку результатов измерений.

Значительно расширились функциональные возможности различных радиоспортивных управляемых моделей. Использование цифровой техники в радиоспорте позволило создать, например, телеграфные ключи с памятью и регулировкой отношения длительности точки и тире [11]. Это, в свою очередь, существенно повысило скорость передачи и достоверность передаваемой информации.

Особенно перспективно использование цифровой техники в творчестве радиолюбителей [18, 22]. Логические основы электронно-вычислительной техники достаточно просты и вполне доступны для понимания учащимися общеобразовательных школ и ПТУ. В то же время устройства цифровой техники практически бесподстроечны, что особенно важно для начинающих радиолюбителей. На базе цифровых устройств можно реализовать простые автоматы с широкими функциональными возможностями, которые привлекательны для детей [12, 31]. Промышленностью в больших количествах выпускаются дешевые цифровые микросхемы, что делает их доступными радиолюбителям любого ранга. Отдельные серии цифровых микросхем являются чрезвычайно надежными и не выходят из строя практически при любых ошибках в монтаже радиоустрой-

ства. Это также является неоспоримым преимуществом цифровых интегральных схем (ЦИС), обуславливающим их широкое использование в радиолюбительской практике.

КАК ПРЕДСТАВИТЬ ИНФОРМАЦИЮ?

Под информацией в широком смысле принято понимать различные сведения о событиях в общественной жизни, явлениях природы, о процессах в технических устройствах. Она содержится в нашей речи, в текстах книг и газет, в показаниях измерительных приборов и отображает разнообразие, присущее объектам и явлениям реального мира. Информацию, воплощенную и зафиксированную в некоторой материальной форме, называют сообщением и передают с помощью сигналов. Природа большинства физических величин такова, что они могут принимать любые значения в каком-то диапазоне (температура, давление, скорость и т. д.). Сигнал, отображающий эту информацию и возникающий на выходе соответствующего датчика, на любом временном интервале может иметь бесконечное число значений. Так как в данном случае непрерывный сигнал изменяется аналогично исходной информации, его обычно называют аналоговым, а устройства, в которых действуют такие сигналы — аналоговыми. Существуют также дискретные сообщения, параметры которых содержат фиксированный набор отдельных значений. А так как этот набор конечен, то и объем информации в таких сообщениях конечен.

На практике непрерывные сообщения можно представлять в дискретной форме. Непрерывность сообщений по величине не может быть реализована в связи с погрешностью источников и приемников информации и наличием помех в канале передачи информации. Поэтому к непрерывным сигналам, отображающим сообщения, можно применять квантование по уровню и по времени. При квантовании по уровню совокупность возможных значений напряжения или тока заменяют конечным набором дискретных значений из этого интервала. Квантование по времени предусматривает замену непрерывного сигнала последовательностью импульсов, следующих через определенные промежутки времени (рис. 1), называемых тактовыми. Если тактовые интервалы выбраны соответствующим образом [10], то потери информации не происходит. При одновременном введении квантования по времени и по уровню амплитуда каждой выборки будет принимать ближайшее разрешенное значение из выбранного конечного набора значений. Совокупность всех выборок образует дискретный или цифровой сигнал. Каждое значение дискретного сигнала можно представить числом. В цифровой технике такой процесс называется кодированием, а совокупность полученных чисел — кодом сигнала. Вместо преобразования или передачи конкретных сигналов эти операции в устройствах цифровой техники могут быть выполнены над их кодами. При этом можно оперировать и аналоговыми сигналами, которые преобразуются в цифровые с помощью АЦП.

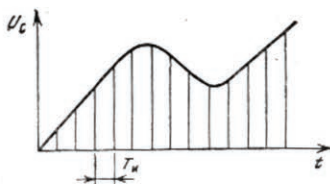


Рис. 1. Представление непрерывной информации импульсным способом

Таким образом, дискретное сообщение состоит из набора чисел и символов (например, знаков «+» и «-»). Каждое число состоит из цифр. Способ записи чисел цифровыми знаками называется системой счисления. В цифровой технике используются так называемые позиционные системы счисления [20, 32]. Значение каждой входящей в число цифры зависит от ее положения в записи числа. Количество различных цифр, применяемых в позиционной системе, называют основанием системы. В зависимости от основания, позиционные системы счисления могут быть десятичными — с основанием 10, двоичными — с основанием 2 и др. Образование чисел в любой системе счисления производят следующим образом: фиксируют позиции, называемые разрядами; каждому разряду присваивают свой вес h_i (где i — номер разряда); $h_i = p^i$ (p — основание системы); в разряды размещают цифры a_i . Тогда любое число A может быть представлено в виде

$$A = \sum_{i=-m}^{n-1} a_i h_i.$$

Здесь n — число знаков до запятой; m — число знаков после запятой. Последовательность цифр

$$a_{n-1}, a_{n-2}, \dots, a_1, a_0, a_{-1}, a_{-2}, \dots, a_{-m}$$

можно рассматривать как код числа в заданной системе счисления.

В цифровой технике наибольшее распространение получила двоичная система счисления, содержащая только цифры 0 и 1, а ее основанием служит число 2. Например, число 25,5 в десятичной и двоичной системах счисления может быть представлено в виде

$$(25,5)_{10} = \overbrace{2 \cdot 10^1 + 5 \cdot 10^0 + 5 \cdot 10^{-1}}^{h_i} =$$

$$\underbrace{\phantom{2 \cdot 10^1 + 5 \cdot 10^0 + 5 \cdot 10^{-1}}}_{a_i}$$

$$= \overbrace{1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 + 1 \cdot 2^{-1}}^{h_i} = (11001,1)_2.$$

$$\underbrace{\phantom{1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 + 1 \cdot 2^{-1}}}_{a_i}$$

Значительно реже используют восьмеричную и шестнадцатеричную системы. Их, в частности, применяют при составлении программ для более удобной и короткой записи двоичных кодов команд, так как эти системы не требуют специальных операций для перевода в двоичную систему. Так, для перевода восьмеричного или шестнадцатеричного числа в двоичное каждую цифру переводимых чисел заменяют соответственно трех- и четырехразрядными двоичными числами. Например, восьмеричное число 726,4 в двоичной системе имеет вид $(726,4)_8 = (111010110,1)_2$. Для удобства изображения шестнадцатеричных цифр, больших 9, шесть старших цифр обычно изображают символами A, B, C, D, E, F.

В цифровых устройствах широко используют и так называемый двоично-десятичный код. В этом коде каждый разряд десятичного числа представ-

Таблица 1

Десятичный	Код числа			
	Двоичный	Восьмеричный	Двоично-десятичный	Шестнадцатеричный
0	0	0	0	0
1	1	1	1	1
2	10	2	10	2
3	11	3	11	3
4	100	4	100	4
5	101	5	101	5
6	110	6	110	6
7	111	7	111	7
8	1000	10	1000	8
9	1001	11	1001	9
10	1010	12	0001 0000	A
11	1011	13	0001 0001	B
12	1100	14	0001 0010	C
13	1101	15	0001 0011	D
14	1110	16	0001 0100	E
15	1111	17	0001 0101	F
16	10000	20	0001 1110	10
17	10001	21	0001 0111	11
18	10010	22	0001 1000	12
19	10011	23	0001 1001	13
20	10100	24	0010 0000	14
21	10101	25	0010 0001	15
22	10110	26	0010 0010	16
23	10111	27	0010 0011	17
24	11000	30	0010 0100	18
25	11001	31	0010 0101	19
26	11010	32	0010 0110	1A
27	11011	33	0010 0111	1B
28	11100	34	0010 1000	1C
29	11101	35	0010 1001	1D
30	11110	36	0011 0000	1E
31	11111	37	0011 0001	1F
32	100000	40	0011 0010	20

ляется в двоичном коде. В табл. 1 приведены коды чисел в различных системах счисления.

Числа десятичной системы счисления нетрудно перевести в числа двоичной системы. При этом порядок перевода целых чисел отличается от перевода дробей. Чтобы перевести целое число X с основанием 10 в систему с основанием 2, необходимо последовательно делить заданное число и получающиеся в процессе деления частные на 2 до тех пор, пока последнее частное не окажется меньше 2. Результат перевода записывают в виде последовательности цифр слева направо, начиная с последнего частного и кончая первым остатком (при этом число младшего разряда есть первый остаток). Все действия в процессе деления числа производят в десятичной системе счисления.

Правила выполнения арифметических действий над двоичными числами даются в табл. 2.

Правила арифметики во всех позиционных системах аналогичны.

Таблица 2

Двоичное сложение	Двоичное вычитание	Двоичное умножение
$0+0=0$	$0-0=0$	$0\cdot 0=0$
$0+1=1$	$1-0=1$	$0\cdot 0=0$
$1+0=1$	$1-1=0$	$1\cdot 0=0$
$1+1=10$	$10-1=1$	$1\cdot 1=1$

Сложение двух чисел в двоичной системе можно выполнять столбиком, суммируя или две цифры младшего разряда, или две цифры слагаемых в данном разряде и единицы переноса из соседнего младшего разряда. Например,

$$\begin{array}{r}
 \text{переносы} \quad 1 \ 1 \ 1 \ 1 \ 1 \ 0 \ 1 \\
 \quad \quad \quad 1 \ 0 \ 1 \ 1 \ 0 \ 1, \ 0 \ 1 \\
 + \quad \quad \quad 1 \ 1 \ 0 \ 1 \ 1, \ 0 \ 1 \\
 \hline
 1 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0, \ 1 \ 0
 \end{array}$$

Числа в двоичной системе вычитаются аналогично числам в десятичной системе. При вычитании чисел в данном разряде, если цифра уменьшаемого меньше цифры вычитаемого, занимают единицу из следующего старшего разряда. При этом занимаемая единица старшего разряда равна двум единицам данного разряда. Например,

$$\begin{array}{r}
 \text{заем из старшего разряда} \\
 \uparrow \quad \uparrow \\
 \begin{array}{r}
 1 \ 0 \ 1 \ 0 \ 1, \ 1 \ 1 \\
 - 1 \ 0 \ 1 \ 1, \ 0 \ 1 \\
 \hline
 1 \ 0 \ 1 \ 0, \ 1 \ 0
 \end{array}
 \end{array}$$

Следует отметить, что операция вычитания, в принципе, может быть заменена операцией сложения путем изменения на обратный знака вычитаемого. В связи с этим при записи кода числа вводят так называемые знаковые разряды. Для положительных чисел знак числа обозначим 0, а для отрицательных 1. При алгебраическом сложении чисел в двоичной системе счисления широко пользуются дополнительным и обратным кодами. Дополнительный код образуют заменой 0 на 1 и 1 на 0 цифр всех разрядов и добавляют 1 в младший разряд. Затем числа суммируют, причем перенос из знакового разряда отбрасывают.

$$\begin{array}{l}
 \text{Например: } N1 = 0 \ 11001 \\
 \quad \quad \quad N2 = 1 \ 10110
 \end{array}$$

В соответствии с изложенным

$$\begin{array}{r}
 N2_{\text{доп}} + 1 \ 01010 \\
 N1 \quad \quad + 0 \ 11001 \\
 N2_{\text{доп}} \quad + 1 \ 10010 \\
 \hline
 N1 - N2 \ 0 \ 00011
 \end{array}$$

Для представления отрицательных чисел можно использовать и обратный код, когда цифры всех разрядов, кроме знакового, инвертируют. Перенос, возникающий из знакового разряда, при использовании обратного кода прибав-

тонких слоев в вакууме привело к созданию больших интегральных схем (БИС), содержащих десятки и сотни тысяч элементов и соединений. С каждым годом примерно вдвое увеличивалось число элементов на одном кристалле, в результате в 1980 г. уровень интеграции достиг порядка сотен тысяч элементов на кристалле — это уже сверхбольшие интегральные микросхемы.

В радиолюбительских устройствах в настоящее время широко используются цифровые интегральные микросхемы третьего и четвертого поколений. В перспективе должно значительно увеличиться использование микропроцессоров, так как на их основе, изменяя программы, можно создавать устройства различного функционального назначения.

ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

ЧТО ТАКОЕ КОМБИНАЦИОННАЯ СХЕМА И ЦИФРОВОЙ АВТОМАТ?

Любой символ информации в цифровых устройствах кодируют в двоичном алфавите, поэтому сигналы могут принимать только два значения: высокий или низкий уровень напряжения, наличие или отсутствие импульса напряжения и т. д. Обязательным условием при этом является возможность уверенного распознавания элементами цифровых схем двух значений сигналов, соответствующих символам 0 и 1, в условиях изменения температуры окружающей среды, напряжения источника питания, воздействия других дестабилизирующих факторов.

Мы уже говорили, что значения уровней сигналов (U_0) элементами цифровых устройств воспринимаются не непрерывно, а в дискретные моменты времени, интервал между которыми называют рабочим тактом T . Как правило, за один рабочий такт в цифровых устройствах осуществляется одно элементарное преобразование поступивших на вход кодовых слов. Дискретизация времени обеспечивается специальными устройствами управления, вырабатывающими синхронизирующие импульсы (СИ). В дискретных устройствах используют два способа представления информации: потенциальный и импульсный. При потенциальном способе значениями логического 0 и логической 1 соответствуют напряжения низкого и высокого уровня. Если логическому 0 соответствует напряжение низкого уровня, а логической 1 — высокого, то такую логику называют положительной, и наоборот, если за логический 0 принимают напряжение высокого, а за логическую 1 — напряжение низкого уровня, то такую логику называют отрицательной. В дальнейшем будем рассматривать устройства только с положительной логикой.

Далее в основном используются термины «напряжение высокого и низкого уровня» (сигналы высокого и низкого уровня), соответствующие уровням логической 1 и логического 0.

Информация в цифровых устройствах может быть представлена в последовательном и параллельном кодах. При использовании последовательного кода каждый такт соответствует одному разряду двоичного кода. Номер разряда определяется номером такта, отсчитываемого от такта, совпадающего с началом представления кода.

Графики, показанные на рис. 2, иллюстрируют последовательный код байтового двоичного числа 10011011 при потенциальном и импульсном способах

представления информации. При первом способе (рис. 2,а) сигнал сохраняет низкий или высокий уровни в течение одного или нескольких тактов. В моменты перехода сигнала от одного уровня к другому его значение является неопределенным. При импульсном способе представления цифровой информации (рис. 2,б) единичному и нулевому значению двоичной переменной соответствует наличие или отсутствие импульса конечной длительности. При последовательном коде числа все его разряды могут быть зафиксированы на одном элементе и переданы по одному каналу передачи информации. Для передачи всего числа требуется восемь тактов (рис. 2,в).

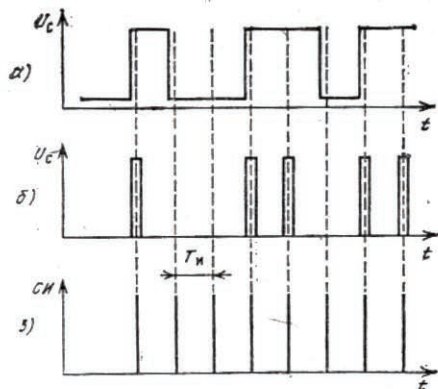


Рис. 2. Последовательный код двоичного числа при потенциальном и импульсном способах представления информации

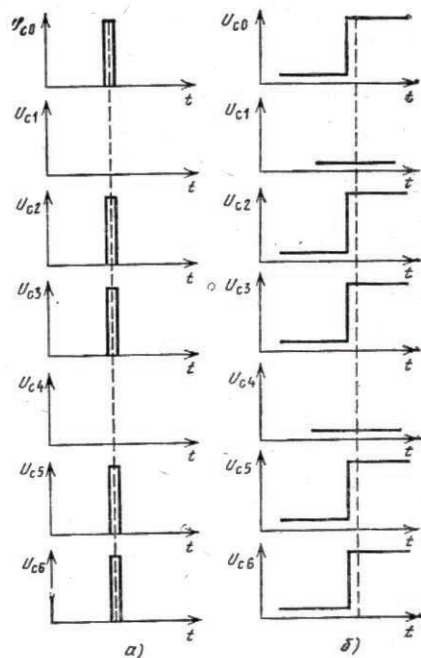


Рис. 3. Параллельный код двоичного числа при импульсном и потенциальном способах представления информации

Параллельный код позволяет существенно сократить время обработки и передачи информации. Для примера рис. 3 иллюстрирует параллельный код семиразрядного числа 1101101. В этом случае как при импульсном (рис. 3,а), так и при потенциальном (рис. 3,б) способах представления информации все разряды двоичного кода представлены в одном временном такте, могут фиксироваться отдельными элементами и передаваться по отдельным каналам (разрядным шинам). Цифровые устройства, производящие обработку и преобразование поступающей на их входы информации, называют цифровыми автоматами.

Условное графическое изображение простейшего цифрового автомата показано на рис. 4. На входы автомата подают комбинацию двоичных переменных X_1, X_2, \dots, X_n , с выхода снимают комбинацию двоичных переменных Y_1, Y_2, \dots, Y_m . На входах и выходах цифрового автомата действуют сигналы логических 0 и 1, называемые двоичными. Задача построения цифрового автомата, выполняющего определенные действия над двоичными сигналами, заключается

в выборе элементов и способа их соединения, обеспечивающих заданное преобразование. Эти задачи решает математическая логика или алгебра логики.

Устройства, формирующие функции алгебры логики, называют логическими или цифровыми и классифицируют по различным отличительным признакам. Цифровые устройства по характеру информации на входах и выходах подразделяют на устройства последовательного, параллельного и смешанного действия.

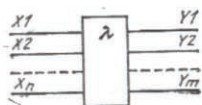


Рис. 4. Условное изображение простейшего цифрового автомата

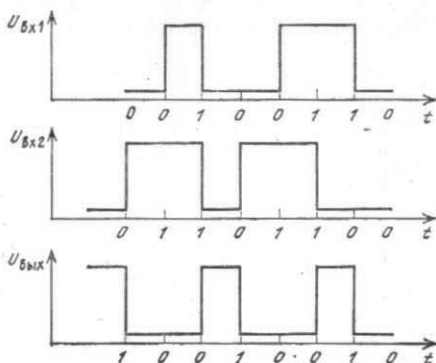


Рис. 5. Представление информации в цифровом устройстве последовательного действия

На входы устройства последовательного действия символы кодовых слов поступают не одновременно, а один за другим (рис. 5). В такой же последовательности формируется выходное кодовое слово. Рассматриваемое устройство формирует на выходе сигнал $U_{\text{вых}}$, код которого равен сумме кодов входных сигналов $U_{\text{вх1}}$ и $U_{\text{вх2}}$.

Для реализации устройства параллельного действия, выполняющего аналогичную функцию, необходимы две группы входов по восемь разрядов в каждой группе и восемь выходов (в соответствии с разрядностью выходного слова). Известны также устройства смешанного типа, в которых, например, входное слово представляется в параллельной форме, а выходное — в последовательной (это — преобразователи кода).

По схемному решению и характеру связи между входными и выходными переменными с учетом их изменения по тактам работы различают комбинационные и последовательностные цифровые устройства. В комбинационных устройствах совокупность сигналов на выходах в каждый конкретный момент времени полностью определяется входными сигналами, действующими в этот момент на его входах. Если входные и выходные функции в n -такте обозначить как X^n и Y^n , то связь между ними будет определяться выражением

$$Y^n = \lambda(X^n),$$

где λ — знак выполняемого устройством логического преобразования. Цифровые устройства, в отличие от аналоговых, позволяют реализовать преобразование практически любого вида, но комбинационные устройства не обладают памятью. В цифровых устройствах последовательностного типа (или автоматах с памятью) значения выходных переменных Y^n в n -такте определяются не только значениями входных переменных X^n , действующих в данный момент времени, но и зависят от внутренних состояний устройства S^n . В свою очередь,

внутренние состояния устройства S^n зависят от значений переменных, действовавших на входе в предшествующие такты. Таким образом, последовательностные цифровые устройства хранят сведения о предшествующих тактах работы устройства и потому обладают памятью. Функционирование последовательностного устройства аналитически можно записать в виде

$$Y^n = \varphi(X^n, S^n); \quad S^n = F(X^{n-1}, S^{n-1}),$$

где X^{n-1} и S^{n-1} — соответственно набор входных переменных и внутренних состояний устройства в предшествующий такт.

Примером последовательностного устройства может быть счетчик импульсов, состояния выходов которого зависят от общего числа поступивших на его вход импульсов. Набор переменных на выходе счетчика в n -такте зависит от наличия импульса на входе счетчика в такте, а также от состояний счетчика, определяемых общим числом поступивших на его вход импульсов в тактах 1, 2, ..., $n-1$.

ОСНОВНЫЕ ЭЛЕМЕНТЫ АЛГЕБРЫ ЛОГИКИ

Анализ комбинационных устройств и цифровых автоматов проще всего проводить с помощью алгебры логики, оперирующей только с двумя понятиями: истинным (логическая 1) и ложным (логический 0). В результате функции, отображающие информацию, принимают в каждый момент времени только значения 0 или 1. Такие функции называют логическими. Логические функции Y нескольких переменных (X_0, X_1, \dots, X_{n-1}) определяют характер логических операций, в результате которых набору входных переменных ставится в соответствие переменная Y

$$Y = f(X_0, X_1, \dots, X_{n-1}).$$

Наиболее наглядно функция преобразования характеризуется таблицей, в строках которой каждой комбинации входных переменных X соответствует значение выходной переменной Y . Ее называют таблицей истинности.

Таблица 3

X_1	X_2	$Y = X_1 \cdot X_2$
0	0	0
0	1	0
1	0	0
1	1	1

Основными логическими функциями являются логическое умножение (конъюнкция), логическое сложение (дизъюнкция) и логическое отрицание (инверсия). При логическом умножении входные переменные (две или более) соединяют союзом И. Такую операцию обозначают символом \wedge или знаком умножения (\cdot). Функция $Y_1 = X_1 \cdot X_2$ принимает значение логической 1 только при равенстве 1 всех входных переменных. Если хоть одна переменная равна 0, то и выходная функция равна нулю (табл. 3).

При логическом сложении два или более высказываний соединяют союзом ИЛИ. Обозначают эту операцию символом \vee или знаком сложения (+). Таблица истинности для дизъюнкции имеет такой вид

Таблица 4

x1	x2	$Y=x1+x2$
0	0	0
0	1	1
1	0	1
1	1	1

Высказывание $(X1+X2)$ истинно, если истинно хоть одно из высказываний, входящих в ее состав.

При логическом отрицании (функция НЕ) значение выходной функции противоположно входной переменной (табл. 5). Эту операцию обозначают X (читается «НЕ X»).

Таблица 5

x	$Y=\bar{X}$
0	1
1	0

Конъюнкцией, дизъюнкцией и инверсией можно выразить любые другие более сложные операции над высказываниями. Поэтому система функций $Y1 = X1 \cdot X2$, $Y2 = X1 + X2$ и $Y3 = \bar{X}$ обладает функциональной полнотой.

В качестве примера рассмотрим несколько функций, реализуемых с помощью элементов вычислительной техники. Равнозначностью (или эквивалентностью) называют функцию Y двух аргументов X1 и X2, которая принимает значение $Y=1$ при $X1=X2=1$ или при $X1=X2=0$. При различных значениях аргументов $X1 \neq X2$ значение функции $Y=0$. Можно показать, что функция Y имеет вид $Y = X1 \cdot X2 + \bar{X1} \cdot \bar{X2}$, что подтверждается подстановкой в выражение соответствующих значений аргументов.

Неравнозначностью называют функцию Y двух аргументов X1 и X2, принимающую значение 1 при $X1 \neq X2$, и значение 0 при $X1=X2=0$ или при $X1=X2=1$. В этом случае будем иметь $Y = \bar{X1} \cdot X2 + X1 \cdot \bar{X2}$.

Операцию неравнозначности чаще называют суммированием по модулю 2 и обозначают $Y = X1 \oplus X2$. Существуют также функционально полные системы, состоящие лишь из одной функции. К ним, в частности, относятся функции И—НЕ ($Y = \bar{X1} \cdot X2$) и ИЛИ—НЕ ($Y = \bar{X1} + X2$), широко используемые при моделировании цифровых устройств. Приведем таблицу истинности функций И—НЕ и ИЛИ—НЕ двух переменных X1 и X2.

Таблица 6

x1	x2	$y = \overline{x1 \cdot x2}$	$y2 = \overline{x1 + x2}$
0	0	1	1
0	1	1	0
1	0	1	0
1	1	0	0

Алгебра логики позволяет преобразовать формулы, описывающие сложные высказывания, с целью их упрощения. Это помогает в конечном итоге определять оптимальную структуру того или иного цифрового автомата, реализующего любую сложную функцию. Под оптимальной структурой принято понимать такое построение автомата, при котором число входящих в его состав элементов минимально.

ОБЩАЯ ХАРАКТЕРИСТИКА ЦИФРОВЫХ МИКРОСХЕМ

Цифровые микросхемы предназначены для обработки, преобразования и хранения цифровой информации. Выпускаются они сериями. Внутри каждой серии имеются объединенные по функциональному признаку группы устройств: логические элементы, триггеры (автоматы с памятью), счетчики, элементы арифметических устройств (выполняющие различные математические операции) и т. д. Чем шире функциональный состав серии, тем большими возможностями может обладать цифровой автомат, выполненный на базе микросхем данной серии. Микросхемы, входящие в состав каждой серии, имеют единое конструктивно-технологическое исполнение, единое напряжение питания, одинаковые уровни сигналов логического 0 и логической 1. Все это делает микросхемы одной серии совместимыми.

Основой каждой серии цифровых микросхем является базовый логический элемент. Как правило, базовые логические элементы выполняют операции И—НЕ либо ИЛИ—НЕ и по принципу построения делятся на следующие основные типы [27]: элементы диодно-транзисторной логики (ДТЛ), резистивно-транзисторной логики (РТЛ), транзисторно-транзисторной логики (ТТЛ), эмиттерно-связанной транзисторной логики (ЭСТЛ), микросхемы на так называемых комплементарных МДП структурах (КМДП). Элементы КМДП цифровых микросхем используют пары МДП-транзисторов (со структурой металл—диэлектрик—полупроводник) — с каналами р- и п-типов [24]. Базовые элементы остальных типов выполнены на биполярных транзисторах.

В радиолюбительской практике наибольшее распространение получили микросхемы ТТЛ серии К155 и КМДП (серий К176 и К561). На рис. 6 показана схема базового логического элемента И—НЕ ТТЛ. На входе элемента включен многоэмиттерный транзистор VT1. Если на все его эмиттеры подать напряжения высокого уровня, то эмиттерный переход транзистора окажется закрытым. При этом ток, протекающий через резистор R1 и коллекторный переход транзистора VT1, откроет транзистор VT2. Падение напряжения на резисторе R3 будет достаточным для открывания транзистора VT5. Напряжение на коллекторе транзистора VT2 таково, что транзистор VT3 закрыт, соответ-

ственно закрыт и транзистор VT4. В результате на выходе элемента появится напряжение низкого уровня, соответствующее логическому 0. Если же хоть на один из входов элемента подать напряжение низкого уровня, то эмиттерный переход транзистора VT1 откроется, а транзисторы VT2 и VT5 будут закрыты. Транзистор VT3 откроется за счет тока, протекающего через резистор R2, и

войдет в режим насыщения. Соответственно откроется транзистор VT4, и на выходе элемента появится напряжение высокого уровня, соответствующее логической 1. Следовательно, рассмотренный элемент выполняет функцию И—НЕ.

В состав микросхем серий ТТЛ входит также логический элемент И—НЕ без коллекторной нагрузки в выходном каскаде. Это так называемый элемент И—НЕ с открытым коллектором. Он предназначен для работы на внешнюю нагрузку, в качестве которой могут быть использованы электромагнитные реле, индикаторные приборы и т. д.

Рис. 6. Схема базового элемента И—НЕ транзисторно-транзисторной логики

Напомним, что структура КМДП является идеальным переключателем напряжения. Такой переключатель содержит два МДП транзистора с каналами р- и n-типов. При подаче на вход переключателя напряжения высокого уровня открывается n-канальный транзистор и закрывается р-канальный. На рис. 7 изображены схемы базовых элементов И—НЕ (а) и ИЛИ—НЕ (б) микросхем КМДП. Напряжение низкого уровня (логический 0) будет на выходе элемента И—НЕ только при одновременной подаче напряжений высокого уровня (логических 1) на все входы X1—X3. Если напряжение хотя бы на одном из входов (например, X1) будет низкого уровня, то закроется n-канальный транзис-

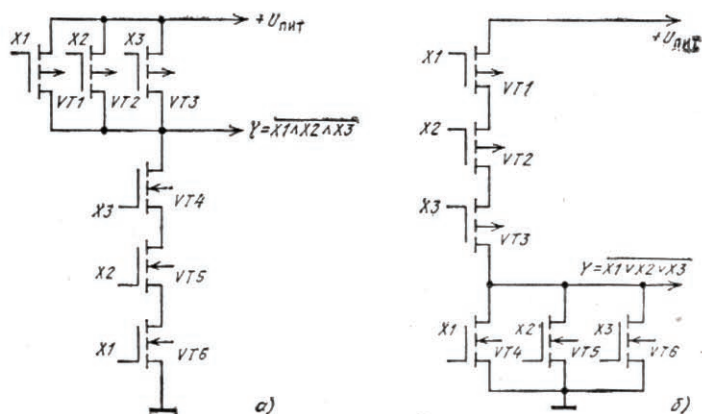


Рис. 7. Схемы базового элемента И—НЕ и базового элемента ИЛИ—НЕ серий КМДП

тор VT6, и откроется р-канальный транзистор VT1, через канал которого выход элемента подключается к источнику питания. Таким образом, на выходе будет напряжение высокого уровня, соответствующее логической 1.

Для реализации базового логического элемента ИЛИ—НЕ на КМДП структурах участки схемы, содержащие последовательно и параллельно включенные транзисторы, следует поменять местами (рис. 7,б).

Прежде чем перейти к детальному рассмотрению наиболее распространенных серий микросхем и цифровых устройств на их базе, остановимся на основных параметрах логических элементов. К ним относятся напряжение источника питания, уровни напряжений логического 0 и логической 1, нагрузочная способность, помехоустойчивость и быстродействие, потребляемая мощность.

Микросхемы ТТЛ рассчитаны на напряжение источника питания $5\text{ В} \pm 10\%$. Большая часть микросхем на КМДП структурах устойчиво работает при напряжении питания 3—15 В, некоторые — при напряжении $9\text{ В} \pm 10\%$. Уровни логических 0 и 1 должны отличаться возможно больше. Различают пороговое напряжение логической 1 $U^1_{\text{пор}}$ — наименьшее напряжение высокого уровня на входе микросхемы, при котором напряжение на выходе изменяется от уровня логического 0 до уровня логической 1, а также пороговое напряжение логического 0 $U^0_{\text{пор}}$ — наибольшее напряжение низкого уровня на входе микросхемы, при котором напряжение на выходе изменяется от уровня логической 1 до уровня логического 0.

Для микросхем ТТЛ серий $U^1_{\text{пор}}=2,4\text{ В}$; $U^0_{\text{пор}}=0,4\text{ В}$.

Напряжение низкого и высокого уровней на выходе микросхем ТТЛ $U^1_{\text{вых}} > 2,4\text{ В}$; $U^0_{\text{вых}} < 0,4\text{ В}$.

Для микросхем на КМДП структурах $U^1_{\text{пор}} \geq 0,7U_{\text{пит}}$; $U^0_{\text{пор}} \leq 0,3U_{\text{пит}}$. В то же время отклонения выходных напряжений $U^0_{\text{вых}}$ и $U^1_{\text{вых}}$ от нулевого значения и напряжения источника питания соответственно достигают всего нескольких десятков милливольт.

Способность элемента работать на определенное число входов других элементов без дополнительных устройств согласования характеризуется нагрузочной способностью. Чем выше нагрузочная способность, тем меньше число элементов может понадобиться при реализации цифрового устройства. Однако при повышении нагрузочной способности другие параметры микросхем ухудшаются: снижаются быстродействие и помехоустойчивость, возрастает потребляемая мощность. В связи с этим в составе различных серий микросхем есть так называемые буферные элементы с нагрузочной способностью, в несколько раз большей, чем у основных элементов. Количественно нагрузочная способность оценивается числом единичных нагрузок, которые можно одновременно подключить к выходу микросхемы. В свою очередь единичной нагрузкой является вход основного логического элемента данной серии. Коэффициент разветвления по выходу для большинства логических элементов серий ТТЛ составляет 10, а для микросхем серий КМДП — до 100.

Помехоустойчивость базовых логических элементов оценивают в статическом и динамическом режимах. При этом статическая помехоустойчивость определяется уровнем напряжения, подаваемого на вход элемента относительно уровней логических 0 и 1, при котором состояние на выходе схемы не изменяется. Для элементов ТТЛ статическая помехоустойчивость составляет не менее 0,4 В, а для микросхем серий КМДП не менее 30% напряжения питания. Динамическая помехоустойчивость зависит от формы и амплитуды сигнала

помехи, а также от скорости переключения логического элемента и его статической помехоустойчивости.

Динамические параметры базовых элементов оценивают, в первую очередь, быстродействием. Количественно быстродействие можно характеризовать предельной рабочей частотой, т. е. максимальной частотой переключения триггера, выполненного на этих базовых элементах. Предельная рабочая частота микросхем ТТЛ серии К155 составляет 10 МГц, а микросхем серий К176 и К561 на КМДП структурах — лишь 1 МГц. Быстродействие определяется так же, как среднее время задержки распространения сигнала

$$t_{\text{зд.р.ср}} = 0,5(t_{\text{зд.р}}^{1,0} + t_{\text{зд.р}}^{0,1}),$$

где $t_{\text{зд.р}}^{1,0}$ и $t_{\text{зд.р}}^{0,1}$ — времена задержки распространения сигнала при включении и выключении (рис. 8).

Среднее время задержки распространения сигнала является более универсальным параметром микросхем, так как, зная его, можно рассчитать быстродействие любой сложной логической схемы суммированием $t_{\text{зд.р.ср}}$ для всех последовательно включенных микросхем. Для микросхем серии К155 $t_{\text{зд.р.ср}}$ составляет около 20 нс, а для микросхем серии К176 — 200 нс.

Потребляемая микросхемой мощность в статическом режиме оказывается различной при уровнях логического нуля (P^0) и логической единицы на выходе (P^1). В связи с этим измеряют среднюю мощность потребления $P_{\text{ср}} = (P^0 + P^1)/2$. Статическая средняя мощность потребления базовых элементов серии К155 составляет несколько десятков милливатт, а у элементов серий К176 и К561 она более чем в тысячу раз меньше. Следовательно, при необходимости построения цифровых устройств с малым потреблением целесообразно использовать микросхемы на КМДП-структурах. Однако следует учитывать, что при работе в динамическом режиме мощность, потребляемая логическими элементами, возрастает. Поэтому помимо $P_{\text{ср}}$ задается также мощность $P_{\text{дин}}$, измеряемая на максимальной частоте переключений. Необходимо иметь

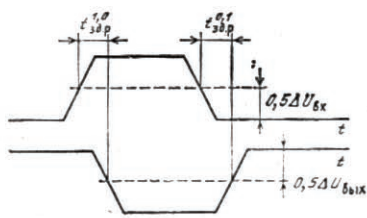


Рис. 8. Временные диаграммы сигналов на входе и выходе логического элемента

в виду, что с повышением быстродействия мощность, потребляемая микросхемой, увеличивается.

Важнейшим показателем микросхем является надежность. Ее характеризуют интенсивностью частоты отказов. Средняя интенсивность отказов микросхем со средним уровнем интеграции составляет $\lambda = 1 \cdot 10^{-7}$ 1/ч. Надежность цифровых устройств на микросхемах значительно превышает надежность аналоговых устройств на дискретных элементах.

ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

Логический элемент — это электронное устройство, реализующее одну из логических функций. В состав рассматриваемых серий микросхем входит большое число логических элементов. На принципиальной схеме логический элемент изображают прямоугольником, внутри которого ставится

изображение указателя функции. Линии с левой стороны прямоугольника показывают входы, с правой — выходы элемента. На рис. 9 изображены основные логические элементы, используемые в цифровых устройствах:

элемент И (конъюнктор &) $Y = X1 \cdot X2$ (а);

элемент ИЛИ (дизъюнктор 1) $Y = X1 + X2$ (б);

элемент НЕ (инвертор 1) $Y = \overline{X}$ (в).

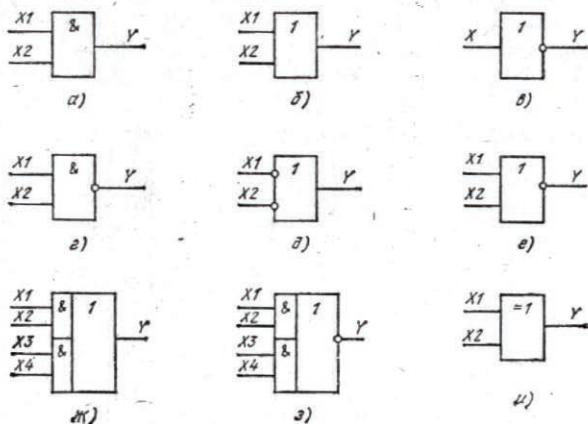


Рис. 9. Графические обозначения логических элементов

Помимо указанных существует множество логических элементов, выполняющих более сложные логические преобразования. Эти преобразования являются комбинациями простейших логических операций. К числу таких элементов относятся:

элемент И — НЕ $Y = \overline{X1 \cdot X2}$ (рис. 9,г), который для единичных сигналов эквивалентен элементу НЕ — ИЛИ (см. рис. 9,б) для сигналов нулевого уровня;

элемент ИЛИ — НЕ $Y = \overline{X1 + X2}$ (рис. 9,е);

элемент И — ИЛИ $Y = \overline{X1 \cdot X2 + X3 \cdot X4}$ (рис. 9,ж). На выходе этого элемента $Y = 1$, если $X1 = X2 = 1$ или $X3 = X4 = 1$; во всех остальных случаях $Y = 0$.

элемент И — ИЛИ — НЕ $Y = X1 \cdot \overline{X2} + X3 \cdot X4$ (рис. 9,з). На выходе этого элемента $Y = 0$ при $X1 = X2 = 1$ или $X3 = X4 = 1$. Во всех остальных случаях $Y = 1$.

Таблица 7

X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	0

На рис. 9,и показано графическое изображение сумматора по модулю 2 ($Y = \overline{X1X2} + X1\overline{X2}$), действие которого отображает табл. 7.

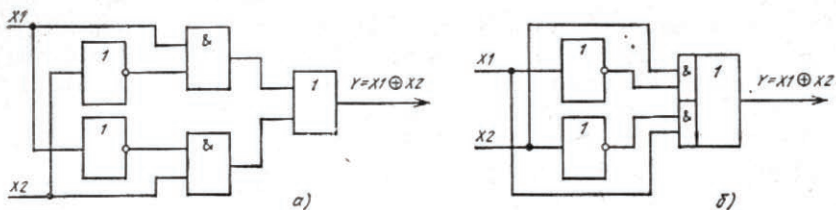
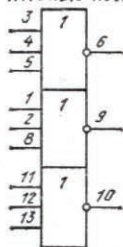


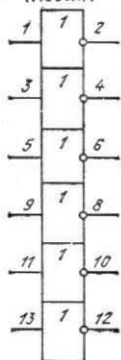
Рис. 10. Схема сумматора по модулю 2:

а — на элементах И, ИЛИ, НЕ; б — на элементах И-ИЛИ, НЕ

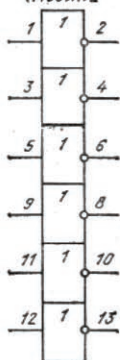
К176ЛЕ10 К561ЛЕ10



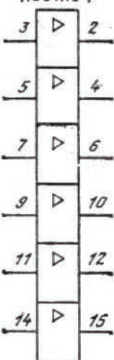
К155ЛН1



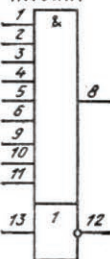
К155ЛН2



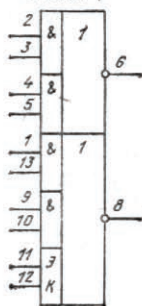
К561ЛУ4



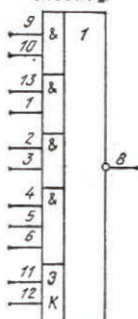
К176ЛМ1



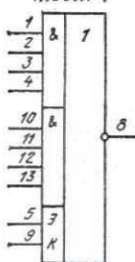
К155ЛР1



К155ЛР3



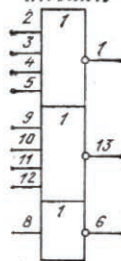
К155ЛР4



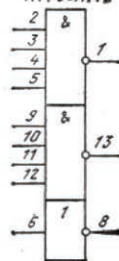
К176ЛП4



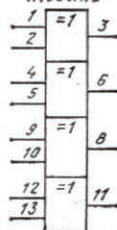
К176ЛП11



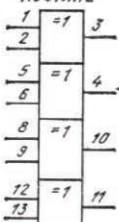
К176ЛП12



К155ЛП5



К176ЛП2
К561ЛП2



Сумматор по модулю 2 можно выполнить на логических элементах И, ИЛИ, НЕ (рис. 10,а). Используя схему И—ИЛИ и два инвертора, сумматор по модулю 2 можно реализовать с меньшими аппаратурными затратами (рис. 10,б).

Число входов в логических элементах различного назначения может быть разным, но входы каждого элемента равнозначны. Некоторые из них могут при работе в конкретных устройствах не использоваться. Неиспользуемые входы в схемах И, И—НЕ соединяют с $+U_{пит}$, а в схемах ИЛИ, ИЛИ—НЕ, сложения по модулю 2 — с общим проводом.

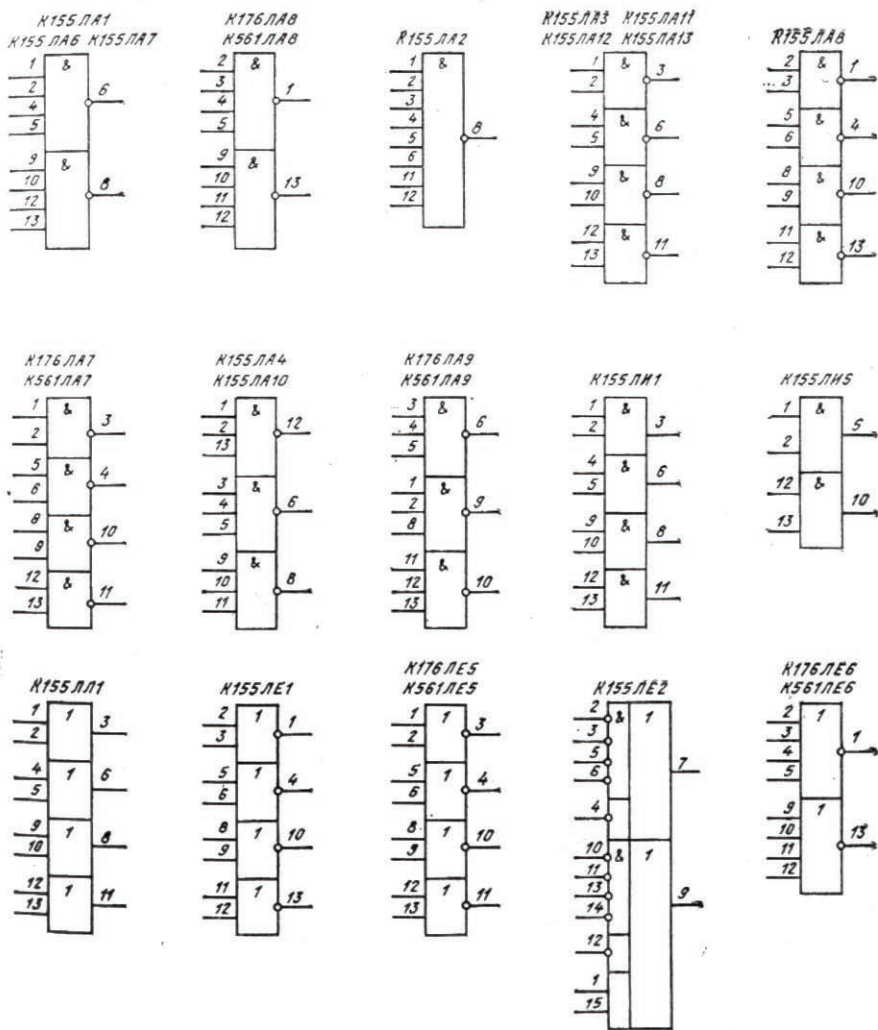


Рис. 11. Графические обозначения логических элементов серий К155, К176, К561

Микросхемы серий КМДП значительно экономичней микросхем ТТЛ. Поэтому, если необходимо обеспечить минимальное потребление устройства, применение КМДП микросхем является предпочтительным. В то же время быстродействие ТТЛ микросхем существенно выше, чем быстродействие микросхем на структурах КМДП. Поэтому в блоках, где время обработки информации должно быть минимальным, или работающих с сигналами высоких частот, нужно применять микросхемы ТТЛ. Для согласования логических уровней микросхем КМДП и ТТЛ используются согласующие элементы: неинвертирующие (преобразователи уровня К561ПУ4) и инвертирующие усилители (преобразователи уровня К561ЛИ2). Эти же элементы используются в качестве буферных усилителей при работе на нагрузку с большой входной емкостью, в частности при работе на длинные линии, где значительная входная емкость нагрузки приводит к увеличению времени ее перезарядки и, следовательно, к ухудшению быстродействия устройства в целом. Использование таких усилителей позволяет ускоренно перезаряжать емкости за счет больших выходных токов микросхем. На рис. 11 показаны условные обозначения и цоколевка логических и согласующих элементов серий К155, К176 и К561.

ТРИГГЕРЫ И ИХ ХАРАКТЕРИСТИКИ

Простейшими цифровыми автоматами с памятью являются триггеры. Триггер — это устройство последовательностного типа с двумя устойчивыми состояниями равновесия, предназначенное для записи и хранения информации. Под действием входных сигналов триггер может переключаться из одного устойчивого состояния в другое. При этом напряжение на его выходе скачкообразно изменяется.

Как правило, триггер имеет два выхода: прямой и инверсный. Число входов зависит от структуры и функций, выполняемых триггером. По способу записи информации триггеры делят на асинхронные и синхронизируемые (тактируемые). В асинхронных триггерах информация может записываться непрерывно и определяется информационными сигналами, действующими на входах в данный момент времени. Если информация заносится в триггер только в момент действия так называемого синхронизирующего сигнала, то такой триггер называют синхронизируемым или тактируемым. Помимо информационных входов синхронизирующие триггеры имеют тактовый вход (вход синхронизации). В цифровой технике приняты следующие обозначения входов триггеров:

S — раздельный вход установки в единичное состояние (напряжение высокого уровня на прямом выходе Q);

R — раздельный вход установки в нулевое состояние (напряжение низкого уровня на прямом выходе Q);

D — информационный вход (на него подается информация, предназначенная для занесения в триггер);

C — вход синхронизации;

T — счетный вход.

Наибольшее распространение в цифровых устройствах получили RS-триггер с двумя установочными входами, тактируемый D-триггер и счетный T-триггер. Рассмотрим функциональные возможности каждого из них.

Асинхронный RS-триггер. В зависимости от логической структуры различают RS-триггеры с прямыми и инверсными входами. Их схемы и условные

обозначения приведены на рис. 12. Триггеры такого типа построены на двух логических элементах: 2ИЛИ—НЕ — триггер с прямыми входами (рис. 12,а), 2И—НЕ — триггер с инверсными входами (рис. 12,б). Выход каждого из

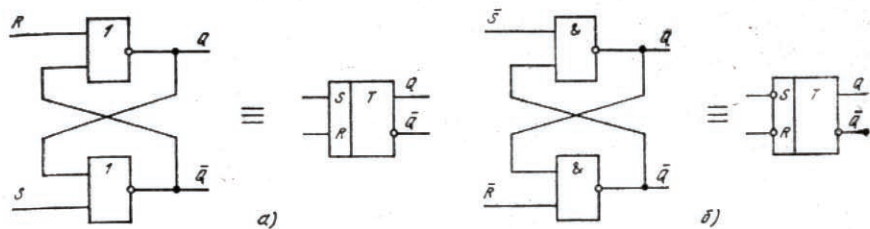


Рис. 12. Схемы и условные обозначения RS-триггеров

элементов подключен к одному из входов другого элемента, что обеспечивает триггеру два устойчивых состояния. Здесь приведены таблицы истинности для каждого из этих триггеров.

Таблица 8

S	R	Q^t	\bar{Q}^t	Q^{t+1}	\bar{Q}^{t+1}
0	1	0	1	0	1
1	0	0	1	1	0
0	0	0	1	0	1
1	1	0	1	*	*
0	1	1	0	0	1
1	0	1	0	1	0
0	0	1	0	1	0
1	1	1	0	*	*

Таблица 9

\bar{S}	\bar{R}	Q^t	\bar{Q}^t	Q^{t+1}	\bar{Q}^{t+1}
0	1	0	1	1	0
1	0	0	1	0	1
0	0	0	1	*	*
1	1	0	1	0	1
0	1	1	0	1	0
1	0	1	0	0	1
0	0	1	0	*	*
1	1	1	0	0	1

В таблицах Q^t и \bar{Q}^t обозначают уровни, которые были на выходах триггера до подачи на его входы так называемых активных уровней. Активным называют логический уровень, действующий на входе логического элемента и однозначно определяющий логический уровень выходного сигнала (независимо от логических уровней, действующих на остальных входах). Для элементов ИЛИ—НЕ за активный уровень принимают высокий уровень, а для элементов И—НЕ — низкий уровень. Уровни, подача которых на один из входов не приводит к изменению логического уровня на выходе элемента, называют пассивными. Уровни Q^{t+1} и \bar{Q}^{t+1} обозначают логические уровни на выходах триггера после подачи информации на его входы.

Для триггера с прямыми входами $Q^{t+1}=1$ при $S=1$ и $R=0$; $Q^{t+1}=0$ при $S=0$ и $R=1$; $Q^{t+1}=Q^t$ при $S=0$ и $R=0$. При $R=S=1$ состояние триггера будет неопределенным, так как во время действия информационных сигналов логические уровни на выходах триггера одинаковы ($Q^{t+1}=\bar{Q}^{t+1}=0$), а после окончания их действия триггер может равновероятно принять любое из устойчивых состояний. Поэтому такая комбинация является запрещенной.

Режим $S=1, R=0$ называют режимом записи 1 (так как $Q^{t+1}=1$); режим $S=0$ и $R=1$ — режимом записи 0. Режим $S=0, R=0$ называется режимом хранения информации, так как информация на выходе остается неизменной. Для триггера с инверсными входами режим записи логической 1 реализуется при $\bar{S}=0, \bar{R}=1$, режим записи логического 0 — при $\bar{S}=1, \bar{R}=0$. При $\bar{S}=\bar{R}=1$ обеспечивается хранение информации. Комбинация $\bar{S}=\bar{R}=0$ является запрещенной.

Следует, однако, отметить, что самостоятельно RS-триггеры в устройствах цифровой техники практически не используются из-за их низкой помехоустойчивости.

Тактируемый D-триггер. Он имеет информационный выход и вход синхронизации. Одна из возможных структурных схем одноканального D-триггера и его условное обозначение показаны на рис. 13. Если уровень сигнала на входе

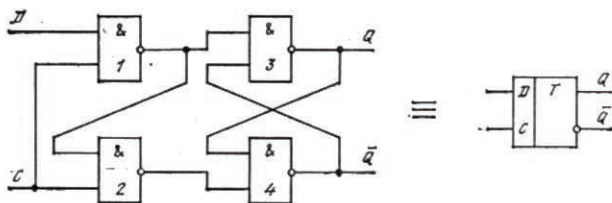


Рис. 13. Схема и условное обозначение тактируемого D-триггера

$C=0$, состояние триггера устойчиво и не зависит от уровня сигнала на информационном входе. При этом на входы RS-триггера с инверсными входами (элементы 3 и 4) поступают пассивные уровни ($\bar{S}=\bar{R}=1$). При подаче на вход синхронизации уровня $C=1$ информация на прямом выходе будет повторять информацию, подаваемую на вход D. Таким образом, при $C=0$ $Q^{t+1}=Q^t$, а при $C=1$ $Q^{t+1}=D$. Таблица истинности тактируемого D-триггера имеет вид:

Таблица 10

D	Q	Q^{t+1}
0	0	0
0	1	0
1	0	1
1	1	1

Здесь Q^t означает логический уровень на прямом выходе до подачи импульса синхронизации, а Q^{t+1} — логический уровень на этом выходе после подачи импульса синхронизации.

На рис. 14 изображены временные диаграммы тактируемого D-триггера. В таком триггере происходит задержка сигнала на выходе по отношению к сигналу, поданному на вход, на время паузы между синхросигналами. Для

устойчивой работы триггера необходимо, чтобы в течение синхриимпульса информация на входе была неизменной.

Тактируемые D-триггеры могут быть с потенциальным и динамическим управлением. У первых из них информация записывается в течение времени, при котором уровень сигнала $C=1$. В триггерах с динамическим управлением информация записывается только в течение перепада напряжения на входе синхронизации. Динамические входы изображают на схемах треугольником. Если вершина треугольника обращена в сторону микросхемы, то триггер «срабатывает» по фронту входного импульса, если от нее — по срезу импульса. В таком триггере информация на выходе может быть задержана на один такт по отношению к входной информации.

Счетный T-триггер (рис. 15,а). Его называют также триггером со счетным входом. Он имеет один управляющий вход T и два выхода Q и \bar{Q} . Информация на выходе такого триггера меняет свой знак на противоположный при каждом положительном (или при каждом отрицательном) перепаде напряжения на входе. В сериях выпускаемых микросхем T-триггеров, как правило, нет. Но триггер такого типа может быть создан на базе тактируемого D-триггера, если его инверсный выход соединить с информационным входом (рис. 15,б). Как видно из диаграммы на рис. 15,в, частота сигнала на выходе T-триггера в два раза ниже частоты сигнала на входе, поэтому такой триггер можно использовать как делитель частоты и двоичный счетчик.

В сериях выпускаемых микросхем есть также универсальные JK-триггеры. При соответствующем подключении входной логики JK-триггер может выполнять функции триггера любого другого типа.

Условные графические обозначения триггеров на принципиальных схемах приведены на рис. 16.

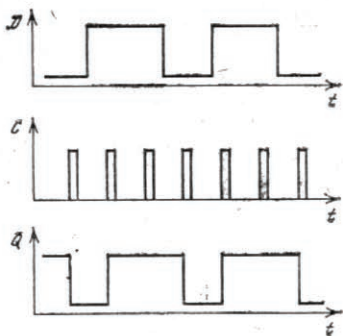


Рис. 14. Временные диаграммы сигналов в тактируемом D-триггере

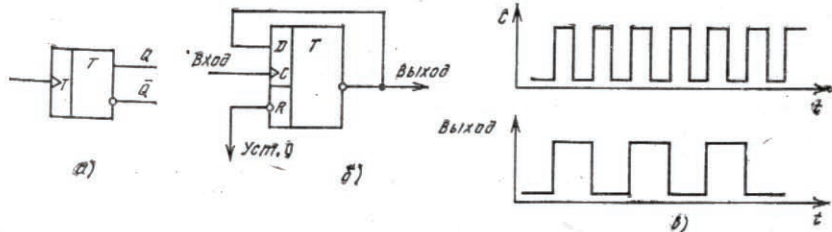


Рис. 15. Счетный триггер:

а — условное обозначение; б — устройство с использованием D-триггера; в — временная диаграмма

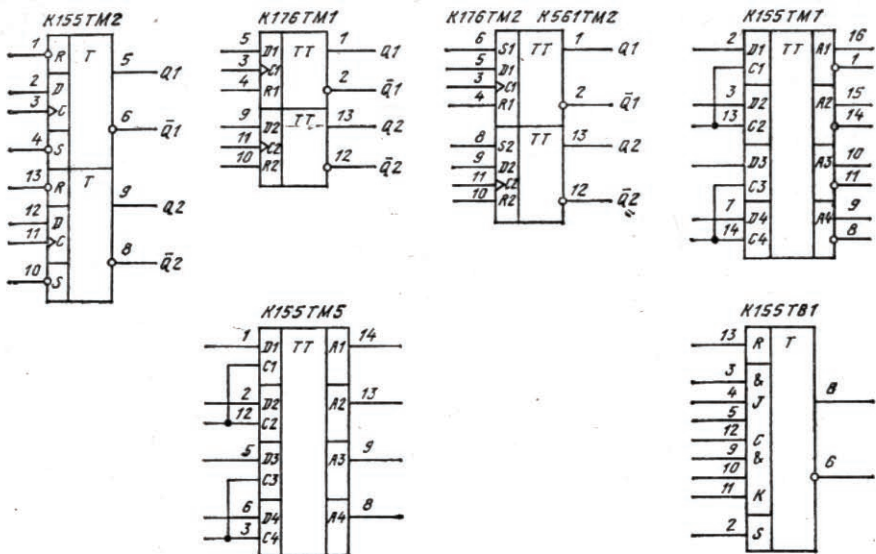


Рис. 16. Графическое обозначение триггеров

ГЕНЕРАТОРЫ И ФОРМИРОВАТЕЛИ ИМПУЛЬСОВ

На базе логических элементов цифровых устройств могут быть сконструированы разнообразные генераторы импульсов. Вот несколько конкретных примеров.

Генератор по схеме на рис. 17 (используются элементы 2И—НЕ с открытым коллектором) вырабатывает импульсы в широком диапазоне частот — от единиц герц до нескольких кГц. Зависимость частоты f (кГц) от емкости конденсатора $C1$ (пФ) выражается приближенной формулой $f \approx 3 \cdot 10^3 / C1$. Скважность импульсного напряжения практически равна 2. При снижении напряжения источника питания на 0,5 В частота генерируемых импульсов уменьшается на 20%.

В генераторе по схеме на рис. 18 длительность импульсов можно регулировать переменным резистором $R2$ (скважность изменяется от 1,5 до 3), а частоту — резистором $R1$ [29]. Например, в генераторе с $C1 = 0,1$ мкФ при включении резистора $R2$ только резистором $R1$ частоту генерируемых импульсов

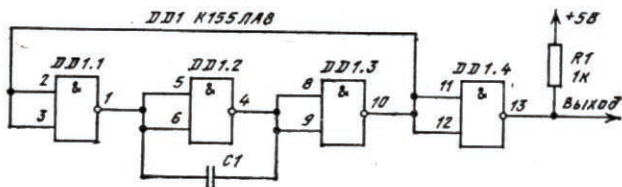


Рис. 17. Генератор импульсов на микросхеме К155JAB

сов можно изменять от 8 до 125 кГц. Для получения другого диапазона частот необходимо изменить емкость конденсатора $C1$.

Широкое изменение частоты генерируемых импульсов (около 50 тысяч раз) обеспечивает устройство, собранное по схеме на рис. 19 [29]. Минимальная частота импульсов здесь около 0,25 Гц. Длительность импульсов регулируют резистором $R1$. Частоту следования можно определить по формуле

$$f = 1/2 R1 C1,$$

где f — частота, Гц; $R1$ — сопротивление, Ом; $C1$ — емкость, Ф.

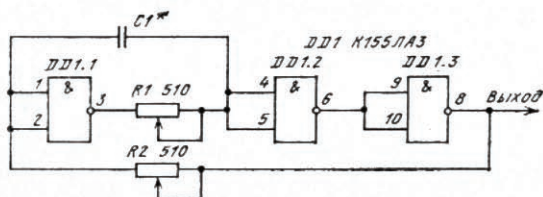


Рис. 18. Генератор импульсов с регулируемой длительностью

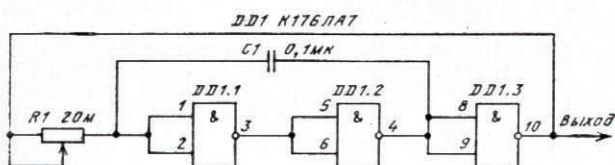


Рис. 19. Генератор импульсов с регулируемой длительностью

Генераторы импульсов широко используют радиолюбители в конструируемых ими устройствах. На рис. 20 изображена принципиальная схема звонка с прерывистым звучанием [34]. Кнопку звонка включают в цепь питания микросхемы. Звонок состоит из двух мультивибраторов. Мультивибратор на элементах $DD1.1$ и $DD1.2$ генерирует импульсы звуковой частоты, используемые для управления вторым мультивибратором на элементах $DD1.3$ и $DD1.4$. Этот мультивибратор работает лишь тогда, когда на нижние (по схеме) выводы

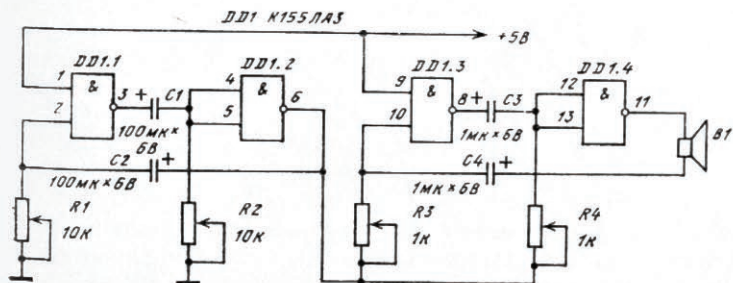


Рис. 20. Звонок с прерывистым звучанием

резисторов R3 и R4 поступает напряжение низкого уровня. Время паузы и звучания, а также тон звука регулируют резисторами R1—R4.

При реализации цифровых устройств различного назначения часто необходимо сформировать короткие импульсы по фронтам входного сигнала. В частности, такие импульсы используют для сброса счетчиков в качестве импульсов синхронизации при записи информации в регистры и т. д. На рис. 21 изображены схема и временные диаграммы формирователя коротких отрицательных

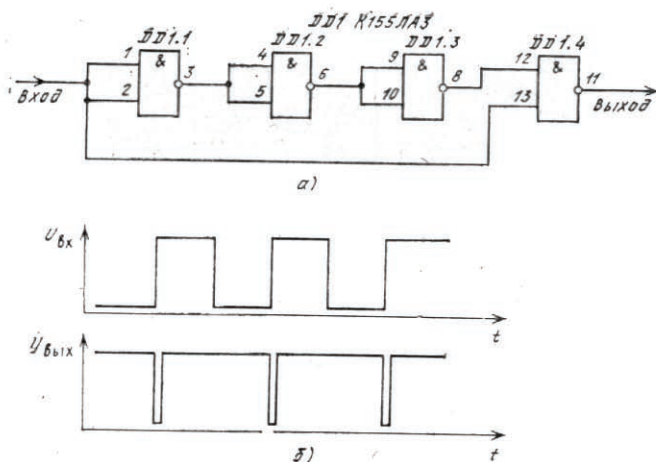


Рис. 21. Формирователь импульсов по фронту входного сигнала

импульсов по положительному перепаду напряжения на его входе. При изменении напряжения $U_{вх}$ от низкого уровня до высокого этот перепад без задержки поступает на вход 13 элемента DD1.4. В то же время на входе 12 элемента DD1.4 напряжение высокого уровня сохраняется в течение времени распространения сигнала через элементы DD1.1—DD1.3 (около 75 нс). В результате в течение этого времени на выходе устройства сохраняется напряжение низкого уровня. Затем на входе 12 устанавливается напряжение низкого уровня, а на выходе устройства — высокого. Таким образом, формируется короткий отрицательный импульс, фронт которого совпадает с фронтом входного напряжения. Чтобы такое устройство использовать для формирования отрицательного импульса по срезу входного сигнала, его надо дополнить еще одним инвертором (рис. 22).

На рис. 23 изображены схема и временная диаграмма работы формирователя импульсов по фронту и срезу входного сигнала. Длительность каждого сформированного импульса равна

$$t_{и1} = t_{и2} = n t^{1,0}_{вд.р} + (n+1) t^{0,1}_{вд.р}.$$

Здесь n — четное число элементов, участвующих в задержке сигналов. Принцип работы этого формирователя аналогичен принципу работы описанных ранее формирователей коротких импульсов.

Широкое распространение получил формирователь коротких импульсов, схема и временная диаграмма работы которого изображены на рис. 24. При

напряжении низкого уровня на входе устройства конденсатор C1 заряжается через резисторы R1 и R2. При этом напряжение на выходе устройства имеет низкий уровень. При появлении на входе формирователя напряжения высокого уровня конденсатор C1 начинает разряжаться через резистор R2. До тех пор,

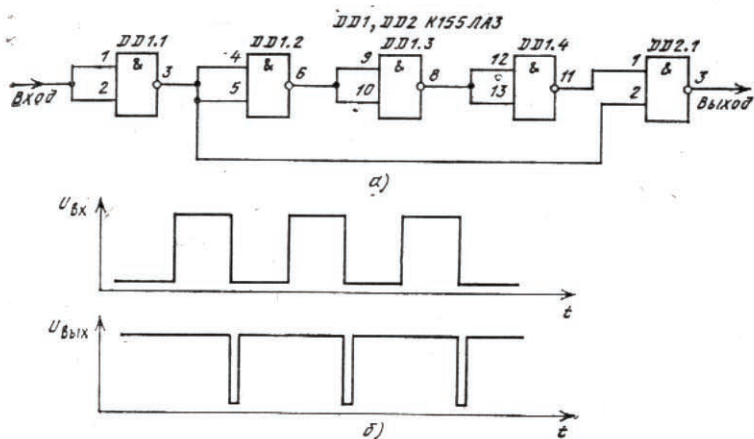


Рис. 22. Формирователь импульсов по срезу входного сигнала

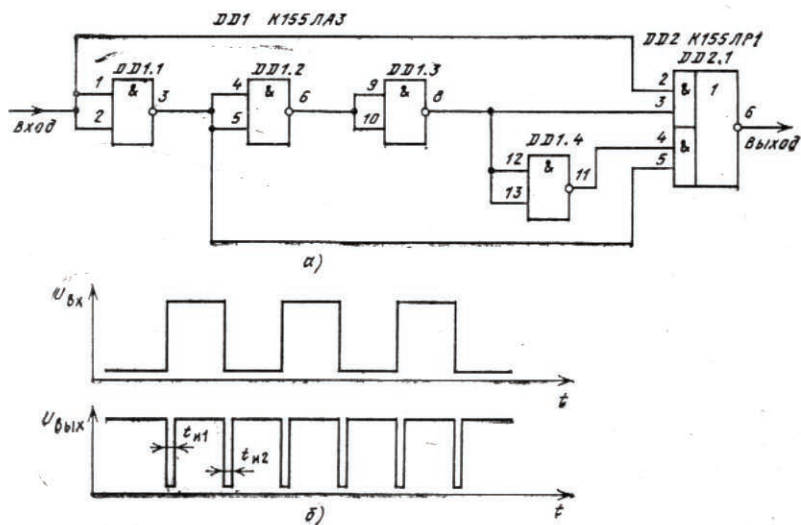


Рис. 23. Формирователь импульсов по фронту и срезу входного сигнала

пока напряжение на конденсаторе не уменьшится до низкого уровня, на обоих входах элемента DD1.2, а следовательно, и на выходе формирователя присутствуют напряжения высоких уровней. Как только напряжение на конденсаторе станет меньше 0,4 В, уровень на выходе формирователя изменяется (рис. 24,б). Длительность импульса пропорциональна постоянной времени разрядки конденсатора и равна $t_{н} = 3R_2 \cdot C_1$.

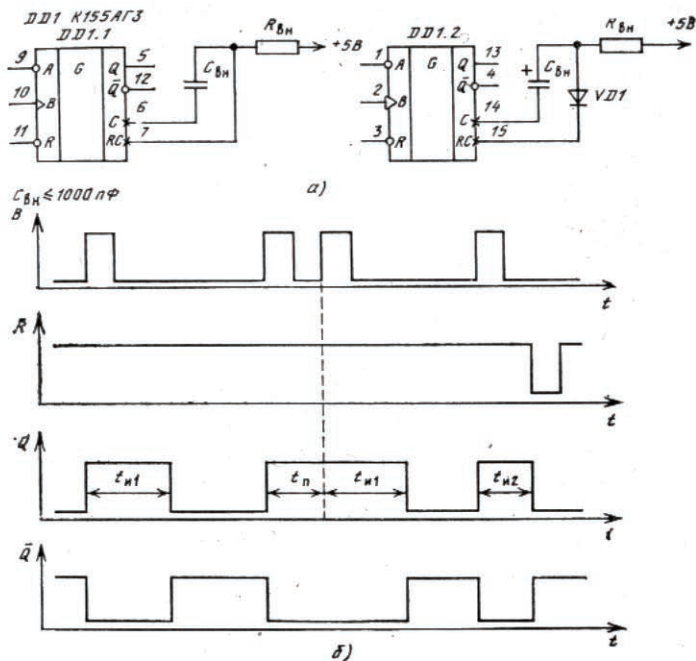


Рис. 26. Варианты формирователя импульсов на микросхеме К155АГ3

R, либо положительным перепадом напряжения на входе В при низком уровне на входе А и высоком уровне на входе R. Длительность импульса t_{n1} определяется постоянной времени вреязадающей цепи, но может быть уменьшена за счет подачи на вход R напряжения низкого уровня при $t_{n2} < t_{n1}$.

ЦИФРОВЫЕ АВТОМАТЫ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ И ТРИГГЕРАХ

Рассмотрим одноктактные автоматы на логических элементах, предназначенные для анализа истинности или ложности различных высказываний. Алгоритм синтеза таких автоматов можно сформулировать так: дается словесное описание работы автомата; автомат представляется в виде так называемого «черного ящика» и указывают все его входы и выходы; составляют таблицу истинности; записывают структурные формулы для каждого выхода; эти формулы по возможности упрощают; составляют функциональную, а затем принципиальную схемы автомата.

Рассмотрим несколько примеров.

Пусть на трехэтажном доме лестничная клетка освещается одной лампочкой. На каждом из этажей есть выключатели SA_A , SA_B , SA_C . Необходимо спроектировать устройство включения и выключения освещения переключением любого из выключателей (независимо от положения остальных). Обозначим состояние лампы функцией Y и будем считать, что если лампа горит, $Y=1$, а

если нет, то $Y=0$. Включенному тумблеру соответствует уровень логического 0, а выключенному — уровень логической 1. Тогда таблица истинности для этого автомата будет иметь вид

Таблица 11

A	B	C	Y	A	B	C	Y
0	0	0	0	1	1	0	0
1	0	0	1	0	1	1	0
0	1	0	1	1	0	1	0
0	0	1	1	1	1	1	1

Чтобы составить структурную формулу автомата по таблице истинности, используют следующие правила: из таблицы истинности выбирают те строки, для которых функция $Y=1$; для каждой выбранной строки записывают конъюнкции входных величин, значения которых равны 1, и инверсий величин, равных 0; так как $Y=1$ при любой из указанных комбинаций, то составляют дизъюнкцию записанных конъюнкций для выбранных строк таблицы; упрощают полученную формулу.

В результате имеем:

$$Y = A \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot B \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot C + A \cdot B \cdot C.$$

Если эту функцию не преобразовать, то для выполнения указанных операций потребуются три логических элемента НЕ (инверторы), четыре трехходовых элемента И и четырехходовый элемент ИЛИ. Для реализации такого устройства понадобились бы микросхема К155ЛН1, две микросхемы К155ЛА4 и микросхема К155ЛЛ1 — всего четыре корпуса.

Проведем простейшие преобразования полученной функции.

$$Y = A(\bar{B}\bar{C} + BC) + \bar{A}(B\bar{C} + \bar{B}C) = A(\bar{B} \oplus C) + \bar{A}(B \oplus C) = A \oplus (B \oplus C).$$

При преобразовании здесь использовались введенные ранее понятия неравнозначности (суммирование по модулю 2) и разнзначности. В результате оказалось, что логическая часть автомата может быть реализована на одной микросхеме К155ЛП5 (рис. 27). Для индикации уровня на выходе устройства включен светодиод HL1. При использовании такого логического устройства для управления

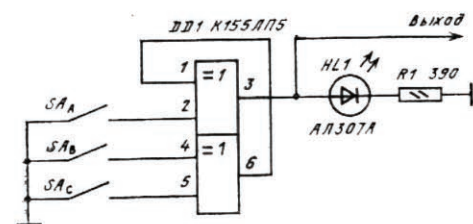


Рис. 27. Логическая часть автомата для включения и выключения освещения

освещением, в его выходную цепь следует включить транзисторный ключ [14], нагрузкой которого будет лампа накаливания.

Рассмотрим схему перцептрона — автомата, аналогичного по функции тому, что используется на почте для сортировки писем. Такое устройство (рис. 28) распознает цифры от 0 до 9 и содержит четыре ячейки с фоторезисторами

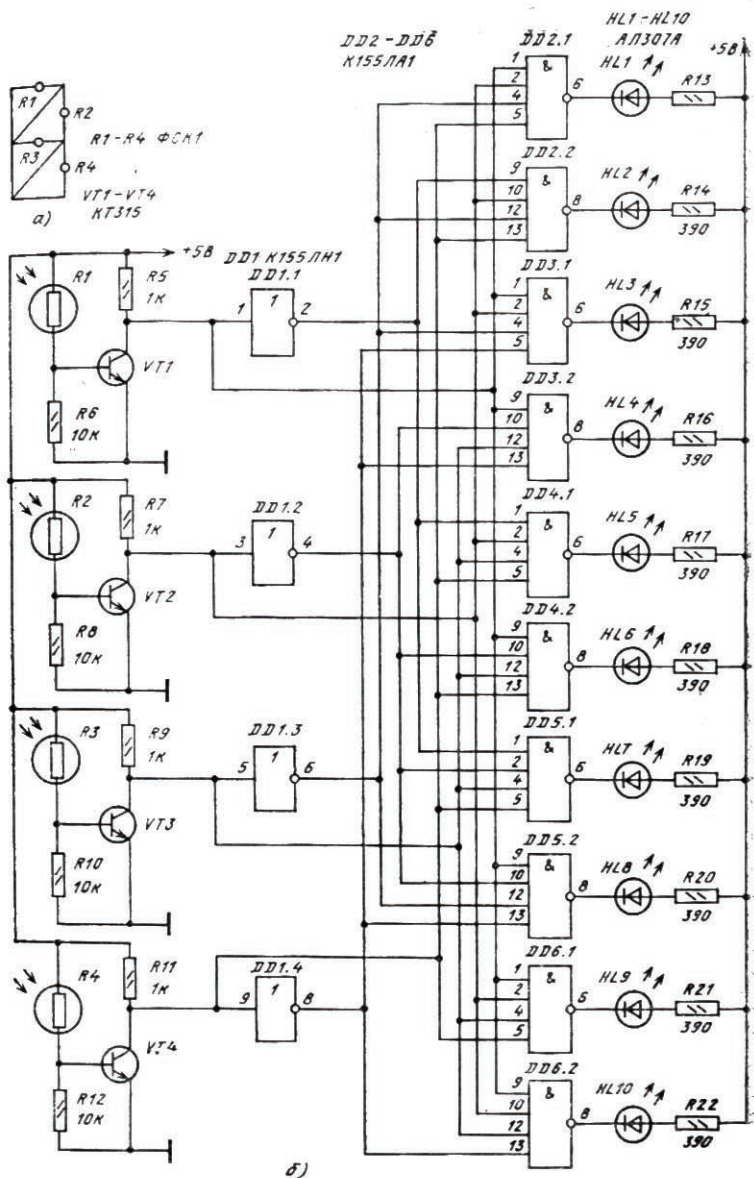


Рис. 28. Перцептрон:

а — схема расположения фоторезисторов; б — принципиальная схема автоматизма

(R1—R4), расположенными на сетке цифры. Если фоторезистор освещен, то его сопротивление мало, транзистор открыт и с его коллектора на вход логического устройства подается напряжение низкого уровня ($U < 0,4$ В). Если в результате наложения цифры освещенность фоторезистора существенно уменьшится, то напряжение на коллекторе транзистора будет иметь высокий уровень. Таблица истинности такого логического устройства имеет вид:

Таблица 12

X1	X2	X3	X4	Y	X1	X2	X3	X4	Y
1	1	0	1	$Y_0 = 0$	1	0	1	1	$Y_5 = 0$
0	1	0	1	$Y_1 = 0$	0	0	1	1	$Y_6 = 0$
1	1	0	0	$Y_2 = 0$	1	0	0	0	$Y_7 = 0$
1	0	1	0	$Y_3 = 0$	1	1	1	1	$Y_8 = 0$
0	1	1	1	$Y_4 = 0$	1	1	1	0	$Y_9 = 0$

Каждой комбинации входных переменных соответствует низкий уровень на одном из выходов, в результате чего загорается соответствующий светодиод, индицирующий отгадываемую цифру.

Рассмотрим работу устройства на примере цифры 6. Нетрудно видеть, что в этом случае затемненными окажутся фоторезисторы R3 и R4. В результате напряжения на коллекторах транзисторов VT1 и VT2 будут иметь низкий уровень, на коллекторах транзисторов VT3 и VT4 — высокий уровень. Соответственно на выходах элементов DD1.1 и DD1.2 присутствует высокий уровень, а на выходах элементов DD1.3 и DD1.4 — низкий. Если проанализировать уровни на входах всех четырехходовых элементов И—ИЕ (микросхемы DD 2—DD 6), то нетрудно увидеть, что только на входах элемента DD 5.1 будет высокий уровень. На выходе этого элемента появится низкий уровень, в результате чего загорится светодиод HL7, индицирующий цифру 6. На одном из входов остальных элементов И—ИЕ присутствует низкий уровень и в результате другие светодиоды не горят из-за высокого уровня напряжения на выходах указанных элементов.

Следующее устройство — игровой автомат «Кто первый?» [16], выявляющий среди четырех играющих участника с наилучшей реакцией на световой раздражитель (рис. 29). Каждому из участников дают пульт с кнопкой, связанный с прибором. У судьи также есть пульт, на котором расположены кнопки «Установка» и «Старт». На передней панели прибора видны «глазки» светодиодов, среди которых HL1 — раздражитель, HL2 и HL3 — источники отвлекающих сигналов. По загоранию светодиодов HL4—HL7 и HL8 выявляют победителя, а по HL4—HL7 и HL9 — нарушителя правил игры. После включения питания кнопкой SB1 «Установка» триггеры DD 2.2, DD 3.1, DD 4.1, DD 4.2, DD 5.1, DD 5.2, DD 9.1 и DD 9.2 устанавливаются в нулевое, а триггеры DD 1.1, DD 2.1 и DD 3.2 — в единичное состояние. В результате подачи напряжения высокого уровня с выхода 5 триггера DD 1.1 на вход 5 элемента DD 8.2 начинает работать тактовый генератор на элементах DD 8.1 и DD 8.2, частота импульсов на выходе которого составляет около 3 Гц. Этот генератор, триггеры DD 2 и DD 3 и светодиоды HL2, HL3 образуют отвлекающий раздражитель. При каждом тактовом импульсе происходит сдвиг записанной в триг-

HL1-HL9 АЛ307А

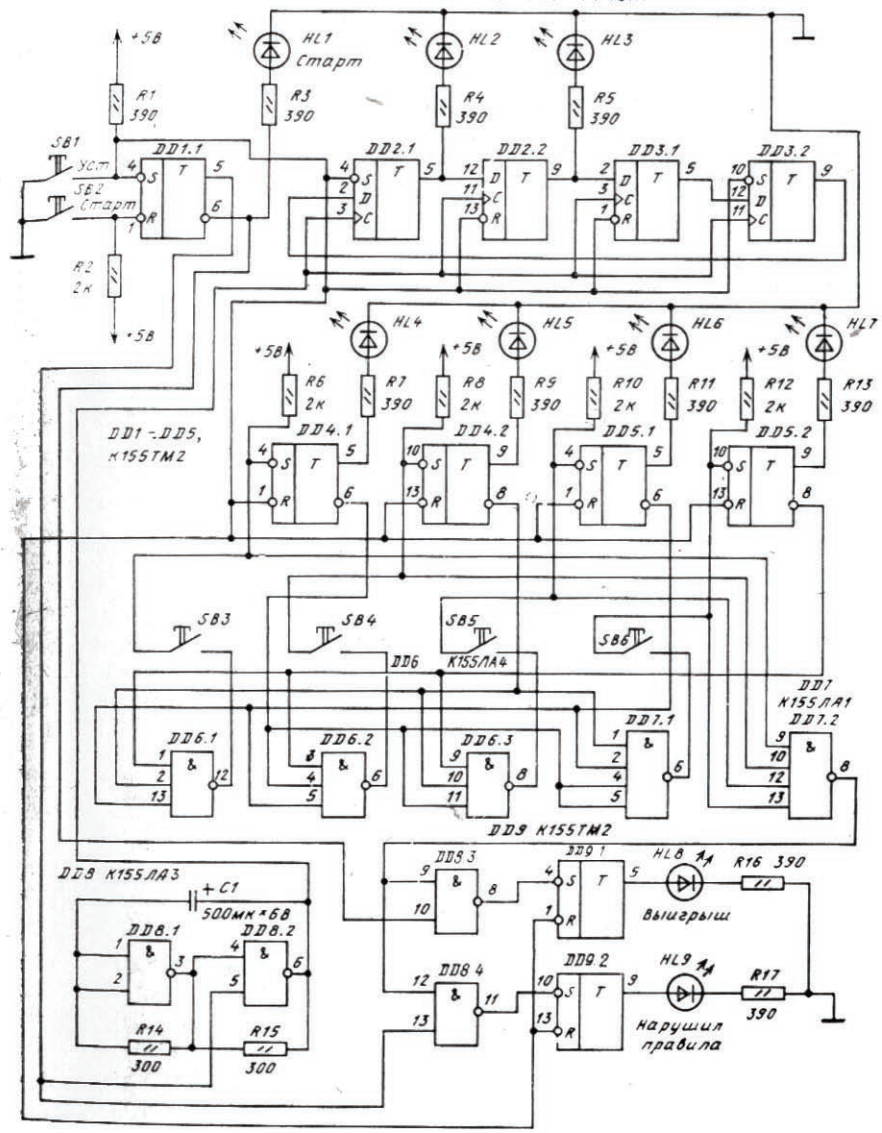


Рис. 29. Схема игрового автомата «Кто первый?»

геры DD 2 и DD 3 информации на один шаг. В результате либо горят оба светодиода, либо светится один из них, либо оба светодиода не горят. Учитывая число возможных комбинаций и относительно высокую частоту переключений, отвлекающий раздражитель воспринимается играющими как квазислучайный. На выходах элементов DD 6.1, DD 6.2, DD 6.3 и DD 7.1 будут напря-

жения низкого уровня, так как на все их входы подаются напряжения высоких уровней с инверсных выходов триггеров микросхем DD 4 и DD 5.

После нажатия судьей кнопки SB2 «Старт» загорается светодиод HL1. Увидев этот сигнал, каждый играющий должен возможно быстрее нажать кнопку на своем пульте. При этом соответствующий тактируемый D-триггер (микросхемы DD 4 и DD 5) устанавливается в единичное состояние и загорается светодиод, подключенный к его прямому выходу. Если, например, раньше других оказалась нажатой кнопка SB3, то загорается светодиод HL4. При этом на выходах элементов DD 6.2, DD 6.3 и DD 7.1 будут высокие уровни, так как на их входы поступит низкий уровень с инверсного выхода триггера DD 4.1. Поэтому последующие нажатия кнопок SB4—SB6 не приведут к загоранию светодиодов HL5—HL7. Одновременно с загоранием светодиода HL4 высокий уровень с выхода элемента DD 7.2 и сигнал такого же уровня с инверсного выхода триггера DD 1.1 поступают на входы элемента DD 8.3. Низкий уровень на выходе этого элемента установит триггер DD 9.1 в единичное состояние и загорится светодиод HL8 «Выигрыш». Одновременное загорание светодиодов HL4 и HL8 сигнализирует о победе первого участника игры. Если же кто-то из играющих, например, тот, у которого пульт с кнопкой SB3, нажмет ее до подачи сигнала «Старт», то загорятся светодиод HL4 (так как триггер DD 4.1 установится в единичное состояние) и светодиод HL9. Загорание светодиода HL9 произойдет из-за поступления на входы элемента DD 8.4 сигналов высокого уровня с выхода элемента DD 7.2 и с прямого выхода триггера DD 1.1. Одновременное загорание светодиодов HL4 и HL9 свидетельствует о нарушении первым играющим правил игры. Светодиод HL8 при этом не горит, так как на выходе элемента DD 8.3 напряжение имеет высокий уровень и в триггере DD 9.1 реализуется режим хранения записанной ранее информации (нулевое состояние).

ОСНОВНЫЕ УЗЛЫ ЦИФРОВЫХ УСТРОЙСТВ

РЕГИСТРЫ

Несколько триггеров можно объединить в регистр — узел для хранения чисел с двоичным представлением цифр разрядов. Основными видами регистров являются параллельные и последовательные (сдвигающие).

В параллельном регистре на тактируемых D-триггерах (рис. 30) код записываемого числа подается на информационные входы всех триггеров и записывается в регистр с приходом тактового импульса. Выходная информация изменяется с подачей нового входного слова и приходом следующего импульса записи. Такие регистры используют в системах оперативной памяти. Число триггеров в них равно максимальной разрядности хранимых слов.

Схема последовательного регистра и временная диаграмма, иллюстрирующая его работу, приведены на рис. 31. По приходу тактового импульса С первый триггер записывает код X (0 или 1), находящийся в этот момент на его входе D, а каждый следующий триггер переключается в состояние, в котором до этого находился предыдущий. Так происходит потому, что записываемый сигнал проходит со входа D триггера к выходу Q с задержкой, большей для

тельности фронта тактового импульса (в течение которого происходит запись). Каждый тактовый импульс последовательно сдвигает код числа в регистре на один разряд. Поэтому для записи N -разрядного кода требуется N тактовых импульсов. На диаграмме видно, что четырехразрядное число 1011 было записано в соответствующие разряды регистра (1—Q4, 0—Q3, 1—Q2, 1—Q1) после прихода четвертого тактового импульса. До прихода следующего тактового импульса это число хранится в регистре в виде параллельного кода на выходах Q4—Q1. Если необходимо получить хранимую информацию в последовательном коде, то ее снимают с выхода Q4 в моменты прихода следующих четырех импульсов (5—9). Такой режим называется режимом последовательного считывания.

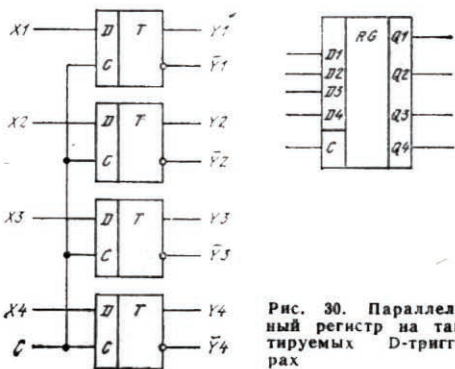


Рис. 30. Параллельный регистр на тактируемых D-триггерах

Очень удобны универсальные регистры, позволяющие производить как по-

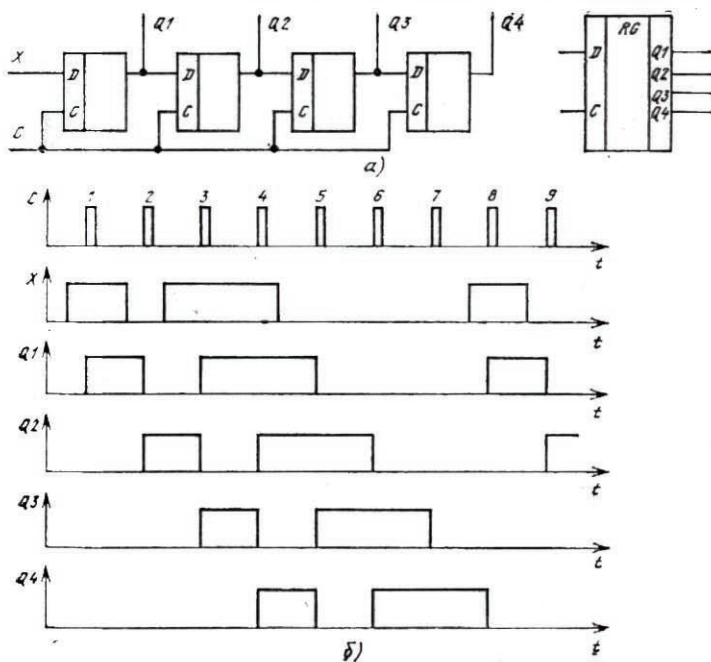


Рис. 31. Последовательный регистр: а — принципиальная схема и условное графическое обозначение; б — временная диаграмма

следовательную, так и параллельную запись и считывание. Такие регистры можно использовать в качестве преобразователей параллельного кода в пос-

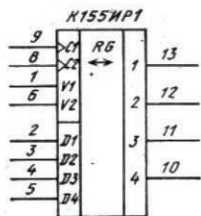


Рис. 32. Четырехразрядный сдвиговый регистр

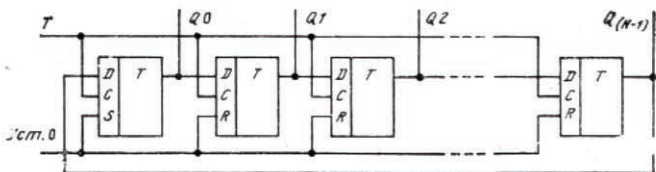


Рис. 33. Кольцевой счетчик на регистре сдвига

ледовательный и обратно. Например, микросхема К155ИР1 — четырехразрядный универсальный сдвиговый регистр (рис. 32). Регистр работает в режиме сдвига по тактовым импульсам, поступающим на вход С1, если на входе V2 имеется напряжение низкого уровня. Вход V1 служит для ввода информации в первый разряд регистра в этом режиме. Если же на входе V2 напряжение высокого уровня, то регистр производит параллельную запись информации со входов D1—D4 по импульсам синхронизации, поступающим на вход С2 [35].

СЧЕТЧИКИ

Счетчиком называют устройство, предназначенное для подсчета числа импульсов, поданных на вход. Они, как и сдвигающие регистры, состоят из цепочки триггеров. Разрядность счетчика, а следовательно, и число триггеров определяется максимальным числом, до которого он считает.

Регистр сдвига можно превратить в кольцевой счетчик, если выход последнего триггера соединить с входом D первого. Схема такого счетчика на N разрядов приведена на рис. 33. Перед началом счета импульсом начальной установки в нулевой разряд счетчика (Q0) записывается логическая 1, в остальные разряды — логические 0. С началом счета каждый из приходящих счетных импульсов T перезаписывает 1 в следующий триггер и число поступивших импульсов определяется по номеру выхода, на котором имеется 1. Предпоследний (N—1) импульс переведет в единичное состояние последний триггер, а N импульс перенесет это состояние на выход нулевого триггера, и счет начнется сначала. Таким образом, можно построить кольцевой счетчик с произвольным коэффициентом счета (любым основанием счисления), изменяя лишь число триггеров в цепочке.

Недостаток такого счетчика — большое число триггеров, необходимых для его построения. Более экономичны, а поэтому и более распространены счетчики, образованные счетными T-триггерами (см. рис. 15). После каждого тактового импульса T сигнал на входе D (инверсном выходе) меняется на противоположный и поэтому частота выходных импульсов вдвое меньше частоты поступающих. Собрав последовательную цепочку из n счетных триггеров (соединяя выход предыдущего триггера со входом С следующего), мы получим частоту $f_{\text{вых}} = f_{\text{вх}}/2^n$. При этом каждый входной импульс меняет код числа на выходе счетчика на 1 в интервале от 0 до $N=2^n-1$.

Микросхема К155ИЕ5 (рис. 34) содержит счетный триггер (вход С1) и делитель на восемь (вход С2), образованный тремя соединенными последова-

тельно триггерами. Триггеры срабатывают по срезу входного импульса (по переходу из 1 в 0). Если соединить последовательно все четыре триггера (как на рис. 34), то получится счетчик по модулю $2^4=16$. Максимальное хранимое в счетчике число при полном заполнении его единицами равно $N=2^4-1=15=(1111)_2$. Такой счетчик работает с коэффициентом счета K (модулем), кратным целой степени 2, и в нем совершается циклический перебор $K=2^n$ устойчивых состояний. Счетчик имеет входы принудительной установки в 0.

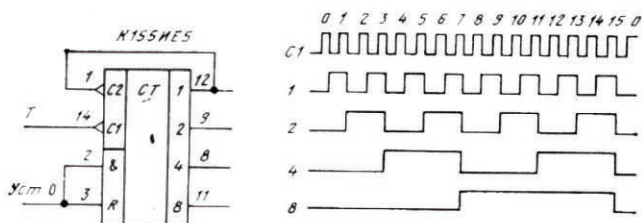


Рис. 34. Счетчик с коэффициентом пересчета 16 и временная диаграмма

Часто нужны счетчики с числом устойчивых состояний, отличным от 2^n . Например, в электронных часах есть микросхемы с коэффициентом счета 6 (десять минут), 10 (единицы минут), 7 (дни недели), 24 (часы). Для построения счетчика с модулем $K \neq 2^n$ можно использовать устройство из n триггеров, для которого выполняется условие $2^n > K$. Очевидно, такой счетчик может иметь лишние устойчивые состояния ($2^n - K$). Исключить эти ненужные состояния можно использованием обратных связей, по цепям которых счетчик переключается в нулевое состояние в том такте работы, когда он досчитывает до числа K .

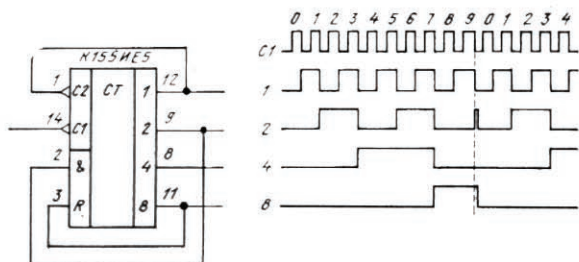


Рис. 35. Двоично-десятичный счетчик и временная диаграмма его работы

Для счетчика с $K=10$ нужны четыре триггера (так как $2^3 < 10 < 2^4$). Счетчик должен иметь десять устойчивых состояний $N=0,1 \dots 8,9$. В том такте, когда он должен был бы перейти в одиннадцатое устойчивое состояние ($N=10$), его необходимо сбросить в исходное нулевое состояние. Для такого счетчика можно использовать микросхему К155HE5 (рис. 35), введя цепи обратной связи с выходов счетчика, соответствующих числу 10 (т. е. 2 и 8), на входы установки счетчика в 0 (вход R). В самом начале 11-го состояния

(число 10) на обоих входах элемента И микросхемы появляются логические 1 (так называемая «просечка» на выходе «2»), вырабатывающие сигнал сброса всех триггеров счетчика в нулевое состояние.

Во всех сериях цифровых микросхем есть счетчики с внутренней организацией наиболее «ходовых» коэффициентов пересчета, например в микросхемах К155ИЕ2 и К155ИЕ6 $K=10$, в микросхеме К155ИЕ4 $K=2 \times 6=12$ [1, 19].

Как видно из схем и диаграмм на рис. 33—35, счетчики могут выполнять функции делителей частоты, т. е. устройств, формирующих из импульсной последовательности с частотой $f_{вх}$ импульсную последовательность на выходе последнего триггера с частотой $f_{вых}$, в K раз меньшую входной. При таком использовании счетчиков нет необходимости знать, какое число в нем записано в настоящий момент, поэтому делители в некоторых случаях могут быть значительно проще счетчиков. Микросхема К155ИЕ1, например, представляет собой делитель на 10, а К155ИЕ8 — делитель с переменным коэффициентом деления $K=64/p$, где $p=1 \dots 63$.

Кроме рассмотренных суммирующих широко применяют реверсивные счетчики на микросхемах К155ИЕ6, К155ИЕ7, у которых в зависимости от режима работы содержимое счетчика или увеличивается на единицу (режим сложения), или уменьшается на единицу (режим вычитания) после прихода очередного счетного импульса.

Основные сведения о счетчиках, наиболее часто используемых в радиолокационной практике, приведены в табл. 13.

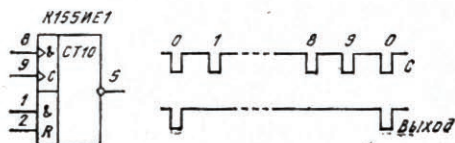


Рис. 36. Делитель частоты

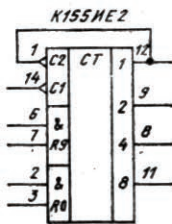


Рис. 37. Двоично-десятичный счетчик

Микросхема К155ИЕ1 (рис. 36) — делитель на 10. Установка ее триггера в 0 осуществляется одновременной подачей высокого уровня на входы 1 и 2 (элемент И). Счетные импульсы подают на вход 8 или 9 (при этом на другом входе должен быть высокий уровень) или одновременно на оба входа (элемент И).

В состав микросхемы К155ИЕ2 (рис. 37) входят триггер со счетным входом (вход С1) и делитель на 5 (вход С2). При соединении выхода счетного триггера с входом С2 образуется двоично-десятичный счетчик (диаграмма его

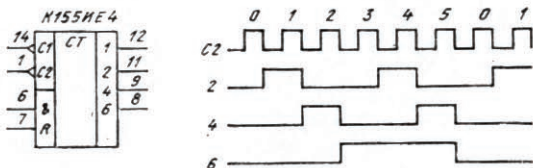


Рис. 38. Счетчик на микросхеме К155ИЕ4 и временная диаграмма его работы

Таблица 13

Микросхема	Функциональное назначение	Выводы питания		+U _{пит.} В	P _{макс.} мВт	f _{макс.} МГц	Счетный фронт
		+U _{пит.}	Общ.				
K155HE1	Декадный делитель	14	7	5	150	10	
K155HE2	Двоично-десятичный счетчик на 2×5=10	5	10	5	230	10	
K155HE4	Счетчик-делитель на 2×6=12	5	10	5	230	10	
K155HE5	Двоичный счетчик на 2×8=16	5	10	5	230	10	
K155HE6	Двоично-десятичный реверсивный счетчик с предустановкой	16	8	5	500	16	
K155HE7	Двоичный четырехразрядный реверсивный счетчик с предустановкой	16	8	5	500	15	
K155HE8	Делитель частоты с переменным коэффициентом деления	16	8	5	600	15	
K176HE1	Двоичный шестизразрядный счетчик	14	7	9			
K176HE2	Двоичный пятиразрядный или двоично-десятичный счетчик с асинхронной предустановкой	16	8	9		1	
K176HE3	Счетчик по модулю 6 с дешифратором	14	7	9	10	1	
K176HE4	Счетчик по модулю 10 с дешифратором	14	7	9	10	1	
K176HE5	Пятнадцатизразрядный делитель частоты для электронных часов	14	7	9		1	
K176HE12	Счетчик для часов с устройствами управления	16	8	3—15	150	1,2	

Микросхема	Функциональное назначение	Выводы питания		+U _{пит.} , В	P _{макс.} , мВт	f _{макс.} , МГц	Счетный фронт
		+U _{пит.}	Общ.				
K176ИЕ18	Счетчики для часов с устройствами управления	16	8	3—15	45	1	
K176ИЕ13		16	8	3—15	60	1,2	
K176ИЕ17		16	8	3—15			
K561ИЕ8	Двоичный счетчик-календарь для часов	16	8	3—15			Любой
	Десятичный счетчик с дешифратором	16	8	3—15	0,3	3 (10 В) 1 (5 В)	
K561ИЕ9	Счетчик по модулю 8 с дешифратором	16	8	3—15		2,5 (10 В) 1 (5 В)	Любой
K561ИЕ10	Два четырехразрядных двоичных счетчика	16	8	3—15		5 (15 В) 4 (10 В)	Любой
K561ИЕ11	Двоичный четырехразрядный реверсивный счетчик с предустановкой	16	8	3—15		1,5 (5 В) 0,8 (3 В)	┌
K561ИЕ14	Двоично-десятичный реверсивный счетчик с предустановкой	16	8	3—15		1,5 (5 В) 0,8 (3 В)	┌
K561ИЕ15		Программируемый счетчик-делитель с K=3—15999	24	12	3—15		2,5 (15 В) 1,5 (10 В) 0,5 (5 В)
K561ИЕ16	14-разрядный двоичный счетчик	16	8	3—15	0,3	4 (10 В) 1,5 (5 В)	└┘

Примечание: 1. Для большинства микросхем серии K155 реальная мощность потребления в 1,5—2 раза меньше, а максимальная частота в 1,5 раза выше.

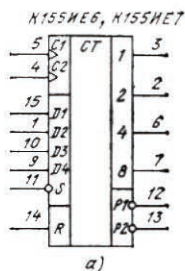
2. Микросхемы K176ИЕ1 (2, 3, 4, 5) удовлетворительно работают при U_{пит.}=5 ... 12 В.

работы аналогична приведенной на рис. 35). Счет происходит по срезу импульса. Счетчик имеет входы установки в 0 (R0 с логикой И) и входы установки в 9 (R9 с логикой И).

Микросхему K155ИЕ4 образуют счетный триггер и делитель на 6 (рис. 38). О микросхеме K155ИЕ5 было сказано ранее (см. рис. 34).

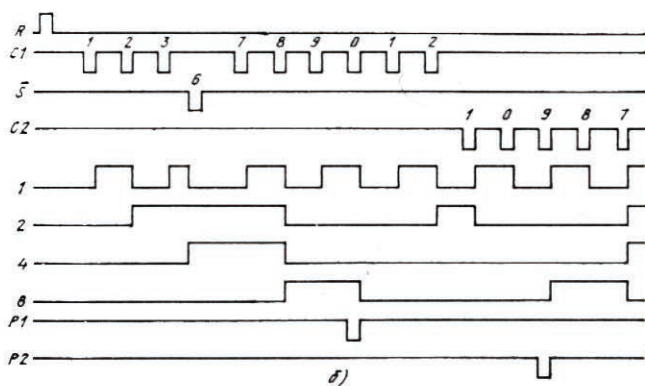
Микросхемы K155ИЕ6 и K155ИЕ7 (рис. 39,а) — реверсивные счетчики с предварительной записью; первый из них — двоично-десятичный, второй — четырехразрядный двоичный. Установка их в 0 происходит при высоком уровне на входе R. В счетчик можно записать число, двоичный код которого

подан на входы D1—D4 (в K155IE6 от 0 до 9, в K155IE7 от 0 до 15). Для этого на вход S необходимо подать низкий уровень (на входах C1 и C2 — высокий уровень, на входе R — низкий). Счет начнется с записанного числа по импульсам низкого уровня, подаваемым на вход C1 (в режиме сложения) или C2 (в режиме вычитания). Информация на выходе изменяется по фронту счетного импульса. При этом на втором счетном входе и входе S должен быть высокий уровень, на входе R — низкий, а состояние входов D безразлично. Одновременно с каждым десятым (шестнадцатым) на входе C1 импульсом на выходе P1 появляется повторяющий его выходной импульс, который может подаваться на вход следующего счетчика. В режиме вычитания одновременно с каждым импульсом на входе C2, переводящим счетчик в состояние 9 (15), на выходе P2 появляется выходной импульс.



Временная диаграмма работы счетчика K155IE6 приведена на рис. 39,б [5]. На диаграмме в режиме параллельной записи (S=0) было записано число 6 (высокий уровень на входах D2 и D3).

Рис. 39. Реверсивные счетчики на микросхемах K155IE6, K155IE7 и временные диаграммы их работы



Микросхемы K176IE1, K561IE10 и K561IE16 (рис. 40) — двоичные счетчики. Счетчик K561IE10 при подаче счетных импульсов на вход C1 и при C2=1 работает по фронту, при счете по входу C2 и при C1=0 — по срезу. Счетчик K561IE16 не имеет выходов от второго и третьего делителя. Счетчики устанавливаются в нулевое состояние при подаче высокого уровня на вход R.

Для правильной работы этих и всех других счетчиков, выполненных по КМОП технологии (серий K164, K176, K564, K561), необходимо после включения питания (или после снижения напряжения источника питания до 3 В) устанавливать их в исходное нулевое состояние подачей импульса высокого уровня на вход R. В противном случае счетчики могут работать со случайны-

ми коэффициентами пересчета. Импульс сброса после включения питания может подаваться автоматически, если ввести времязадающую RC-цепь и инвертор, как показано на рис. 40,в.

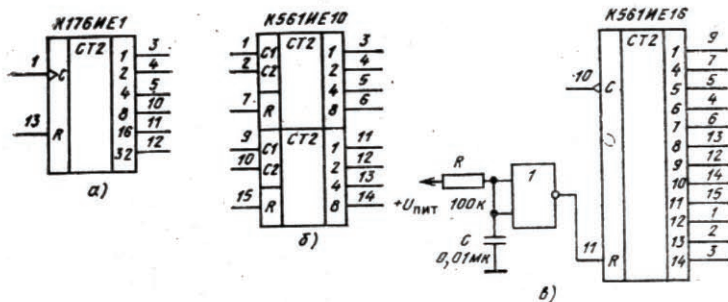


Рис. 40. Счетчики:

а — двоичный шестизрядный; б — два четырехразрядных двоичных; в — четырнадцатизрядный двоичный

Микросхемы K176IE3 и K176IE4 (рис. 41) являются счетчиками по модулю 6 и 10 с дешифратором, работающим на семисегментный индикатор. Их цоколевка одинакова, только на месте выходов 2 и 6 (выводы 3 и 2) счетчика K176IE3 у десятичного счетчика K176IE4 выходы 4 и 10. Счетные импульсы подаются на вход Т. Напряжения на выходах может быть как в прямом (при $C=0$), так и в обратном (при $C=1$) коде, что позволяет подключать к счетчику индикаторы с общим катодом или общим анодом. Счетчики можно использовать совместно с жидкокристаллическими индикаторами. В этом случае на вход С подаются меандр с частотой $f > 50$ Гц. При последовательном соединении счетчиков сигнал снимается с выхода 6 (K176IE3) или 10 (K176IE4).

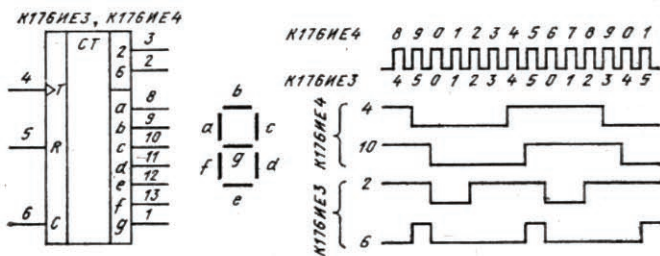


Рис. 41. Счетчик по модулю 6(10) с дешифратором и временные диаграммы его работы

Микросхема K561IE8 (рис. 42,а) — десятичный счетчик с десятичным позиционным дешифратором. По своим выходным сигналам он подобен кольцевому счетчику, построенному на сдвиговом регистре (см. рис. 33). Счетчик работает по фронту импульсов на входе С1 при С2=0 или по срезу импульсов на входе С2 при С1=1. На выходе Р формируется меандр с частотой, в 10 раз меньшей входной. На одном из выходов 0—9, соответствующем числу,

записанному в счетчик, присутствует высокий уровень напряжения, на всех остальных — низкий.

Микросхема К561ИЕ11 (рис. 42,б) — двоичный реверсивный четырехразрядный счетчик с предустановкой. По своим возможностям К561ИЕ11 подобен счетчику К155ИЕ7 (табл. 14). Прочерк в таблице означает, что уровень

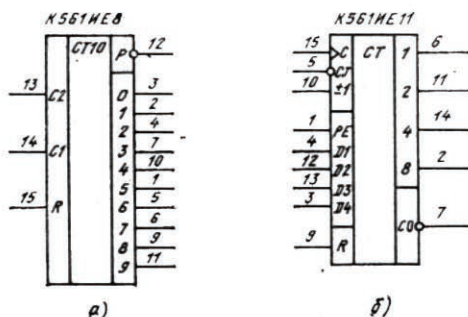


Рис. 42. Счетчики:

а — десятичный с дешифратором; б — двоичный четырехразрядный реверсивный с предустановкой

на этом входе в данном режиме безразличен. Счетные импульсы подаются на вход С, счет осуществляется по фронту. При последовательном соединении счетчиков выход переноса С0 младшего разряда соединяют со входом переноса С1 старшего. Пересчитываемые импульсы подают на входы С всех счетчиков.

Таблица 14

Операции	С	± 1	PE	R	D1—D4
Нет счета	1	—	0	0	—
Сложение	0	1	0	0	—
Вычитание	0	0	0	0	—
Предустановка	—	—	1	0	Число
Уст. нуля	—	—	—	1	

Микросхема К561ИЕ14 — двоичный или двоично-десятичный реверсивный счетчик с предустановкой. Он подобен счетчику К561ИЕ11 (рис. 42,б) только без режима установки в нулевое состояние. Вместо него введен режим «2/10», когда на выводе 9 высокий уровень, счетчик работает как двоичный, при низком уровне — как двоично-десятичный.

ПРЕОБРАЗОВАТЕЛИ КОДОВ (ШИФРАТОРЫ, ДЕШИФРАТОРЫ, МУЛЬТИПЛЕКСОРЫ, ДЕМУЛЬТИПЛЕКСОРЫ)

Преобразователи кодов служат для перевода одной формы числа в другую. Их входные и выходные переменные однозначно связаны между собой. Эту связь можно задать таблицами переключений или логичес-

кими функциями. Рассмотрим наиболее распространенные в радиолюбительской практике виды преобразователей кодов.

Шифратор (кодер) преобразует одиночный сигнал в n -разрядный двоичный код. Наибольшее применение он находит в устройствах ввода информации (пультах управления) для преобразования десятичных чисел в двоичную систему счисления. Предположим, на пульте десять клавишей с гравировкой от 0 до 9. При нажатии любой из них на вход шифратора подается единичный сигнал (X_0 — X_9). На выходе шифратора должен появиться двоичный код (Y_1, Y_2, \dots) этого десятичного числа. Как видно из таблицы переключений (табл. 15), в этом случае нужен преобразователь с десятью входами и четырьмя выходами.

Таблица 15

Десятичное число	Двоичный код				Десятичное число	Двоичный код			
	Y8	Y4	Y2	Y1		Y8	Y4	Y2	Y1
0	0	0	0	0	5	0	1	0	1
1	0	0	0	1	6	0	1	1	0
2	0	0	1	0	7	0	1	1	1
3	0	0	1	1	8	1	0	0	0
4	0	1	0	0	9	1	0	0	1

На выходе Y_1 единица появляется при нажатии любой нечетной клавиши X_1, X_3, X_5, X_7, X_9 , т. е. $Y_1 = X_1 \vee X_3 \vee X_5 \vee X_7 \vee X_9$. Для остальных выходов логические выражения имеют вид: $Y_2 = X_2 \vee X_3 \vee X_6 \vee X_7$; $Y_4 = X_4 \vee X_5 \vee X_6 \vee X_7$; $Y_8 = X_8 \vee X_9$. Следовательно, для шифратора понадобятся четыре элемента ИЛИ: пятиходовый, два четырехходовых и двухходовый (рис. 43).

Дешифратор (декодер) преобразует код, поступающий на его входы, в сигнал только на одном из его выходов. Дешифраторы широко применяются в устройствах управления, в системах цифровой индикации с газоразрядными индикаторами, для построения распределителей импульсов по различным цепям и т. д.

Условное обозначение дешифратора на микросхеме К155ИД1 с десятью выходами для дешифрования одного разряда двоично-десятичного кода 8421 и часть его принципиальной схемы приведены на рис. 44. Любому входному двоичному коду соответствует низкий уровень только на одном выходе, а на всех остальных сохраняется высокий уровень.

Дешифраторы входят во все серии микросхем ТТЛ и КМДП. Например, дешифратор К155ИД4 (два дешифратора в корпусе) преобразует двоичный код в код «1 из 4», К155ИД1 и К176ИД1 в код «1 из 10», К155ИД3 — в код «1 из 16». Цоколевка этих микросхем приведена на рис. 44 и 45.

Дешифратор на микросхеме К155ИД1 предназначен для работы с декадными газоразрядными индикаторами. Его выходы подключают непосредственно к катодам (имеющим форму десятичных цифр) газоразрядного индикатора, анод которого через резистор подключен к источнику питания напряжением 200—250 В. Выходные сигналы этой микросхемы отличаются от ТТЛ уровней и поэтому для подключения к ней других микросхем приходится применять дополнительные устройства согласования.

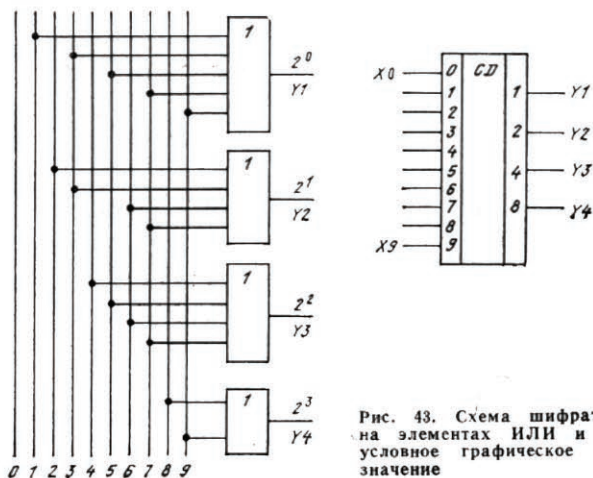


Рис. 43. Схема шифратора на элементах ИЛИ и его условное графическое обозначение

Микросхема К155ИД4 состоит из двух дешифраторов на 4 с объединенными адресными входами (выводы 3 и 13) и отдельными входами стробирования. Стробированием называется выделение сигнала в определенный момент времени. В данном случае — это появление выходного сигнала в моменты, когда на входах стробирования есть разрешающие уровни. Если на

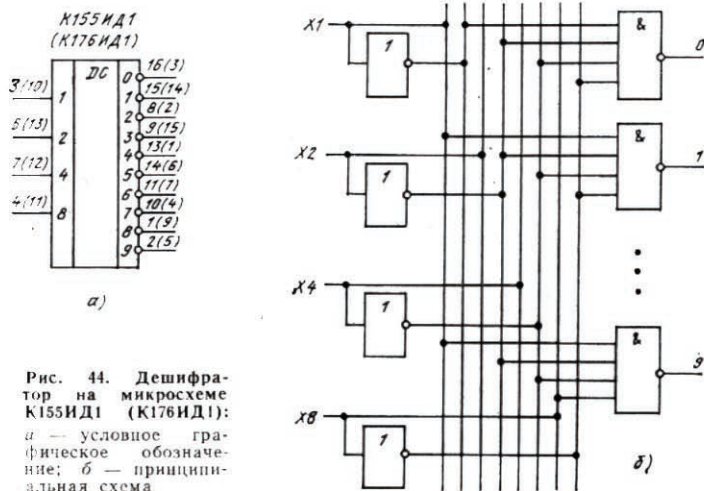


Рис. 44. Дешифратор на микросхеме К155ИД1 (К176ИД1): а — условное графическое обозначение; б — принципиальная схема

обоих входах A_1 и A_2 будут низкие уровни, то на выходе верхнего по схеме дешифратора, номер которого соответствует эквиваленту входного кода, будет также низкий уровень. Для нижнего (по схеме) дешифратора необходимо выполнение условий: $A_3=1$ и $A_4=0$. На рис. 45,б показано, как эту микросхему можно использовать в качестве дешифратора на восемь выходов со вводом стробирования.

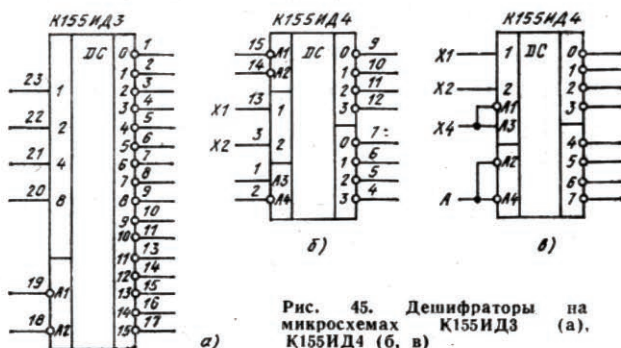


Рис. 45. Дешифраторы на микросхемах К155ИД3 (а), К155ИД4 (б, в)

Дешифратор на микросхеме К155ИД3 имеет четыре входа для приема чисел в коде 8421 и 16 выходов. Два входа стробирования (для передачи сигнала на А1 и А2 необходимо подать низкие уровни) позволяют объединить микросхемы для получения дешифраторов на 32 выхода (рис. 46), 64 выхода (потребуется четыре микросхемы) и т. д. [1].

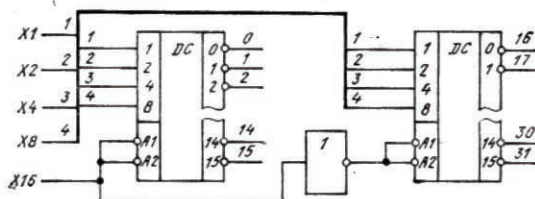


Рис. 46. Дешифратор на 32 выхода

Преобразователь двоично-десятичного кода в код семисегментного индикатора. Числа на табло и пультах индицируются, как правило, в десятичном коде. Для этого можно использовать дешифратор на микросхеме К155ИД1 совместно с газоразрядным индикатором. Однако применение таких индикаторов в радиолюбительской практике нежелательно из-за сравнительно высокого напряжения источника питания (≈ 200 В). Сейчас широкое распространение получили так называемые семисегментные светодиодные и жидкокристаллические индикаторы, которые работают при тех же напряжениях, что и микросхемы. В них индикация осуществляется семью элементами, как показано на рис. 47. Подавая управляющее напряжение на отдельные элементы индикатора и вызывая его свечение (светодиодные индикаторы) или изменяя его окраску (жидкокристаллические индикаторы), можно получить изображение десятичных цифр 0, 1, ..., 9. О конкретных типах семисегментных индикаторов мы расскажем дальше.

Преобразование двоично-десятичного кода в код семисегментного индикатора показано в табл. 16.

Цоколевка некоторых микросхем — преобразователей кода 8421 в семисегментный показана на рис. 47.

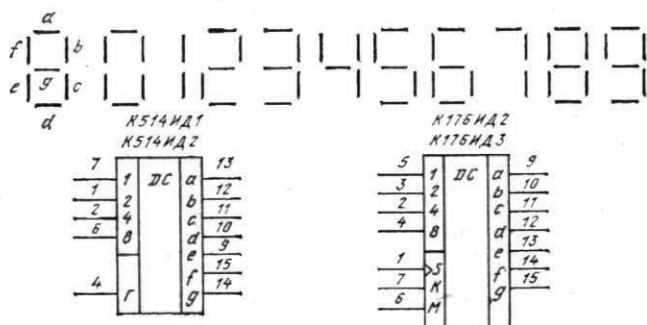


Рис. 47. Стилизованное изображение цифр в семисегментных индикаторах и преобразователи двоично-десятичного кода в семисегментный

На микросхемы серии К514 поступают входные сигналы уровней ТТЛ. Сигнал Г служит для гашения индикации (напряжением низкого уровня). При нормальной работе уровень сигнала Г=1. Дешифратор на микросхеме К514ИД1 работает со светодиодными индикаторами, имеющими отдельные аноды, а на К514ИД2 — с отдельными катодами. Дешифратор К514ИД2 подключают к индикаторам через токоограничительные резисторы (200—500 Ом), а первый имеет такие резисторы в своем корпусе.

Таблица 16

Цифра	Двоичный код				Семисегментный код						
	8	4	2	1	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1

Микросхемы К176ИД2 и К176ИД3 являются преобразователями кода с входным регистром памяти. Запись информации в память происходит по фронту тактового сигнала, подаваемого на вход S (при этом сигнал на входе К=0). Если сигнал К=1, дешифратор блокируется. Выходной код этих дешифраторов — прямой при М=0 и обратный при М=1. Дешифраторы предназначены для работы с жидкокристаллическими и люминесцентными индикаторами. Они могут работать и со светодиодными индикаторами при напряжении источника питания 9—12 В с пониженной яркостью свечения (из-за ограничения тока до 2—3 мА).

Мультиплексор — узел, осуществляющий преобразование параллельных цифровых кодов в последовательные. Его применяют для последователь-

ного опроса заданного числа информационных сигналов и передачи их на один выход.

Условное обозначение мультиплексора с четырьмя информационными входами и его принципиальная схема показаны на рис. 48. На выход Q такого

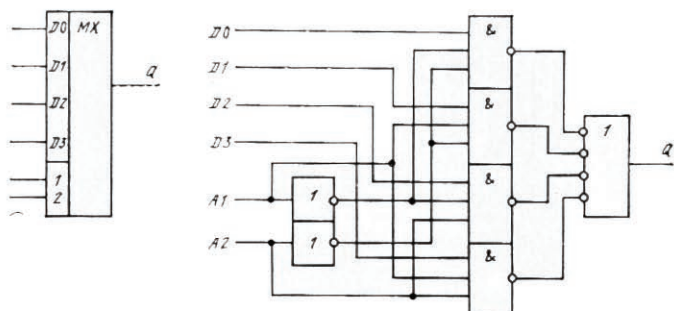


Рис. 48. Условное обозначение и принципиальная схема мультиплексора с четырьмя информационными входами

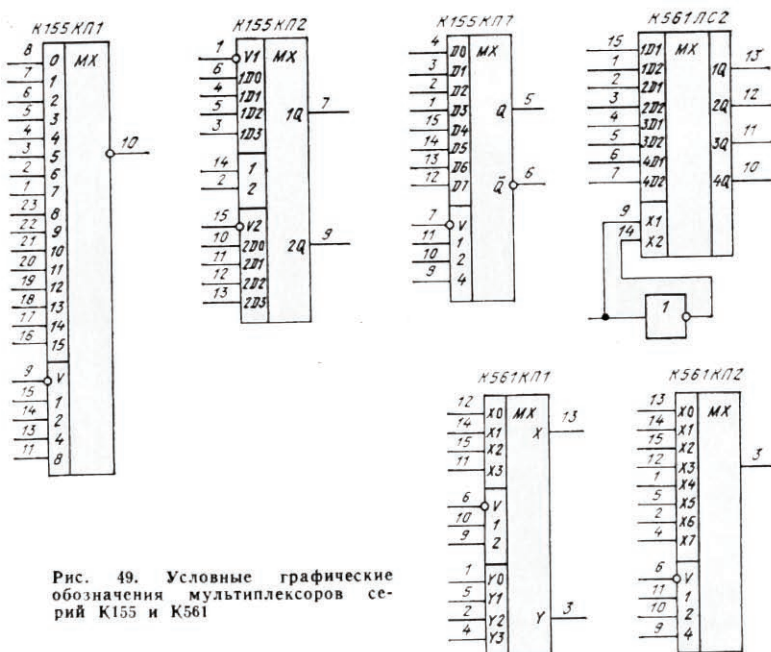


Рис. 49. Условные графические обозначения мультиплексоров серий K155 и K561

устройства передается логический уровень того информационного входа D_i , номер которого i в двоичном коде задан на адресных входах A_1, A_2 . Из принципиальной схемы следует, что

$$Q = D_0 \bar{A}_1 \bar{A}_2 \vee D_1 A_1 \bar{A}_2 \vee D_2 \bar{A}_1 A_2 \vee D_3 A_1 A_2.$$

Число информационных входов может быть увеличено, но при этом придется увеличить и разрядность адреса.

В интегральном исполнении выпускаются мультиплексоры на два входа (четыре элемента в одном корпусе), на четыре входа (два в одном корпусе), на восемь и шестнадцать входов. Цоколевка некоторых из них показана на рис. 49. Все они имеют вход разрешения выборки V (напряжением низкого уровня). Микросхема К561ЛС2 содержит четыре элемента, каждый из которых реализует функцию $Q = D1 \cdot X7 \vee D2 \cdot X2$. Для превращения в двухканальный коммутатор ее дополняют инвертором (см. рис. 49).

Микросхемы К561КП1 и К561КП2 представляют собой мультиплексоры-демультиплексоры цифровых и аналоговых сигналов и могут использоваться или для последовательного опроса всех входных цепей $X0 \dots Xn$ и передачи их сигнала на один выход X , или для коммутации одного входного сигнала X на один из многих выходов $X0 \dots Xn$. Конкретные примеры использования этих микросхем для коммутации аналоговых сигналов рассмотрены в [24].

СУММАТОРЫ

Сумматор предназначен для арифметического сложения двух чисел. Из принципа сложения многоразрядных двоичных чисел следует, что в каждом i -м разряде находится сумма трех чисел по модулю два (слагаемых A_i , B_i и переноса, поступившего из младшего разряда P_i), и формируется сигнал переноса в старший разряд P_{i+1} .

Таблица 17

Вход			Выход	
Слагаемое		Перенос	Сумма	Перенос
A	B	P_i	S	P_{i+1}
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

Для примера проанализируем таблицу истинности одноразрядного сумматора (табл. 17) и запишем логические выражения для выходных величин

$$S = A\bar{B}\bar{P}_i \vee \bar{A}B\bar{P}_i \vee \bar{A}\bar{B}P_i \vee ABP_i, \quad P_{i+1} = A\bar{B}P_i \vee \bar{A}BP_i \vee \bar{A}BP_i \vee ABP_i.$$

По этим функциям можно построить сумматор на элементах И и ИЛИ (рис. 50,а). Символическое изображение одноразрядного сумматора приведено на рис. 50,б. Для сложения двух многоразрядных двоичных чисел используют многоразрядные сумматоры, представляющие собой в простейшем виде последовательное соединение одноразрядных сумматоров (рис. 50,в).

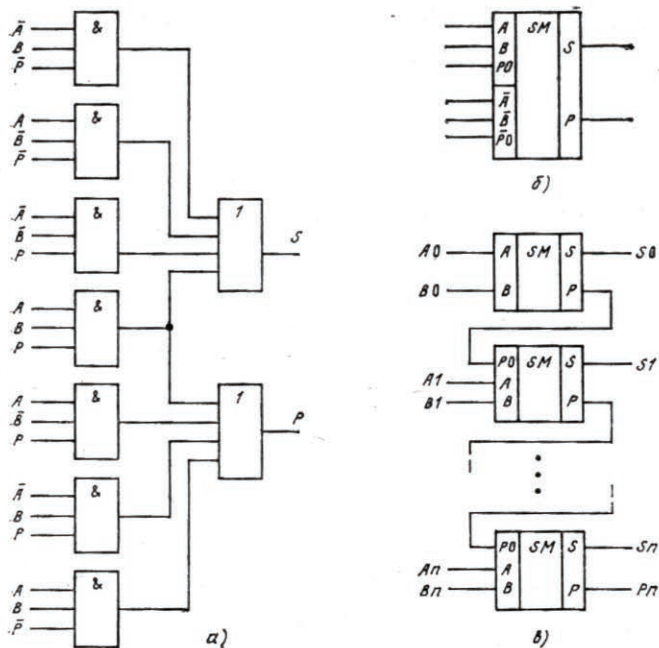


Рис. 50. Схемы сумматоров

В сериях микросхем есть одно-, двух- и четырехразрядные сумматоры, которые можно объединить для получения сумматоров с любой разрядностью. В серию К155 [27], например, входят три сумматора (рис. 51): одноразрядный (К155ИМ1), двухразрядный (К155ИМ2) и четырехразрядный (К155ИМ3). В сериях К176 и К561 имеется один четырехразрядный сумматор (цоколевка на рис. 51, в обозначена в скобках).

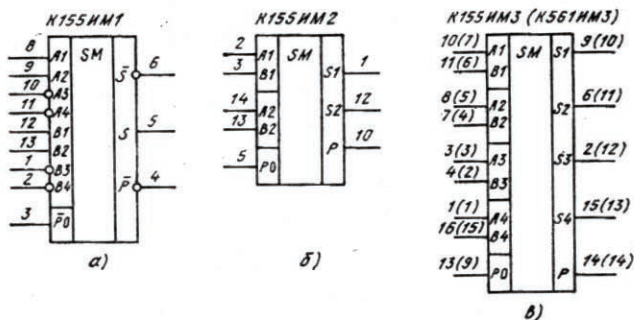


Рис. 51. Одноразрядный (а), двухразрядный (б) и четырехразрядный (в) сумматоры

ЦИФРОВЫЕ ОДНОПРОГРАММНЫЕ АВТОМАТЫ

Рассмотренные основные узлы цифровой техники позволяют собирать разные по сложности и функциональному назначению автоматически действующие устройства, например игровые автоматы, машины для контроля знаний, часы с будильником и календарем, цифровые шкалы настройки радиовещательных приемников. При конструировании описываемых здесь автоматов предпочтение отдавалось таким техническим решениям, которые позволяют максимально упростить устройства ввода и вывода информации. После знакомства с разделом «Устройства ввода и вывода цифровой информации» вы сможете применить приведенные там решения для усовершенствования некоторых автоматов. Например, наборное поле «Вечного календаря» можно заменить цифровым блоком ввода информации.

Все устройства собираются без каких-либо регулировочных элементов и начинают работать без настройки, если не было допущено ошибок при монтаже схем.

Отгадчик двузначных чисел. Можно построить электронную «гадалку», умеющую отгадывать двузначные числа от 10 до 99. Она работает по алгоритму, которым часто пользуются на эстраде при демонстрации числовых фокусов.

Например, вам говорят: «задумайте двузначное число (ваш возраст), умножьте его на 10, задумайте еще одно, но теперь однозначное число и умножьте его на 9, из первого произведения вычтите второе и сообщите результат.... Вы задумали число «АВ». Если задумано число АВ, а сообщенная «фокуснику» разность $10 \cdot АВ - 9 \cdot С = mnk$, то, как нетрудно проверить, при $(n+k) < 10$ в загаданном числе $A=m$, $B=n+k$; при $(n+k) > 10$ в загаданном числе $A=m+1$, $B=n+k-10$. Устройство, работающее по этому алгоритму, должно содержать клавиатуру для набора трехзначного числа, память для запоминания введенного результата, арифметическое устройство (АЛУ), выполняющее операции сложения, вычитания и сравнения двух чисел и, наконец, блок индикации ответа. Структурная схема такой электронной машины показана на рис. 52,а. Рассмотрим ее возможные варианты.

Первый вариант. Начнем с выбора удобного пульта. Вероятно, многим захочется иметь наборное поле с клавишами от 0 до 9, подобное пульту микрокалькулятора. Тогда, поочередно нажимая на три выбранные клавиши, мы

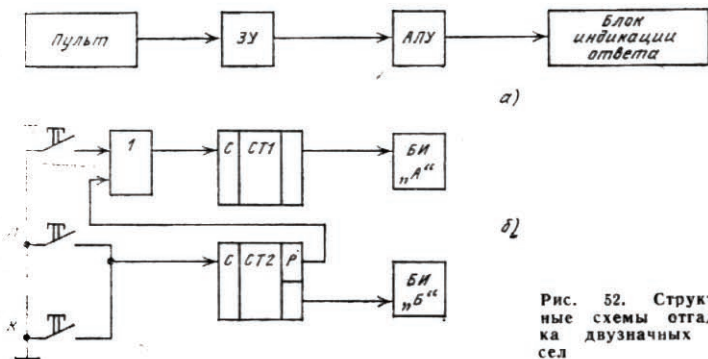


Рис. 52. Структурные схемы отгадчика двузначных чисел

введем в машину число m и n . Нажатая клавиша должна вырабатывать код соответствующей цифры. Если это двоичный код, то его легко запомнить в четырехразрядных регистрах (по одному на каждую цифру), а затем подать на двоичный четырехразрядный сумматор и устройство сравнения. Нужны будут еще элементы управления АЛУ (предписывающие порядок выполнения всех операций сложения, вычитания и сравнения), коммутаторы информации на входах АЛУ, дешифраторы полученного результата. Для реализации этого устройства потребуется 17 микросхем. В [31] описан отгадчик двузначных чисел, работающий по более простому алгоритму (от сообщенного результата вычислений для получения ответа нужно всегда отнимать 18). Для построения этого отгадчика на микросхемах малой степени интеграции (элементы И—НЕ) потребовалось около 50 микросхем.

Второй вариант. Попробуем упростить автомат. Уменьшим число информационных клавиш до трех. Одна клавиша (кнопка) предназначена для записи числа сотен (m), другая — десятков (n) и третья — единиц (k). Правда, ввод числа при этом несколько усложняется, так как на каждую кнопку нужно будет нажать не один, а m , n или k раз.

Обратимся еще раз к алгоритму и уточним: отдельно числа десятков n и единиц k нигде не используются, везде необходима только их сумма. Поэтому нам нужно одно устройство, подсчитывающее число нажатий на кнопки n и k , и другое — считающее число нажатий на кнопку m . Функциональная схема такого автомата приведена на рис. 52,б. Показанные на ней счетчики считают по модулю 10, поэтому счетчик СТ2 выполняет три функции: подсчитывает сумму $(n+k)$, когда $(n+k) > 10$, проводит операцию $(n+k) - 10$ и хранит результат вычислений. При каждом переполнении счетчика на выходе Р возникает короткий импульс переноса, поступающий через элемент ИЛИ на вход счетчика СТ1. Таким образом, счетчик СТ1 считает число импульсов m и импульсов переполнения СТ2, а СТ2 считает число (по модулю 10) импульсов n и k .

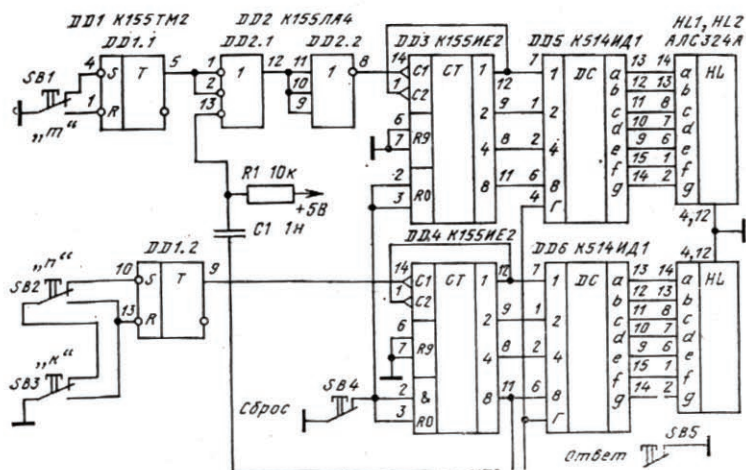


Рис. 53. Принципиальная схема отгадчика двузначных чисел

Электронный отгадчик (рис. 53), собранный на микросхемах серии K155, конечно, сложнее. Кроме трех информационных кнопок, здесь введены еще две: «Сброс» — для установки счетчиков в исходное (нулевое) состояние и «Ответ» — включающая индикацию только после полного ввода информации. К информационным кнопкам m , n , k пришлось добавить формирователи одиночных импульсов на RS-триггерах (DD1) для исключения дребезга контактов кнопок. К десятичному счетчику DD4, не имеющему выхода сигнала переноса, добавлен формирователь короткого импульса переполнения. И, наконец, в блоке индикации совместно со светодиодами использованы преобразователи двоично-десятичного кода DD5, DD6 в код семисегментных индикаторов.

Общее число микросхем можно уменьшить до четырех, если устройство собрать на микросхемах серии K176. В этом случае счетчики DD3, DD4 и дешифраторы DD5, DD6 нужно заменить десятичными счетчиками с преобразователем информации в семисегментный код типа K176ИЕ4.

Игра «Баше». Электронный отгадчик действует по одному, раз и навсегда заданному алгоритму. Значительно интереснее автомат, обучающийся в процессе игры, т. е. меняющий в зависимости от результатов игры алгоритм своего поведения. Одним из простейших устройств такого типа является автомат для игры «Баше». Суть этой игры состоит в следующем [22]. Из набора, содержащего определенное число предметов (у нас 16), двое играющих поочередно берут по одному или несколько предметов (у нас не более трех). Выигрывает тот, кто в свой очередной ход забирает последний предмет. Для игры «Баше» известны достаточно простые выигрывающие алгоритмы. В данном случае выигрывающий алгоритм таков: предоставь первый ход противнику; в каждом ходе дополняй число взятых противником предметов до четырех.

В соответствии с поставленной задачей автомат (рис. 54) сначала практически всегда проигрывает человеку. Эта ситуация может продолжаться бесконечно, пока не включают тумблер SA1 «Разум». Тогда автомат начинает менять стратегию игры после каждого проигрыша и за три раза находит выигрывающий алгоритм. Происходит это следующим образом. Тумблер SA1 «Разум» разрешает работать счетчику проигрышей СТ_п. Нажимают кнопку

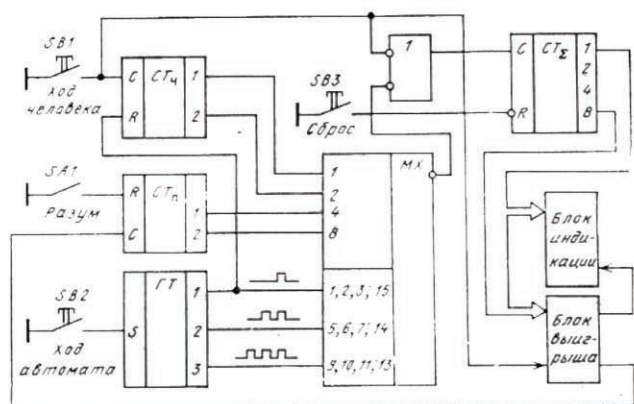


Рис. 54. Функциональная схема автомата для игры «Баше»

SB1 «Ход человека» столько раз, сколько предметов надумал взять играющий (от одного до трех). Двоичный код, соответствующий этому числу, появляется на выходах суммирующего счетчика CT_{Σ} и счетчика ходов человека $CT_{\text{ч}}$. Этот код определяет номер входа (1, 2 или 3) мультиплексора, сигнал с которого будет передан через мультиплексор MX и элемент ИЛИ на вход счетчика CT_{Σ} . При каждом нажатии на кнопку SB2 «Ход автомата» срабатывает генератор тактов ГТ и на его выходах появится один (выход 1), два (выход 2) и три (выход 3) импульса. А так как выход 1 ГТ подключен к входам 1, 2 и 3 MX, то независимо от числа предметов, взятых человеком, генератор добавит к ним один предмет (один импульс). По окончании цикла ГТ сбросит $CT_{\text{ч}}$ в исходное нулевое состояние (по входу R). Блок индикации показывает (с нарастающим итогом) число взятых предметов. Игра продолжается, и на каждый ход человека автомат добавляет по одному импульсу. В такой ситуации человек легко выигрывает и счетчик проигравшей $CT_{\text{п}}$ фиксирует первое поражение. При этом изменится адрес и номер информационного входа, который будет подключаться к выходу. Это будут входы 5, 6 или 7 (в зависимости от числа нажатий SB1). Кнопкой SB3 «Сброс» сбрасывают показания счетчика CT_{Σ} и начинают игру заново. Нетрудно проследить, что теперь на любой ход человека автомат будет добавлять по два, а после второго проигрыша — по три импульса. Только после трех проигрышей автомат выйдет на верную стратегию. Все возможные ситуации при этой игре отражены в табл. 18.

Таблица 18

Число проигрышей	Число предметов, взятых человеком	Номер входа MX (десятичный-двоичный)	Число предметов, взятых автоматом	Сумма чисел за один ход
0	1	1—0001	1	2
0	2	2—0010	1	3
0	3	3—0011	1	4
1	1	5—0101	2	3
1	2	6—0110	2	4
1	3	7—0111	2	5
2	1	9—1001	3	4
2	2	10—1010	3	5
2	3	11—1011	3	6
3	1	13—1101	3	4
3	2	14—1110	2	4
3	3	15—1111	1	4

Принципиальная схема такого игрового автомата изображена на рис. 55. Двухразрядный счетчик $CT_{\text{ч}}$ выполнен на триггерах DD4.1 и DD4.2, такой же счетчик $CT_{\text{п}}$ — на триггерах DD5.1 и DD5.2. Мультиплексор на 16 входов: DD6 в стандартном включении. В двухдекадном суммирующем счетчике CT_{Σ} работают триггер DD8.1 и DD9. Декада «единиц» собрана на триггере DD8.1 (разряд 1) и счетчике на «5» DD9 (разряды 2, 4 и 8). Отдельный триггер, входящий в счетчик DD9 (вход C1, выход 1), является счетчиком «десятков». Так как максимальное число предметов 16, то одного триггера для счета «десятков» вполне достаточно.

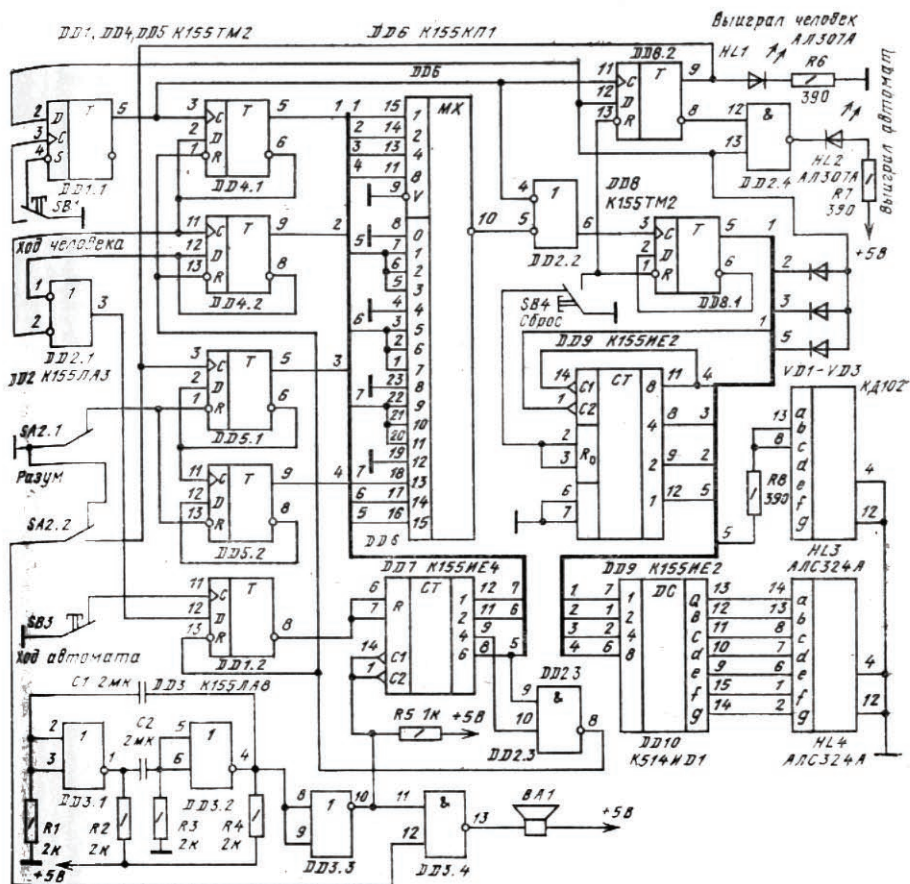


Рис. 55. Принципиальная схема автомата для игры «Баше»

В блок индикации входят дешифратор DD10, индикаторы HL1—HL4, элемент DD3.4 и динамическая головка BA1. Блок выигрыша состоит из триггера DD8.2 и элемента DD2.4. Генератор тактов ГТ образует устройство запуска (DD1.2, DD2.1, DD2.3), мультивибратор (DD3.1, DD3.2, DD3.3) и счетчик-распределитель (DD7).

Автомат работает следующим образом. Сначала кнопкой SB4 («Сброс») устанавливают в нулевое состояние суммирующий счетчик (DD8.1, DD9) и триггер DD8.2, фиксирующий выигрыш человека. Триггер DD1.1 устраняет дребезг контактов кнопки SB1 и запрещает формирование счетных импульсов «Ход человека» после подсчета шестнадцати импульсов. Для этого на вход D-триггера DD1.1 подается сигнал от узла совпадения VD1—VD3, фиксирующего шестнадцатое состояние счетчика CT₂. После хода человека на выходе элемента DD2.1 появляется высокий уровень, разрешающий срабатывание триггера DD1.2 по сигналу от кнопки SB3 «Ход автомата». Низкий уровень с выхода триггера DD1.2 разрешает работу счетчика-распределителя DD7 по им-

пульсам от мультивибратора, DD3.1, DD3.2, DD3.3. На выходе 1 счетчика DD7 появляется три импульса, на выходе 2 — два и на выходе 6 — один импульс.

После этого сигналом с выхода элемента DD2.3 сбрасываются в исходное состояние триггер DD1.2, счетчик-распределитель DD7 и счетчик ходов человека DD4.

Временная диаграмма работы генератора тактов приведена на рис. 56. Суммирующий счетчик CT_{Σ} подсчитывает число импульсов, поступивших через элемент ИЛИ (DD2.2) от кнопки SB1 и мультиплекса DD6.

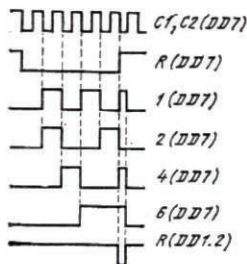


Рис. 56. Временная диаграмма работы тактового генератора

При появлении 16-го импульса на выходе узла совпадения VD1—VD3 появится высокий уровень, поступающий далее на входы D триггеров DD8.2 и DD1.1. Если этот импульс появился во время хода человека, то при возврате кнопки SB1 в положение S триггер DD1.1, а за ним и DD8.2 переключаются в единичное состояние. Произойдет фиксация выигрыша человека — загорится светодиод HL1. Если это произошло при включенном «разуме» (SA1), то сработает счетчик поражений DD5 и изменится адрес на входе мультиплекса DD6. Одновременно на выходе узла совпадений (SA2.2 и DD3.4) появится звуковой сигнал, свидетельствующий о том, что автомат «понял ошибку и пересчитывается».

Если шестнадцатое состояние счетчика CT_{Σ} наступило во время хода автомата, то тем же импульсом на выходе диодного узла совпадения запретится переключение в нулевое состояние триггера DD1.1. Загорится светодиод HL2, фиксирующий выигрыш автомата.

Автомат, моделирующий формирование условного рефлекса. Известно, что формирование условного рефлекса заключается в выработке у животного определенной реакции на безразличный для него раздражитель. Например, если непосредственно перед подачей пищи (безусловный раздражитель) включить звуковой сигнал (условный раздражитель) и повторить это сочетание раздражителей несколько раз, то через некоторое время обучаемый объект начинает реагировать на звук, как на появление пищи (условный рефлекс). Рефлекс постепенно угасает, если его периодически не подкреплять совместным воздействием двух раздражителей.

Автомат можно выполнить в виде макета любого животного, например кролика, который:

реагирует на безусловный раздражитель «пища» свечением глаз (зажигаются светодиоды при поднесении к морде «кролика» магнита-морковки);

не реагирует на условный раздражитель «свет»;

через конечное число следующих друг за другом «световых» и «пищевых» раздражителей (с интервалом не более 3 с) начинает реагировать на свет так же, как и на пищу (зажигаются светодиоды);

через некоторое время (≈ 1 мин) забывает выработанный рефлекс;

при повторных формированиях условного рефлекса он вырабатывает его за меньшее число одновременных действий раздражителей;

на последнем этапе вырабатывает стойкий рефлекс на условный раздражитель.

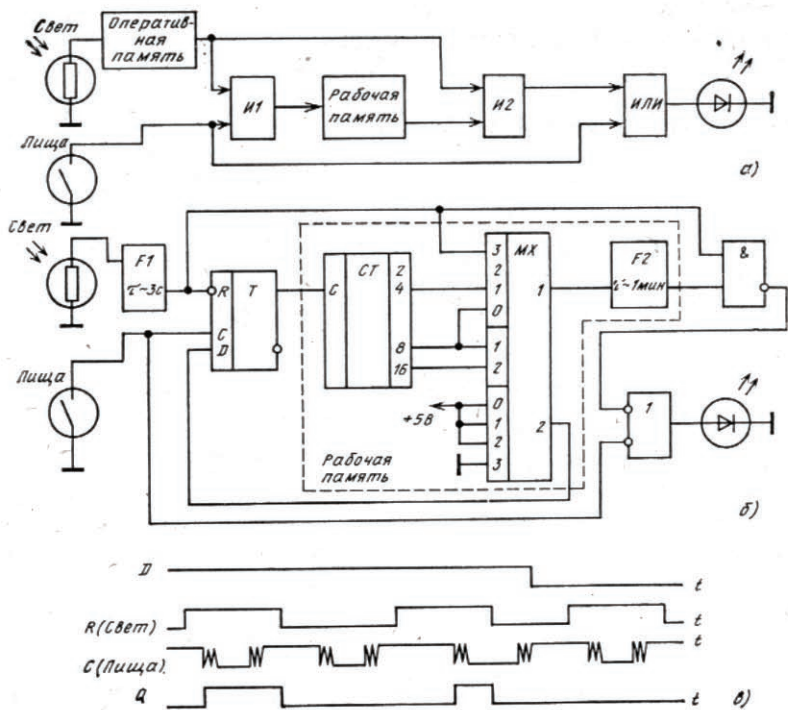


Рис. 57. Автомат, формирующий условный рефлекс:

а — упрощенная функциональная схема; б — структурная схема; в — временная диаграмма работы

Функциональная и структурная схемы, а также временная диаграмма работы такого автомата, приведены на рис. 57. Устройство (рис. 57,б) включает в себя: два формирователя импульсов F1 и F2, выполняющих функции оперативной и долговременной памяти; триггер-формирователь Т, устраняющий дребезг контактов герконового датчика «Пища» и формирующий сигнал совпадения во времени двух раздражителей, счетчик СТ числа совпадений, мультиплексор МХ, логические элементы И и ИЛИ. Элементы СТ, МХ и F2 вместе образуют рабочую память.

При поднесении магнита к герконовому датчику его контакты замкнутся, и сигнал через элемент ИЛИ поступит на светодиоды — загорятся «глаза кролика» (реакция на безусловный раздражитель). Для такой же реакции на условный раздражитель (свет) необходимо, чтобы на выходе формирователя F2 был сигнал высокого уровня. Запуск формирователя минутного импульса F2 осуществляется сигналом с выхода МХ. Первоначально счетчик СТ находится в нулевом состоянии и, следовательно, на выходе 1 МХ как и на выходе 8 СТ низкий уровень, а на втором выходе МХ — высокий уровень. Этот сигнал поступает на вход триггера-формирователя. Когда на вход С триггера при R=1 поступит дребезг датчика «Пища», триггер переключится в единичное состояние, а по окончании трехсекундного импульса «Свет» вернется в нулевое состояние (рис. 57,в). Импульсы с выхода триггера подсчитывает счетчик СТ.

Восьмой импульс проходит через мультиплексор МХ и запускает формирователь F2. Одновременно с этим изменится адрес входа МХ (с 0 на 1) и теперь формирователь F2 будет дважды запускаться каждым четвертым импульсом, затем опять сменится адрес (с 1 на 2) и на выход четыре раза пройдет каждый второй импульс. После этого счетчик СТ перейдет в последнее состояние, и на выход мультиплексора будут проходить все импульсы датчика «Свет». Счетчик СТ изменить свое состояние больше не сможет, так как на вход D триггера поступит низкий уровень.

Очевидно, после запуска формирователя импульсов F2 условный рефлекс будет выработан и светодиоды начнут загораться под действием раздражителя «Свет» в течение $\tau=1$ мин. Второй и третий импульсы рабочей памяти F2 будут сформированы быстрее — после четырех совпадений раздражителей «Свет» и «Пища», а четвертый — седьмой после двух совпадений. Затем условный рефлекс превращается в безусловный — автомат запоминает его навсегда.

Принципиальная схема автомата показана на рис. 58. В качестве светочувствительного датчика используется фоторезистор СФ2-2 (R1). Ждущий мультивибратор DD1.1, вырабатывающий импульсы длительностью около 3 с, выполняет функцию элемента оперативной памяти. Триггер DD2.1 устраняет дребезг контактов геркона SB2 и вырабатывает импульс совпадения «Свет» и «Пища» по входам R и C. На триггере DD2.2 и микросхеме DD3 собран пятиразрядный двоичный счетчик импульсов совпадения. Четвертый и пятый разряды этого счетчика управляют адресными входами мультиплексора DD4. Поэтому адреса его входов (0, 1, 2, 3) меняются после поступления 8, 16 и 24-го импульсов совпадения. При этом на вход формирователя DD1.2 будут проходить 8-й импульс (с входа 0), 12-й и 16-й (с входа 1), 18, 20, 22 и 24-й (со входа 2), 25, 26, 27 ... и т. д. (со входа 3). После переключения счетчика

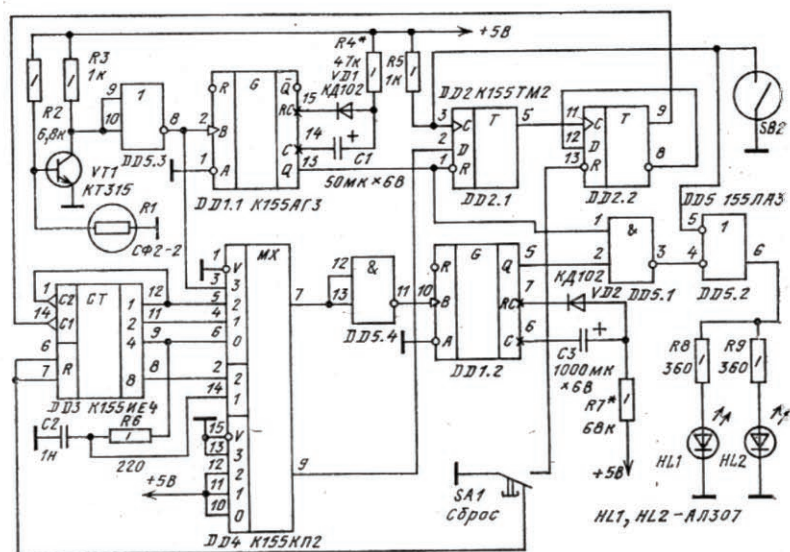


Рис. 58. Принципиальная схема автомата, моделирующего формирование условного рефлекса

в состояние $(11000)_2 = (24)_{10}$ мультиплексор переключается в последнее состояние и на его выходе появляется сигнал низкого уровня, блокирующий работу формирователя импульсов совпадения DD2.1 по входу D. В результате счетчик DD3 уже не меняет своего состояния, и условный рефлекс превратился в безусловный (закрепился навсегда).

Вечный календарь. С помощью этого устройства можно по дате определить день недели от 1500 до 2300 годов. Для составления алгоритма работы автомата воспользуемся табл. 19. Из таблицы видно, что дни недели повторяются для определенных столетий, годов, месяцев и недель. При пользовании таким

Таблица 19

						А									Годы внутри столетия			
						1	2	3	4	5	6	7						
						00	01	02	03		04	05						
						06	07		08	09	10	11						
							12	13	14	15		16						
						17	18	19		20	21	22						
						23		24	25	26	27							
						28	29	30	31		32	33						
						34	35		36	37	38	39						
							40	41	42	43		44						
						45	46	47		48	49	50						
						51		52	53	54	55							
						56	57	58	59		60	61						
						62	63		64	65	66	67						
							68	69	70	71		72						
						73	74	75		76	77	78						
						79		80	81	82	83							
						84	85	86	87		88	89						
						90	91		92	93	94	95						
							96	97	98	99								
						Столетия												
						Старый стиль												
						Новый стиль												
С	1	04	11	18	15	19	А	Б	В	Г	Д	Е	Ж	0	В	Ип, X V II, III, IV VI II, XII I, VIII	МЕСЯЦЫ	
	2	05	12	19	16	20	Ж	А	Б	В	Г	Д	Е	1				
	3	06	13					Е	Ж	А	Б	В	Г	Д				2
	4	00	07	14		17	21	Д	Е	Ж	А	Б	В	Г				3
	5	01	08	15				Г	Д	Е	Ж	А	Б	В				4
	6	02	09	16		18	22	В	Г	Д	Е	Ж	А	Б				5
°	03	10	17				Б	В	Г	Д	Е	Ж	А	6				
D	0	1	8	15	22	29	Пн	Вт	Ср	Чт	Пт	Сб	Вс	Дни недели				
	1	2	9	16	23	30	Вт	Ср	Чт	Пт	Сб	Вс	Пн					
	2	3	10	17	24	31	Ср	Чт	Пт	Сб	Вс	Пн	Вт					
	3	4	11	18	25		Чт	Пт	Сб	Вс	Пн	Вт	Ср					
	4	5	12	19	26		Пт	Сб	Вс	Пн	Вт	Ср	Чт					
	5	6	13	20	27		Сб	Вс	Пн	Вт	Ср	Чт	Пт					
6	7	14	21	28		Вс	Пн	Вт	Ср	Чт	Пт	Сб						

календарем необходимо находить в его строках и столбцах разные числа, сопоставлять их и складывать, т. е. последовательно выполнять определенные арифметические и логические действия.

Обозначим строки и столбцы таблицы следующим образом: A — номер столбца годов внутри каждого столетия ($A=1 \dots 7$); B — номер строк месяцев ($B=0 \dots 6$); C — номер строк столетий ($C=0 \dots 6$); D — номер строк дней месяца ($D=0 \dots 6$).

При таких обозначениях и заданных значениях аргументов алгоритм определения дня недели сводится к следующему

$$\frac{[8 + (A + 1) + (B - C)]}{(M + D) \rightarrow N}$$

Стрелки здесь означают анализ результата и логическое преобразование суммы в квадратных скобках в число M , а суммы в круглых скобках — в число N .

Сначала анализируется сумма Σ' в квадратных скобках, при этом:

если $\Sigma' = 0 + m$, где $m = 2 \dots 8$, то $M = m - 1$;

если $\Sigma' = 8 + n$, где $n = 1 \dots 7$, то $M = n$.

Наконец, если $\Sigma' = 16 + k$, где $k \geq 0$, то $M = k + 1$.

Затем анализируется сумма $(M + D) = \Sigma''$:

если $\Sigma'' = 0 + l$, где $l = 1 \dots 7$, то $N = l$,

а если $\Sigma'' = 8 + i$, где $i = 0 \dots 6$, то $N = i + 1$.

Правильность алгоритма можно проверить, выполнив соответствующие подстановки и преобразования. Чтобы по табл. 19 определить день недели любой календарной даты, следует: отыскать среди столетий строку, содержащую две первые цифры нужного года, а в верхней части таблицы — столбец со вторыми двумя цифрами года; найти букву на пересечении строки и столбца; в таблице с правой стороны найти нужный месяц и в этой строке отыскать необходимую букву; смотреть от этой буквы вертикально вниз — расположенный под нею столбик дней недели на пересечении со строкой, в которой находится заданное число месяца, даст сведения о нужном дне недели.

Функциональная схема «Вечного календаря» показана на рис. 59. В устройстве четыре наборных поля для набора даты. Сигналы с каждого наборного поля поступают на кодировщики-шифраторы чисел A , B , D и формирователь дополнительного кода $(\overline{C} + 1)$ числа C . Следует отметить, что, кроме кодировщика A , имеется также формирователь кодов високосного и невисокосного годов, так как в таблице строки, соответствующие январю и февралю високосного и невисокосного годов, различны. Високосные годы кратны 4 и выделены в столбцах таблицы. Сумматор Σ_1 определяет разность чисел $(A + 8)$ и C , а сумматор Σ_2 сумму этой разности и числа B . Логическое устройство Л1 анализирует результат суммирования чисел в квадратных скобках указанной выше формулы. Оно работает таким образом, что первоначально (до анализа) на сумматор Σ_1 подается с логического устройства высокий уровень, а на сумматор Σ_2 — низкий уровень. Если в результате анализа к числу k надо добавить 1, то единица подается вместо 0 на сумматор Σ_2 . Если же от числа m надо отнять 1, то вместо 1 на сумматор Σ_1 подается 0.

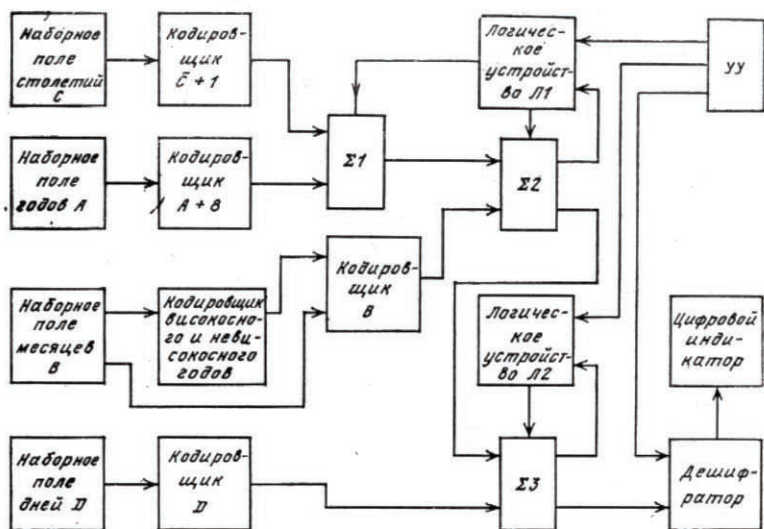


Рис. 59. Функциональная схема автомата «Вечный календарь»

Логическое устройство Л2 до анализа суммы $(M+D)$ на выходе сумматора Σ_3 подает на этот сумматор сигнал низкого уровня, а при необходимости к числу i добавляется 1 подачей сигнала высокого уровня на сумматор Σ_3 .

Схемы кодировщиков А, В, $\bar{C}+1$, D и формирователя кода високосного и невисокосного годов приведены на рис. 60 и 61. В качестве наборного поля используются разъемы с различным числом контактов: X1 ..., X2 ..., X3 ..., X4 ... Набор числа осуществляется соединением общего провода с соответствующим контактом разъема. Контакты разъемов с номерами годов, столетий, чисел и месяцев, для которых значения аргументов А, В, С, D повторяются, соединены между собой. Кодировщики чисел А, В, $\bar{C}+1$, D построены по традиционным схемам (см. с. 47—49). На рис. 60 показан также кодировщик високосного и невисокосного годов (DD15, DD16, DD17.2, DD17.3). При одновременной подаче низкого уровня на контакт разъема X1 и контакты разъема X2, соответствующие январю (I) или февралю (II), на одном из выходов $I_{\text{вис}}$, $II_{\text{вис}}$, $II_{\text{пр}}$ (рис. 60) появляется уровень логического нуля. Сигналы с выходов $II_{\text{вис}}$, $I_{\text{вис}}$ и $II_{\text{пр}}$ в дальнейшем используются для формирования кода числа В (месяцы, рис. 61,а).

Схема решающего блока изображена на рис. 62. На сумматор DD1 подаются коды чисел $(A+8)$ и $(\bar{C}+1)$, на сумматор DD2 — код суммы $(A+8)+(\bar{C}+1)$ и код числа В, а на сумматор DD3 — код суммы с выхода DD2 и код числа D. Кроме того, на входы P0 сумматоров DD1—DD3 могут быть поданы высокие или низкие уровни с логических устройств Л1 (DD6, DD7.1, DD8.1, DD9.1) или Л2 (DD8.2). Результат трех младших разрядов на выходе сумматора DD3 преобразуется в семисегментный код (дешифратор DD4) и высвечивается на индикаторе HL1.

На элементах микросхемы DD10 собран тактовый генератор, который вместе с универсальным регистром DD5 выполняет функции устройства управ-

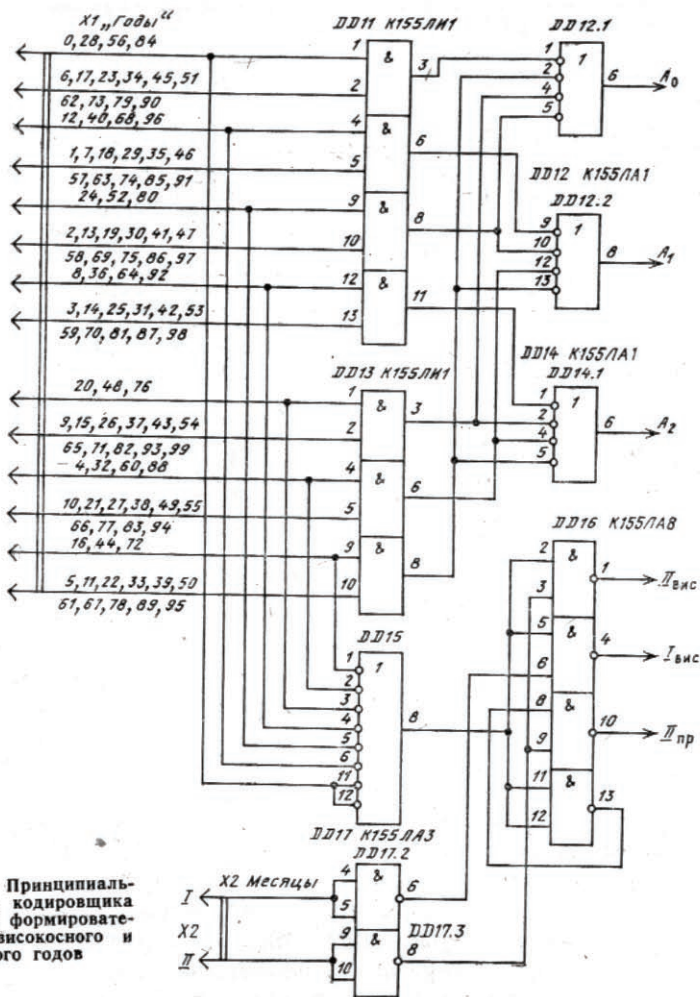


Рис. 60. Принципиальная схема кодировщика числа A и формирователя кода високосного и невисокосного годов

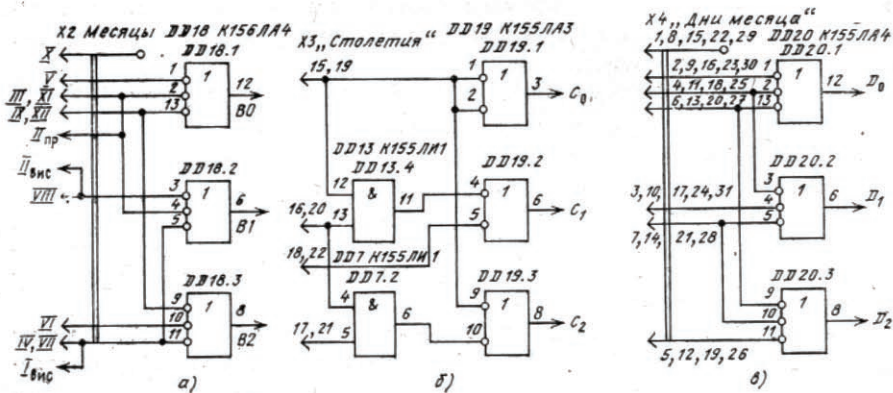


Рис. 61. Схемы кодировщиков:

а — числа B ; б — числа $C+1$; в — числа D

ления. Диаграммы напряжений на выходах микросхемы DD5 показаны на рис. 63. В исходном положении контакты тумблера SA1 «Ответ» разомкнуты. Регистр DD5 при $V1=1$ работает в режиме параллельной записи информации со входов DD1—DD4, и на всех выходах будут низкие уровни. В результате триггеры DD8.1, DD8.2, DD9.1 устанавливаются в нулевое состояние; $P_{DD1}=1$, $P_{DD2}=0$ и $P_{DD3}=1$. Здесь P_{DD1} , P_{DD2} и P_{DD3} — уровни напряжений на входах P0 соответствующих сумматоров. Индикация при этом отключается подачей с вывода 10 микросхемы DD5 низкого уровня на вход гашения дешифратора DD4. При замыкании тумблера SA1 «Ответ» (момент t_1) после прихода второго импульса тактового генератора в момент t_2 на выходе 12 микросхемы DD5 устанавливается высокий уровень; он поступает на входы R триггеров DD8.1, DD8.2, DD9.1. Ввиду того, что на входы синхронизации С триггеров DD8.1 и DD9.1 с выхода 11 микросхемы DD5 подается низкий уровень, информация на выходах триггеров при этом остается неизменной. На элементах DD6.1, DD6.2 и DD7.1 реализу-

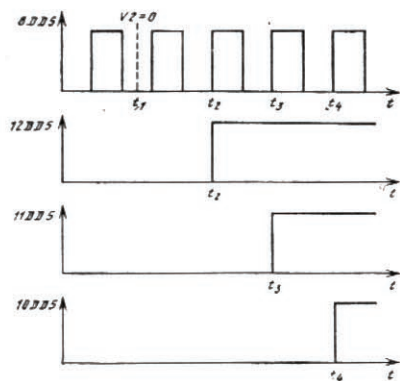


Рис. 63. Временная диаграмма работы управляющего устройства

ется функция

$$\bar{S}_1 \cdot \bar{S}_2 \cdot \bar{S}_3 \cdot S_4 \sqrt{P_4} \cdot \bar{S}_4,$$

где S_1 , S_2 , S_3 , S_4 , P_4 — информация на соответствующих выходах сумматора DD2. Таким образом, на входе D триггера DD8.1 будет высокий уровень при $S_1=S_2=S_3=0$ и $S_4=1$ или при $S_4=P_4=0$ и низкий уровень при высоком уровне хотя бы на одном из выходов S_1 — S_3 микросхемы DD2.

На информационный вход триггера DD9.1 поступает сигнал с выхода P_4 микросхемы DD2. В результате в момент времени t_3 на входы синхронизации триггеров DD8.1 и DD9.1 подаются сигналы высоких уровней и осуществляется перезапись информации с входа D. В результате: $P_{DD1}=0$ при высоком уровне на выходе DD6.2; $P_{DD1}=1$ при низком уровне на выходе DD6.2; $P_{DD2}=1$ при $P_{DD2}=1$; $P_{DD2}=0$ при $P_{DD2}=0$ (где P_{DD2} — уровень напряжения на выходе 14 микросхемы DD2) и реализуется алгоритм вычисления указанного числа M.

После суммирования чисел $M+D$ сигнал с выхода S_4 сумматора DD3 подается на вход D триггера DD8.2. В момент времени t_4 на вход синхронизации этого триггера подается высокий уровень и осуществляется запись информации с входа D. Если $S_{DD3}=1$, то $P_{DD3}=1$.

Результат суммирования с выходов S_1 — S_3 сумматора DD3 подается на дешифратор DD4. Одновременно на вход Г дешифратора в момент времени t_4 подается высокий уровень, обеспечивающий индикацию результатов.

Устройство для автоматизации контроля знаний. Известно много так называемых контролируемых машин, работающих по принципу «выборочного

ответа», с многопозиционными переключателями для набора номера правильного ответа на поставленные вопросы. Педагогические недостатки таких простейших технических средств обучения хорошо известны, однако в некоторых ситуациях их применение целесообразно. В связи с этим творчество радиолюбителей в этой области не прекращается [7].

Приведем описание устройства, позволяющего контролировать правильность ответов на четыре или восемь поставленных вопросов. Программу (номера правильных ответов) можно менять, заменяя кодирующий разъем. Ввод данных и управление производится двумя кнопочными выключателями. Питание автономное — две батареи 3336Л, работоспособность которых определяется практически током саморазряда.

На передней панели контролирующей машины находятся кнопки «Номер ответа», «Результат» и семисегментный цифровой индикатор. Учащийся, получив карточку с вопросами и предлагаемыми вариантами ответов (до девяти вариантов на каждый вопрос), выбирает номер правильного, по его мнению, ответа на первый вопрос и нажимает кнопку «Номер ответа» соответствующее число раз. После этого он нажимает кнопку «Результат». Если ответ правильный, то на индикаторе загорится цифра «1». После первого нажатия кнопки «Результат» автомат перестраивается на прием ответа на второй вопрос. При каждом следующем ответе на табло появляется число правильных ответов с нарастающим итогом. После ответа на последний вопрос, т. е. после четырех или восьми (как запрограммировано) нажатий на кнопку «Результат» на индикаторе загорается итоговый результат и знак «Запятая», свидетельствующий об окончании опроса. Любые дальнейшие манипуляции с кнопками уже не изменят состояние устройства. Снова включить его в режим опроса может только учитель.

Функциональная схема контролирующей машины изображена на рис. 64. В устройство входят: счетчик номера ответа СТ2, счетчик вопросов СТ1 (нажатий на кнопку «Результат»), кодировщик (сменная память правильных ответов), мультиплексор переключения номера вопроса, счетчик СТ3 правильных ответов, логический блок исключения подбора ответа, блок индикации (семисегментный индикатор). По функциональной схеме видно, что счетчик СТ3 будет считать только при совпадении сигналов высокого уровня, поступающих от кнопки «Результат» и от мультиплексора МХ. В свою очередь, высокий уровень на выходе МХ появится при совпадении номера ответа, набранного на СТ2, и номера, закодированного переключками сменного разъема. На функциональной схеме отображен случай, когда по первому вопросу правильным является вто-

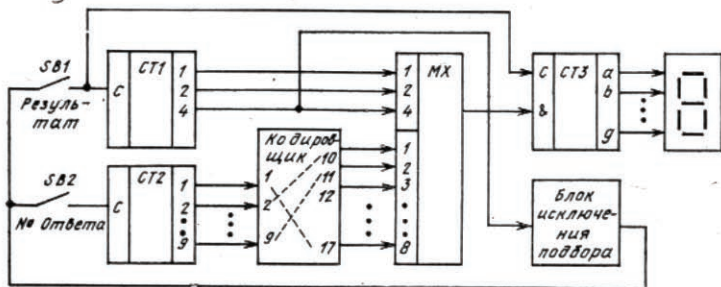


Рис. 64. Функциональная схема устройства для автоматизации контроля знаний

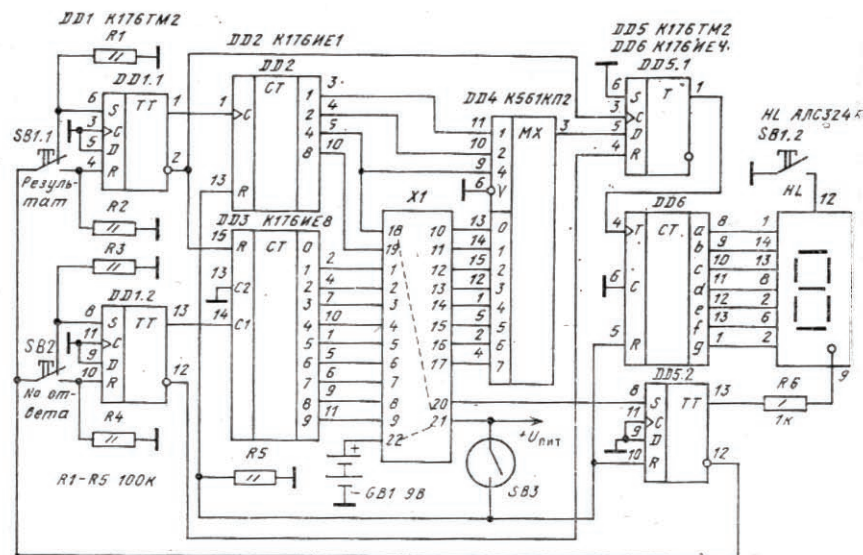


Рис. 65. Принципиальная схема устройства для контроля знаний

рой ответ, по второму — девятый, по восьмому — первый. Блок исключения подбора ответа снимает рабочее напряжение с кнопок после ответа на последний вопрос.

Принципиальная схема контролирующей машины приведена на рис. 65. На триггерах DD1.1 и DD1.2 собраны формирователи, исключающие дребезг кнопок. Счетчиком вопросов служит двоичный счетчик DD2, а счетчиком номеров ответов — счетчик с дешифратором DD3. Ответы кодируются на сменных ответных частях разъема X1. Разъем может быть любого типа с числом контактов не менее 22. Контакты 1—17 используются для кодирования ответов, 18—20 — числа вопросов (18 — четыре вопроса, 19 — восемь вопросов), 21—22 — включения источника питания. Мультиплексор DD4, переключаемый счетчиком вопросов, подает сигнал высокого уровня при правильном ответе на вход D триггера DD5.1. Этот триггер сработает при нажатии кнопки SB1, в результате чего добавляется единица в счетчике правильных ответов DD6. Следующий счетный импульс триггер DD5.1 может сформировать только после набора нового «Номера ответа» (нажатия кнопки SB2), при котором триггер DD5.1 устанавливается в исходное состояние по входу R. Триггер DD5.2 фиксирует ответ на последний вопрос, зажигает запятую на индикаторе и подает на кнопки сигнал низкого уровня. В результате дальнейшие нажатия кнопок не могут изменить состояние счетчиков.

Для экономии источника питания светодиодный индикатор (основной потребитель энергии) включается только в момент нажатия кнопки «Результат» (SB1). Под панелью прибора расположен геркон SB3. Поднеся к этому месту постоянный магнит, учитель может снова включить устройство в режим опроса, так как импульс сброса от геркона установит все счетчики в исходное состояние. Такую контролирующую машину вместе с батареей питания можно разместить в корпусе малогабаритного радиоприемника.

Электронные часы. Используя счетчики и дешифраторы, можно собрать самые разные электронные часы. В литературе для радиолюбителей [3, 5, 8, 25] подробно описаны часы на 15—30 микросхемах ТТЛ и КМДП структур малой и средней степеней интеграции.

В то же время в состав серии К176 входит несколько счетчиков достаточно высокой степени интеграции, специально разработанных для построения часов и позволяющих собрать их на трех — пяти микросхемах.

Любые часы должны иметь (рис. 66): задающий генератор, делитель частоты задающего генератора с выходом секундных или минутных импульсов; счетчики единиц и десятков секунд, минут и часов; блок цифровой индикации текущего времени; устройство управления для начальной установки часов; блок питания.

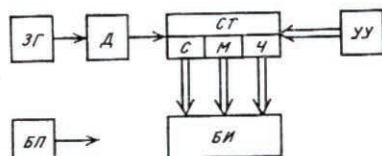
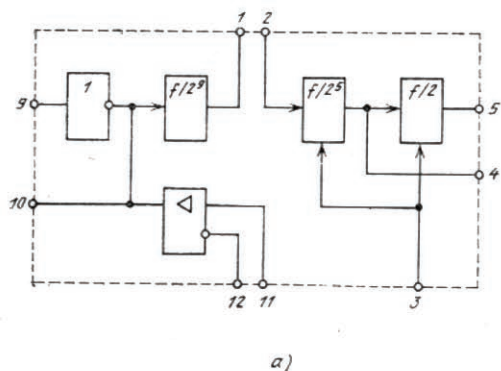


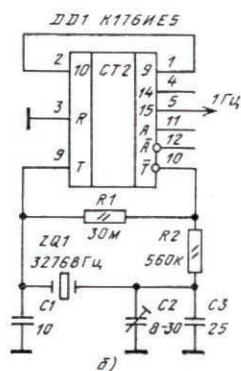
Рис. 66. Функциональная схема электронных часов

Очень удобны часы, в которых есть будильник и календарь для подсчета дня месяца, номера месяца и дня недели.

Для обеспечения высокой точности хода часов задающий генератор выполняют с кварцевой стабилизацией частоты. Для упрощения делителя частоту генератора выбирают кратной степени двойки, т. е. $f_{3Г} = 2^n$ Гц. Промышленностью специально для часов выпускаются кварцевые резонаторы с частотами 16384 ($n=14$) и 32768 Гц ($n=15$). При использовании таких кварцевых резонаторов задающий генератор и делитель частоты до 1 Гц можно выполнить на микросхеме К176ИЕ5 (рис. 67). В качестве активного элемента задающего генератора используется инвертор (вход Т, выход \bar{T}). На выходах А и \bar{A} возникает усиленное по мощности напряжение задающего генератора, которое может быть преобразовано в высоковольтное напряжение для питания блока индикации. Для получения пятнадцати (четырнадцати)-разрядного двоичного делителя соединяют выводы 1 и 2. Вход R является входом сброса последних шести разрядов делителя.



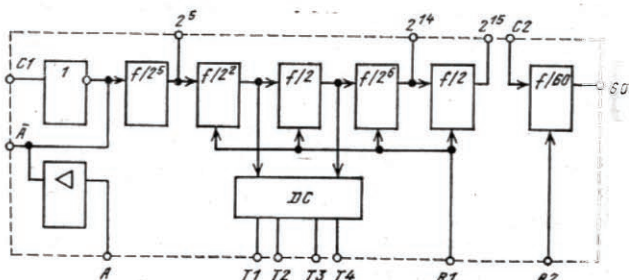
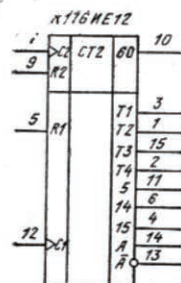
а)



б)

Рис. 67. Счетчик на микросхеме К176ИЕ5:

а — функциональная схема; б — использование микросхемы в электронных часах



б).

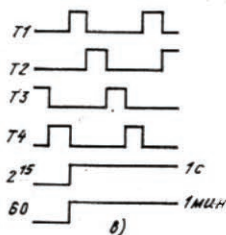


Рис. 68. Микросхема К176ИЕ12:

а — условное графическое обозначение; б — функциональная схема; в — временные диаграммы

В бытовых часах обычно не нужна информация о единицах и десятках секунд. Поэтому в предварительный делитель можно включить еще одну ступень деления на 60, на выходе которой будут счетные импульсы с периодом в одну минуту. Такой делитель есть в микросхеме 176ИЕ12 (рис. 68). На инверторе (вход С1, выход \bar{A}) собирают кварцевый генератор на частоту 32768 Гц. С выхода 2^5 можно снять сигнал частотой 1024 Гц, с 2^{14} — 2 Гц, с 2^{15} — 1 Гц. При соединении выводов 4 и 7 с вывода «60» (вывод 10) снимают импульсы с периодом следования 1 мин.

В счетчиках СТ2 встроен дешифратор, на выходах Т1—Т4 которого имеется четырехфазная последовательность импульсов с частотой 128 Гц (рис. 68, в). Эти импульсы используются в блоке динамической индикации, что упрощает индикацию времени. Максимальный ток на выходах Т1—Т4 не превышает 2 мА. Многие же индикаторы требуют для своей работы больших токов и напряжений. Поэтому между выходами Т1—Т4 и индикаторами включают буферные усилители.

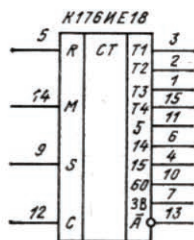


Рис. 69. Условное графическое обозначение счетчика на микросхеме К176ИЕ18

У счетчика К176ИЕ18 (рис. 69) выходы Т1—Т4 значительно мощнее. Его назначение и функциональная схема практически совпадают со счетчиком К176ИЕ12. Основное отличие заключается в том, что в нем нет усилителя сигнала кварцевого генератора. Он заменен усилителем сигнала звонка (для будильника), входом управления которого является вывод 9, а выходом — вывод 7. Звонки включаются при высоком уровне на выводе 9. При этом на выводе появляется сигнал с частотой 1024 Гц. Максимальный

ток по выводу «Зв» — 17 мА. Выходы Т1—Т4 — открытые строки р-канальных транзисторов. Максимальный выходной ток 12 мА. Максимальное напряжение между источником питания (вывод 16) и выводами 1—3, 15 не более 36 В. Вход М (вывод 14) предназначен для управления скважностью импуль-

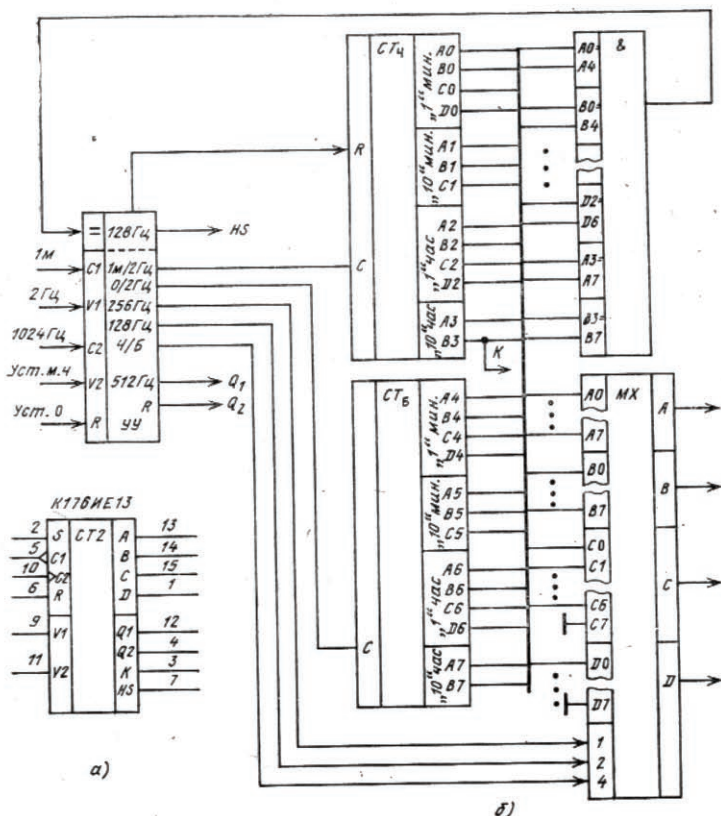


Рис. 70. Условное обозначение и структурная схема счетчика на микросхеме К176ИЕ13

сов на выходах Т1—Т4 при регулировке яркости свечения индикаторов. Если в этом нет надобности, то $M=0$.

Счетчик минут и часов можно собрать на микросхеме К176ИЕ13 (рис. 70). В нее входят: четырехдекадный счетчик часов CT_4 ; счетчик будильника CT_6 ; тринадцатиразрядное устройство сравнения чисел А0—В3 и А4—В7; четырехразрядный мультиплексор МХ с организацией «восемь линий на одну»; устройство управления УУ. Так как в двух декадах счетчиков CT_4 и CT_6 нет необходимости считать до 10 (десятки минут—до 6, десятки часов—до 2), то число выходных разрядов в них—13, а общий коэффициент пересчета 1440.

Внешними сигналами, подаваемыми на входы В2 и R устройства управления, можно обеспечить четыре режима работы микросхемы:

«часы, счет и индикация текущего времени» при $V2=0$. В этом режиме минутные импульсы со входа С1 устройства управления проходят на вход счетчика CT_4 . Информация с выходов четырех декад CT_4 поочередно появляется на выходах А—Д мультиплексера. На адресный вход 4 мультиплексера подается низкий уровень, поэтому он переключает на выходы только первые

четыре входные линии (A0—A3...D0—D3), идущие от СТ₄. Частота смены информации с декад на выходах мультиплексора определяется частотой меандра, подаваемого на адресные входы 1 и 2;

«часы, установка минут и часов» при R=0. На V2 подается сигнал с выходов T1 или T2 микросхемы K176IE12 или K176IE18 (рис. 68, 69). В этом режиме на вход счетчика минут (при V2=T1) или часов (при V2=T2) подаются импульсы с частотой 2 Гц. Мультиплексор работает так же, как и в предыдущем режиме. Режим необходим для начальной установки показаний часов;

«часы, установка нуля» при V2=0 и R=1. На вход R счетчика СТ₄ подается сигнал, устанавливающий его первые две декады в нулевое состояние. При этом на выходе Q2 также появляется сигнал сброса, который можно подать на вход R микросхемы K176IE12 или K176IE18 для установки в нуль предварительного делителя. Режим используется для установки точного времени по внешним сигналам (например, радиосигналам «шесть точек»);

«будильник, установка минут, часов» (R=0, на V2 подается сигнал T3, а также T1 или T2). В этом режиме счетчик СТ₄ продолжает нормальную работу по минутным импульсам, а на вход СТ₆ начинают поступать импульсы с частотой 2 Гц. На адресный вход 4 мультиплексора подается единица и на его выходе поочередно появляются сигналы четырех декад СТ₆. Сигналы T1 или T2 подаются до тех пор, пока на выходе СТ₆, а следовательно, и на индикаторе, подключенном к мультиплексору, не отобразится время срабатывания будильника. Затем со входа V2 снимают сигналы T1—T3 и микросхема K176IE13 переходит в режим счета и индикации текущего времени.

Режим работы «будильник» начинается при совпадении двух тринадцатирядных чисел, поступающих на входы узла сравнения от СТ₄ и СТ₆. В этом случае в течение минуты на входе «=» устройства управления имеется разрешение на прохождение сигнала 128 Гц на выход HS, куда подключается звонок (динамическая головка) будильника.

В серию K176 входит еще один двоичный счетчик с устройством управления, который можно использовать в часах как календарь. Это микросхема K176IE17 (рис. 71). Ее структура и взаимодействие отдельных устройств подобны счетчику K176IE13. Микросхему K176IE17 образуют: счетчик на 40 (дни месяца), счетчик на 12 (месяцы), счетчик на 7 (дни недели), мультиплексор, устройство управления. Назначение ее входов: R0 — «Уст. 0» генератора тактовых импульсов устройства управления; R1 — технологический вывод для «Уст. 0» генератора тактовых импульсов и счетчиков (в часах постоянно соединен с общим проводом); T1 — счетный вход суточных импульсов (соединяют с выходом K счетчика K176IE13); T2 — вход такта синхронизации с частотой 1024 Гц; V1 — вход тактов управления для начальной установки календаря (2 Гц); V2 — вход управления, при подаче на который импульсов T1 (с K176IE12, K176IE18) происходит установка СТ1 — счетчика дней месяца; СТ2 — счетчика месяцев; СТ3 — счетчика дней недели; S — вход управления мультиплексором, при S=1 на его выходах присутствует информация, при S=0 его выходы отключены (высокое входное сопротивление); A, B, C, D — выходы мультиплексора, при V2=0 на них содержится информация со счет-



Рис. 71. Счетчик-календарь

цифров с коэффициентами пересчета 40 и 12, при $V2=T3$ — информация со счетчика на 7; А1, В1, С1 — выходы счетчика дней недели.

На микросхемах К176ИЕ18 (или К176ИЕ12), К177ИЕ13 и К176ИД3 — дешифраторе с входным регистром можно собрать часы с будильником. Схема таких часов приведена на рис. 72. Для начальной установки текущего времени срабатывания будильника в часы введены кнопки установки минут «УМ», установки часов «УЧ», тумблер часы/будильник «Ч/Б» и кнопка «Сброс». Значения единиц и десятков минут, а также часов в двоично-десятичном коде, поочередно появляющиеся на выходах А, В, С, D счетчика DD2, по импульсу синхронизации с выхода Q1 счетчика переписываются во входной регистр микросхемы DD3. Преобразованное в семисегментный код напряжение поступает на соответствующие электроды всех четырех индикаторов блока HL1. В это же время с выходов Т1—Т4 микросхемы DD1 поступает импульс (см. рис. 68,в), разрешающий работу только того индикатора, информация для которого записана в регистре дешифратора микросхемы DD3. Сигналы Т1—Т4 (DD1) и Q1 (DD2) синхронизируются импульсами Q2, подаваемыми на вход R микросхемы DD1 от счетчика DD2.

При желании иметь часы с календарем, показывающим число и месяц, понадобится еще один счетчик DD4 (рис. 73). Схема самих часов остается без

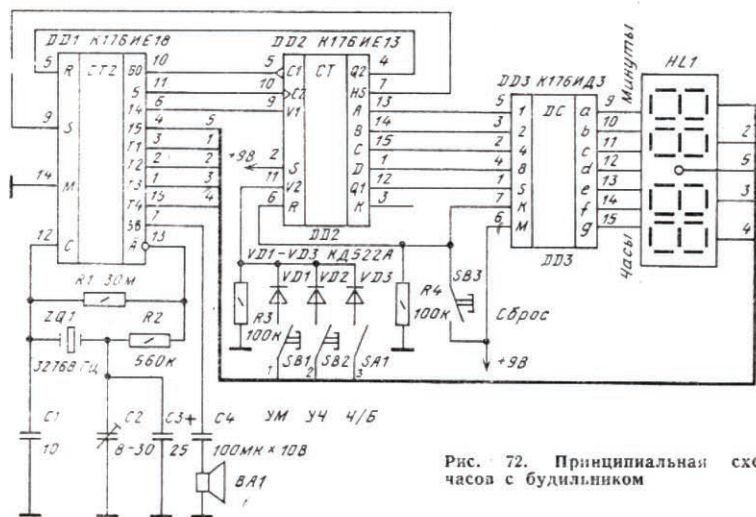


Рис. 72. Принципиальная схема часов с будильником

изменений, только вход S счетчика DD2 присоединяют к источнику питания через переключатель часы/календарь «Ч/К». Информация, выводимая на табло индикации HL1, определяется положением этого переключателя. Когда у счетчика часов $S=1$, то работают часы, и выходное сопротивление на выводах А, В, С, D календаря (микросхема DD4) высокое. Когда же высокий уровень подается на вход S календаря, в состоянии с высоким сопротивлением находятся выходы А, В, С, D часов (DD2). При желании на отдельном табло HL2 (например, семь светодиодов) можно получить еще и информацию о дне недели. Правда, для этого часы придется дополнить пятой микросхемой — де-

тель Д1). После того, как счетчик $СТ_{пч}$ насчитает число импульсов, равное промежуточной частоте $f_{пч}$, переключится триггер, разрешающий работу счетчика сигнала $СТ_c$, который и «досчитает» остаток импульсов в последовательности f_r , т. е. $N_c = N_r - N_{пч}$. Все оставшееся время, до прихода очередного импульса «Сброс» сигналы $СТ_c$ индицируются на блоке индикаторов БИ. Длительность импульса счета $t_{сч}$ должна быть строго нормированной, так как $t_{сч} \cdot f_r = N_r$. Следовательно, при измерении частоты в герцах $t_{сч}$ должно быть равно 1 с, а в килогерцах — 1 мс.

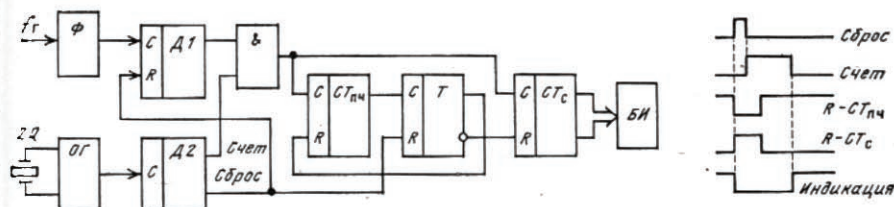


Рис. 74. Структурная схема цифровой шкалы

В радиовещательном приемнике частоту сигнала достаточно измерять с точностью до килогерца, так как несущие частоты радиовещательных передатчиков разнесены на 9 кГц. Для приемника с диапазонами ДВ, СВ, КВ (до 16 м) и промежуточной частотой 465 кГц максимальная частота гетеродина будет не более 20 000 Гц. Сосчитать до 20 000 импульсов можно четырьмя счетными декадами и одним триггером. В качестве таких счетчиков можно использовать микросхемы К176ИЕ4 — десятичные счетчики с дешифратором семисегментного кода. Так как максимальная рабочая частота этих счетчиков не превышает 1 МГц, частоту гетеродина необходимо предварительно разделить на 20 (делитель Д1). При этом во столько же раз придется увеличить время счета.

Принципиальная схема цифровой шкалы со временем счета 20 мс и максимальной частотой гетеродина 19,999 МГц приведена на рис. 75. Сигнал от гетеродина поступает на формирователь (усилитель — ограничитель), собранный на транзисторе VT1. Делитель Д1 с коэффициентом деления 20 собран на триггере DD1 и десятичном счетчике DD2. Так как частота сигналов может достигать 20 МГц, входной делитель собран на быстродействующих микросхемах 131 и 155 серий. Транзистор VT2 является преобразователем КМДП уровня в уровень ТТЛ для сигнала «Сброс», подаваемого на счетчик DD2. На транзисторе VT3 собран узел совпадения и преобразователь ТТЛ уровня счетных импульсов в уровень КМДП. Сигнал низкого уровня, разрешающий прохождение счетных импульсов на $СТ_{пч}$ и $СТ_c$, подается на базу транзистора VT3 через R9.

Опорный генератор выполнен на инверторе, входящем в микросхему DD3. Частота колебаний определяется резонатором ZQ1 и подстраивается до необходимого значения конденсатором С7. Импульсы с частотой 128 кГц делятся двоичным девятиразрядным счетчиком DD3 и на его выходе 9 появляется меандр с периодом 4 мс (250 Гц). Эта частота понижается счетчиком DD4 в 10 раз, а затем шестиразрядным двоичным делителем, входящим в микросхе-

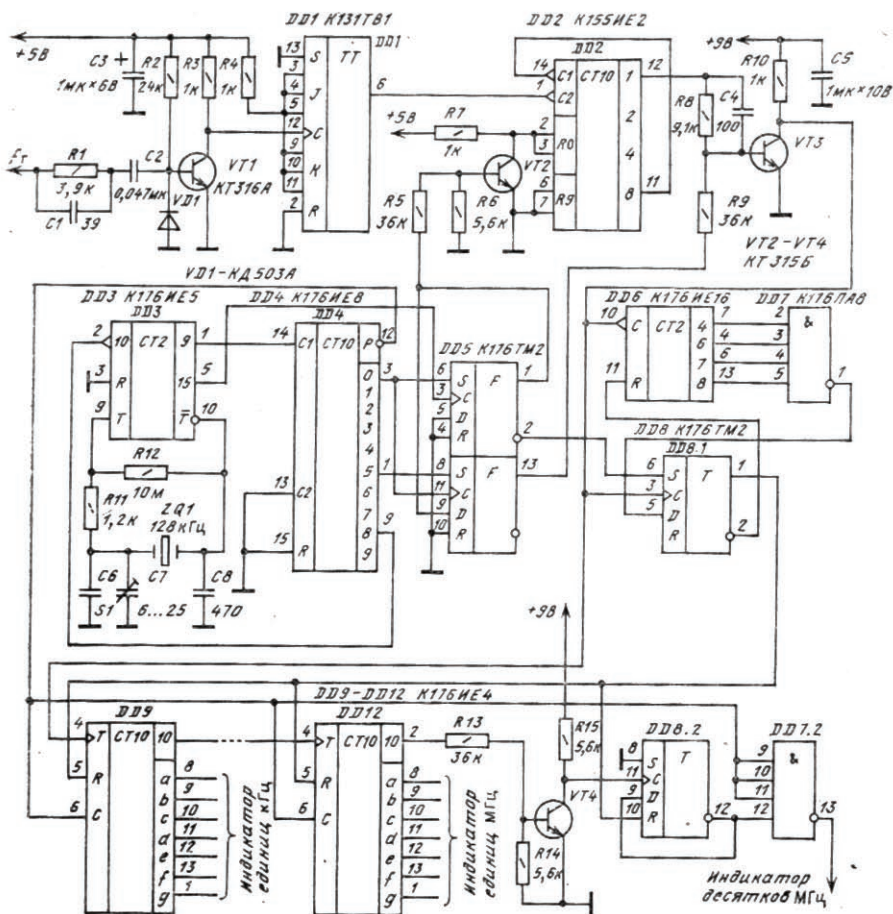


Рис. 75. Принципиальная схема цифровой шкалы радиоприемника

му DD3 (вход 10 и выход 15), еще в 64 раза. Таким образом, на выходе 15 микросхемы DD3 появляется сигнал, переводящий цифровую шкалу в режим измерения с периодом 2,56 с. Эти импульсы запускают формирователь сигнала «Сброс» (4 мс) на триггере DD5.1. По концу сигнала «Сброс» триггер DD5.2 начинает формирование сигнала «Счет» длительностью 20 мс.

Счетчик $CT_{\text{пч}}$ выполнен на микросхеме DD6 и элементе DD7.1. Он начинает считать по приходу импульса «Сброс» на вход S триггера DD8.1. Когда микросхема DD6 насчитывает 464 импульса ($2^8 + 2^7 + 2^6 + 2^4$), на входе D триггера DD8.1 появится 0. Следующий, 465-й импульс на входе C триггера изменит состояние его выходов. Это запретит (по входу R) работу $CT_{\text{пч}}$ и разрешит работу счетчика сигнала CT_c , выполненного на микросхемах DD9—DD12 (DD10 и DD11 включают между DD9 и DD12) и триггере DD8.2. Так как число десятков мегагерц может быть 0 или 1, для их счета использован

триггер, с выхода которого сигнал подается только на два сегмента индикатора, индицирующих 1. Устройство рассчитано на совместную работу с жидкокристаллическими индикаторами. Если индикаторы светодиодные, то со входа С микросхем DD9—DD12 необходимо убрать сигнал с частотой 25 Гц и подать на эти входы низкий или высокий уровни — в зависимости от используемых светодиодных индикаторов (с общим анодом или общим катодом).

В заключение заметим, что трансляционные радиоприемники «Ишим-003», которыми комплектуются школьные радиоузлы, имеют цифровую шкалу, узел ST_c которой выполнен на таких же микросхемах, как в описанной здесь цифровой шкале. В остальных узлах применены микросхемы малой степени интеграции. Для построения цифровой шкалы там используется в два раза больше микросхем и более 100 дискретных элементов.

ЗАПОМИНАЮЩИЕ УСТРОЙСТВА ЦИФРОВОЙ ТЕХНИКИ

КЛАССИФИКАЦИЯ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

Запоминающие устройства (ЗУ) цифровой техники предназначены для записи, хранения и выдачи информации, представленной в виде цифрового кода. Основные характеристики ЗУ: информационная емкость и быстродействие. Эти характеристики противоречивы — при улучшении одного параметра неизбежно ухудшается другой. Поэтому в цифровой технике одновременно используется несколько ЗУ с различными характеристиками: сверхоперативные (СОЗУ) с малой емкостью (всего несколько слов), но с быстродействием, сравнимым с быстродействием элементов; оперативные запоминающие устройства (ОЗУ) — с емкостью в тысячи слов и быстродействием 10^{-6} с, сравнимым с быстродействием основных узлов (сумматоров, преобразователей кодов); внешние запоминающие устройства (ВЗУ) — с емкостью в миллионы слов и временем обмена информацией $\approx 10^{-2}$ с.

Сверхоперативные и оперативные ЗУ в современных устройствах выполняются в виде полупроводниковых БИС, а ВЗУ — это электромеханические устройства с магнитным носителем информации (т. е. магнитофоны с магнитными дисками, лентами или барабанами).

В процессе работы вычислительной техники информация изменяется (считывается и записывается) в ОЗУ, СОЗУ и ВЗУ. Однако есть и такая информация, которая не должна меняться, например различные константы, цифровые коды букв русского или латинского алфавита, таблицы функций и т. д. Такую информацию записывают в постоянное запоминающее устройство (ПЗУ) при изготовлении устройства, а при работе она только считывается.

В радиолокационных конструкциях сейчас начинают широко применяться ОЗУ и ПЗУ.

ОПЕРАТИВНЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА

Благодаря успехам интегральной технологии широко применяются микросхемы ЗУ на биполярных и МДП транзисторах. Элементом памяти в первых из них служит простейший триггер, во вторых — триггер или конден-

сатор, заряжаемый до напряжения, соответствующего единичному состоянию элемента. Биполярные триггерные микросхемы обладают значительным быстродействием, а МДП микросхемы — большей емкостью ЗУ. Кроме того, МДП-микросхемы потребляют значительно меньше энергии.

Типичный пример триггерного ОЗУ — параллельный регистр (см. с. 38). При четырех битах хранимой информации все его компоненты умещаются в одном корпусе с 14-ю выводами, обеспечивающими доступ ко всем входам и выходам четырех элементов памяти. Организация памяти в виде отдельных регистров применяется при создании ОЗУ малой емкости (например, СЗУ).

При увеличении емкости ОЗУ возникает проблема доступа к каждому элементу памяти при ограниченном числе выводов корпуса. Эта задача решается с помощью адресной организации ЗУ с использованием дешифратора кода адреса. Как уже говорилось ранее, дешифратор с n адресными входами дешифрирует 2^n состояний. Таким образом, при четырех входах можно организовать обращение к $2^4=16$ элементам памяти, при 10 входах — к 1024 элементам и т. д.

Запоминающее устройство адресного типа состоит из трех основных блоков: массива элементов памяти (накопитель), блока адресной выборки (дешифратор адреса) и блока управления.

Рассмотрим назначение и взаимодействие этих блоков на примере ОЗУ на 64 бита с адресной организацией выборки 16 четырехразрядных слов (16 слов \times 4 разряда = 64 бита).

Условное изображение и функциональная схема такой микросхемы приведены на рис. 76,а. Массив памяти образован 16 четырехразрядными цепочками триггеров. При сигнале $V=0$ одна из цепочек, соответствующая выставленному адресу $A1-A4$, переходит в рабочее состояние, и ее сигналы поступают на входы элемента И (7—10). При сигнале $V=1$ на всех выходах ДС низкие уров-

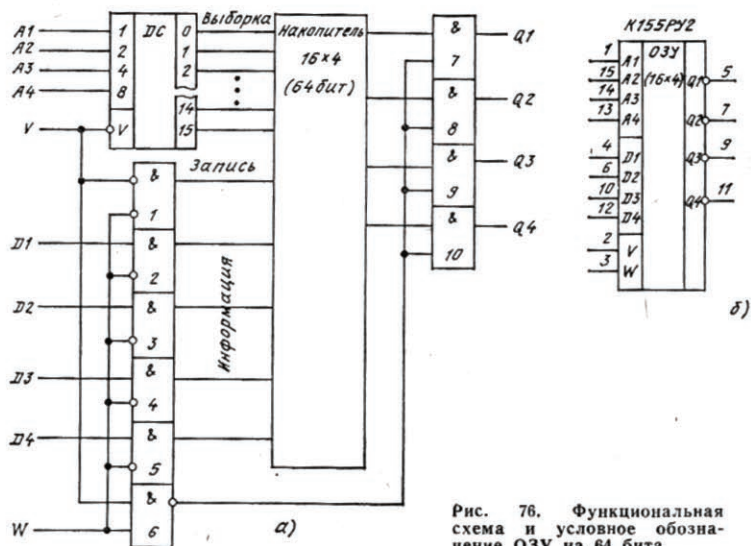


Рис. 76. Функциональная схема и условное обозначение ОЗУ на 64 бита

ИИ, и следовательно, все триггеры отключены от выходных шин накопителя. При $V=0$ и $W=0$ на выбранную цепочку поступают информационные сигналы [входы D1—D4] и элементом 1 вырабатывается сигнал записи. В этом режиме при смене информации на входе ОЗУ происходит перезапись информации в данном слове массива. При сигналах $V=1$ и $W=0$ входная информация проходит непосредственно на выход микросхемы, минуя массив триггеров (дешифратор не выбирает ни одной из цепей). И, наконец, при $V=1$ и $W=1$ запрещена работа дешифратора, узла, вырабатывающего сигнал «Запись» и входных элементов И.

Таким образом, блок управления (десять элементов И) обеспечивает работу ОЗУ в режимах: запись, считывание, сквозной перенос, хранение информации.

Выходные логические элементы И (7—10) выполнены по схеме с открытым коллектором, что позволяет соединять вместе выходы Q нескольких микросхем ОЗУ. При этом происходит наращивание емкости ОЗУ (две микросхемы—32 слова, три—48 и т. д.).

Адресное управление A1—A4, информационные входы D1—D4 и выходы Q1—Q4 всех микросхем объединяют в общие шины, а выбор рабочего массива осуществляют дополнительным дешифратором по входам V и W. Так построена микросхема K155PY2 (рис. 76,б).

При конструировании ОЗУ емкостью в сотни и тысячи бит в одном корпусе возникают трудности с созданием дешифраторов с таким числом выходов. Их удалось преодолеть при построении матричных накопителей, в которых вы-

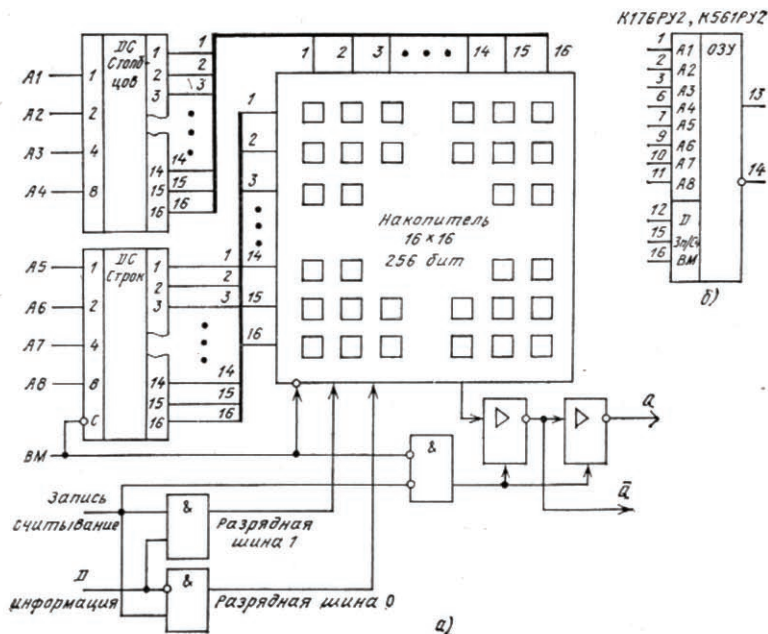


Рис. 77. Функциональная схема и условное обозначение ОЗУ на 256 бит

борка каждого элемента памяти осуществляется не по одной шине, а по двум (по строкам и столбцам). Функциональная схема такого ОЗУ емкостью 256 бит приведена на рис. 77. Для выбора $256=2^8$ ячеек необходимы восемь адресных входов. Они разделены на две четверки, каждая из которых управляет дешифратором на 16 положений. При любой комбинации сигналов А1—А8 единичные значения сигналов на шине строки и шине столбца окажутся только у одного элемента памяти. Только этот элемент будет воспринимать управляющие сигналы, идущие по общим шинам: выбор микросхемы (ВМ), разрядная шина 1, разрядная шина 0. Анализ логической структуры блока местного управления (три элемента И) позволяет составить таблицу режимов работы этого ОЗУ (табл. 20).

Таблица 20

ВМ	Зп/Сч	Функция
0	1	} Хранение информации
0	0	
1	0	
1	1	

Выходной усилитель ОЗУ в режиме записи и хранения информации находится в третьем состоянии (состояние с высоким сопротивлением), что позволяет наращивать объем памяти так же, как и для микросхемы К155РУ2.

Цоколевка микросхем К176РУ2 и К561РУ2 (ОЗУ с такой структурой выполнены по КМДП технологии) показана на рис. 77,б. Используя их, необходимо помнить, что информация на адресных (А1—А8) и информационном D входах должна меняться при высоком уровне сигнала ВМ как в режиме записи, так и в режиме считывания. В противном случае будет разрушаться ранее записанная информация. Смена информации должна производиться за время не менее 0,1 мкс до начала сигнала ВМ=0 либо не ранее чем через 0,5 мкс после его окончания.

ПОСТОЯННЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА

Постоянные ЗУ допускают только считывание занесенной в них информации. В ПЗУ по каждому p -разрядному адресу записано одно заранее установленное m -разрядное слово. Таким образом, ПЗУ являются преобразователями кода адреса в код слова, т. е. комбинационной системой с p входами и m выходами.

Накопитель ПЗУ обычно выполняется в виде системы взаимно перпендикулярных шин, в пересечениях которых либо стоит (логическая 1), либо отсутствует (логический 0) элемент, связывающий между собой соответствующие горизонтальную и вертикальную шины (рис. 78). Выборка слов производится так же, как и в ОЗУ, при помощи дешифратора. Выходные транзисторы усилителей могут быть с открытым коллектором или с третьим состоянием. Тогда

при стробирующем сигнале $V=1$ микросхема отключается от выходной шины, что позволяет наращивать память простым объединением выходов микросхем ПЗУ.

Имеются ПЗУ, информация в которые заносится в процессе их изготовления. Например, ПЗУ серии K155: K155PE21 — преобразователь двоичного кода в код знаков русского алфавита, K155PE22 — в код знаков латинского алфавита, K155PE23 — в код арифметических знаков и цифр. Эти ПЗУ могут найти применение в радиолюбительской практике при конструировании

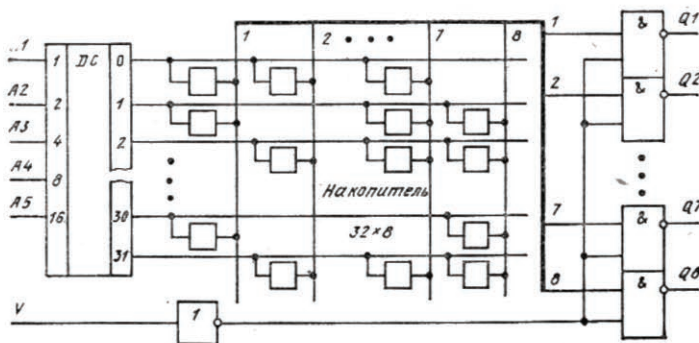


Рис. 78. Функциональная схема ПЗУ

дисплейных устройств и радиоспортивной аппаратуры. Однако для радиолюбителей наибольший интерес представляют программируемые ПЗУ, в которые они сами могут заносить необходимую информацию. В серии K155 — это микросхема K155PE3. Ее функциональная схема показана на рис. 78, а условное обозначение на рис. 79,а.

В этих ПЗУ элементом связи является биполярный транзистор с выжигаемой перемычкой (рис. 79,б). При программировании в узлах, где должен быть записан 0, через транзистор пропускают импульс тока, достаточный для разрушения этой перемычки. Известны случаи, когда выжженная перемычка с течением времени восстанавливается, и информация, записанная в ПЗУ, искажается. Чтобы избежать этого, после программирования проводят термотренировку (электротермотренировку) микросхем. В любительских условиях это достигается выдерживанием микросхемы при температуре 100°C в течение суток.

Программирование небольшого числа микросхем можно вести вручную на установке, выполненной по схеме рис. 80. Программируемое ПЗУ устанавливают в панель и, последовательно набирая адрес слова SA1—SA5 и нужный разряд SA6, записывают 1, нажимая кнопку SB1. При нажатии кнопки SB1

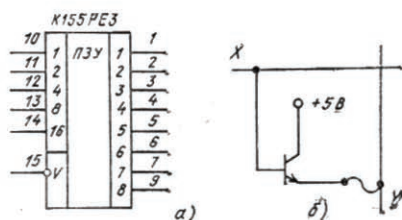


Рис. 79. Постоянное ЗУ:

а — условное обозначение ПЗУ на микросхеме K155PE3; б — биполярный транзистор с выжигаемой перемычкой

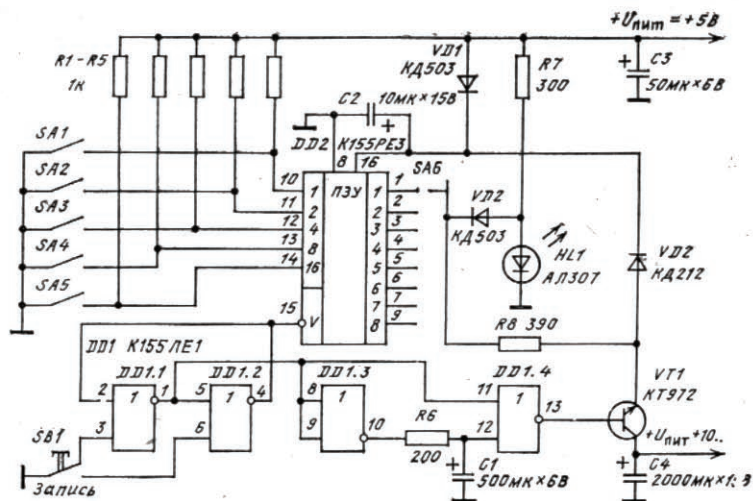


Рис. 80. Схема установки для программирования ПЗУ

«Запись» срабатывает генератор (элементы $DD1.1—DD1.4$) одиночного импульса длительностью около 100 мс. Через усилитель на транзисторе $VT1$ этот импульс амплитудой 10 В поступит на выход запрограммируемого разряда и выводы источника питания ПЗУ, зашунтированного конденсатором. Если 1 записалась в память, то после отпущения кнопки $SB1$ должен загореться светодиод $HL1$. Если же светодиод $HL1$ не загорелся, то следует повторять операцию программирования, увеличивая (ступенями по 0,5 В) напряжение источника питания до уровня, не превышающего 14 В. Технические условия на эти ПЗУ гарантируют программируемость не менее 30% микросхем.

ЗАПОМИНАЮЩИЕ УСТРОЙСТВА В РАДИОЛЮБИТЕЛЬСКИХ КОНСТРУКЦИЯХ

Постоянные программируемые устройства позволяют в ряде случаев существенно упростить цифровой автомат. Примером может служить перцептрон (см. с. 34). Усложним задачу, обеспечив индикацию опознанной цифры на семисегментном индикаторе.

Схема такого устройства приведена на рис. 81. По пятиразрядному адресу на входе ПЗУ считывается семиразрядное слово на его выходе. Информация на входе изменяется при смене распознаваемой цифры. «Прошивка» ПЗУ, определяющая коды выходных слов в зависимости от кода адреса, отражена в табл. 21.

При построении подобного кодировщика на комбинационных элементах потребовалось бы семь микросхем.

Клавиатурный датчик телеграфных сигналов. Датчик предназначен для автоматического формирования телеграфных сигналов в коде Морзе в любительских радиостанциях. В приборе имеется два постоянных и одно оперативное

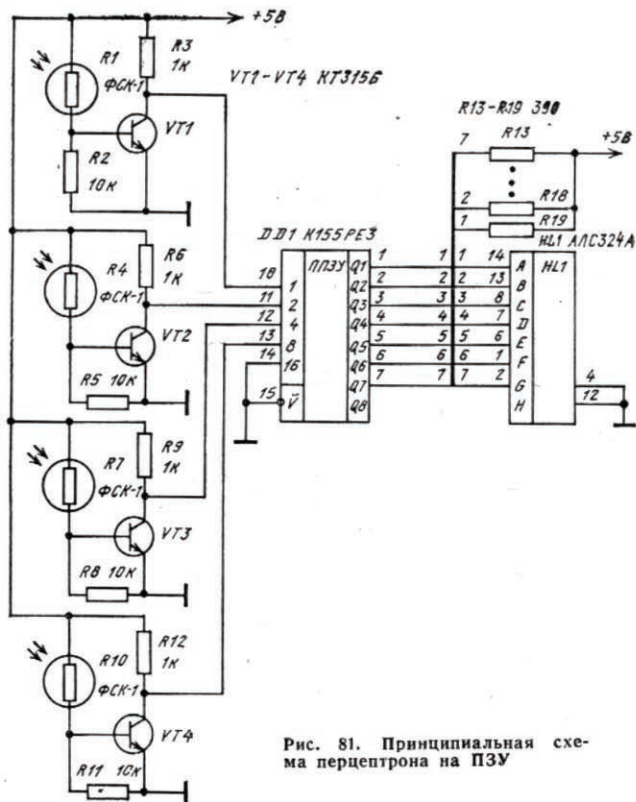


Рис. 81. Принципиальная схема перцептрона на ПЗУ

ЗУ (каждое на 15 телеграфных знаков), которые значительно повышают оперативность работы в ходе различных соревнований.

Если необходимости в предварительной записи текста нет, то датчик (без ПЗУ и ОЗУ) можно собрать по схеме на рис. 82 на 10 микросхемах (все уст-

Таблица 21

Цифра	Код адреса					Код выходного слова						
	1	2	4	8	16	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇
0	1	1	0	1	0	1	1	1	1	1	1	0
1	1	0	1	0	0	0	1	1	0	0	0	0
2	1	1	0	0	0	1	1	0	1	1	0	1
3	1	0	1	0	0	1	1	1	1	0	0	1
4	0	1	1	1	0	0	1	1	0	0	1	1
5	1	0	1	1	0	1	0	1	1	0	1	1
6	0	0	1	1	0	1	0	1	1	1	1	1
7	1	0	0	0	0	1	1	1	0	0	0	0
8	1	1	1	1	0	1	1	1	1	1	1	1
9	1	1	1	0	0	1	1	1	1	0	1	1

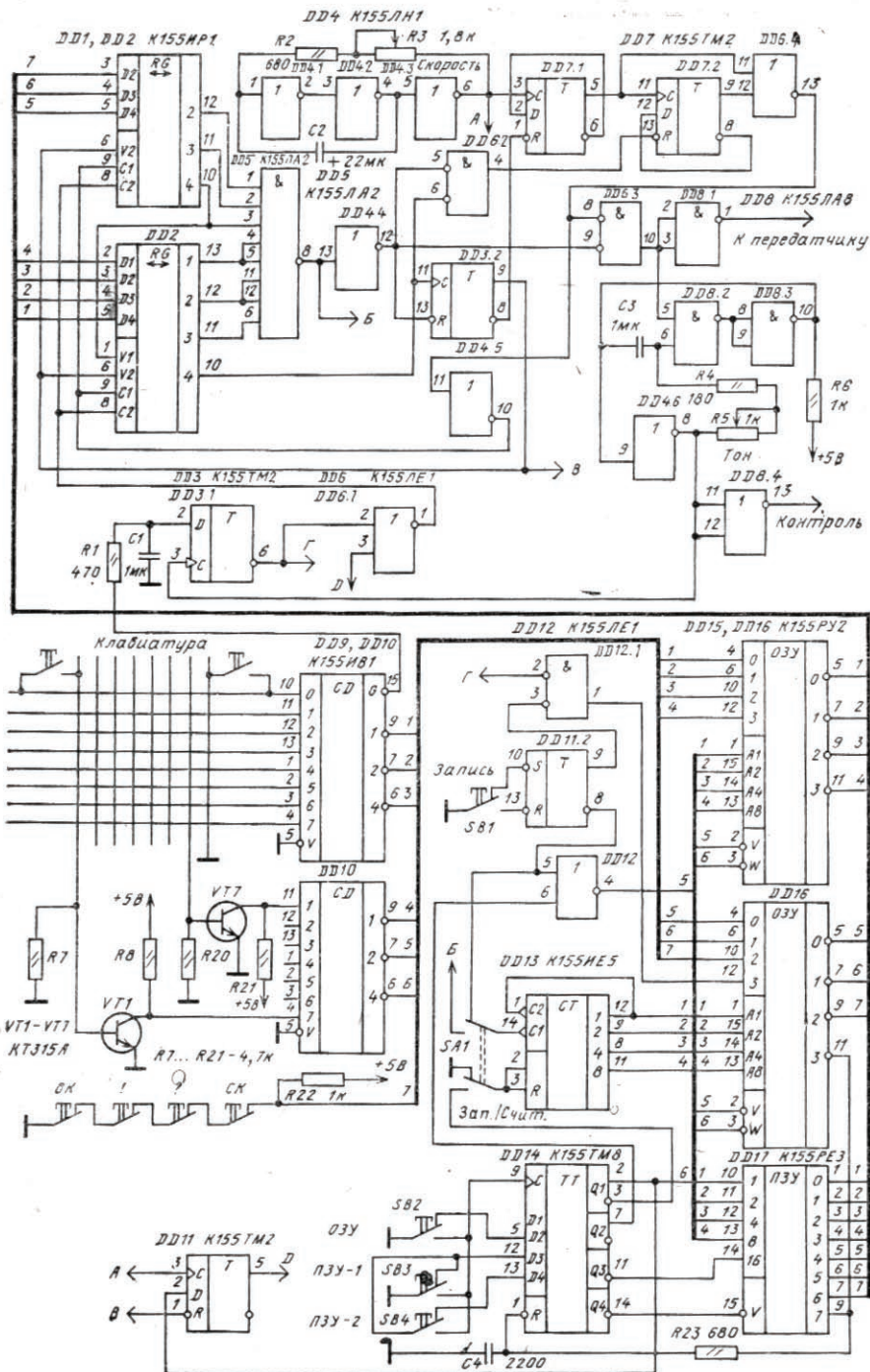


Рис. 82. Принципиальная схема датчика телеграфных сигналов

ройство собрано на 17 микросхемах). Коды пятидесяти различных знаков создаются клавиатурой, выполненной в виде матрицы проводников 8×8 , в узлах которой включены контактные пары. Шестиразрядный код знака формируют два шифратора K155ИВ1 (DD9, DD10). При нажатии на одну из кнопок клавиатуры сигнал низкого уровня поступает на один из входов микросхемы DD9, а на ее выходе формируется инверсный код трех младших разрядов номера кнопки. Одновременно входной ток этой микросхемы открывает один из транзисторов VT1—VT7 и на выходе микросхемы DD10 появляется инверсный двоичный код трех старших разрядов [2]. Двоичный код телеграфного знака получается, если точки представить единицами, а тире — нулями, с дополнением полученного сочетания одним нулем и последующими единицами. Кодированные знаки, расположение кнопок на матрице проводов и соответствующий им двоичный код показаны в табл. 22. Все символы (кроме четырех обведенных

Таблица 22

DD10	Вход DD9									
	0	1	2	3	4	5	6	7		
0	Р		х	$\overline{НВ}$	1	х	2	3	000	1
1	Ш	Щ	Ы	Ь	Й	Я	Ю	Ж	001	1
2	З ($\overline{ОК}$)	х	х	/	х	$\overline{АР}$	х	(СК)	010	1 (D)
3	0	Г	К	Д	В	Р	У (P)	С	011	1 (D)
4	х	(1)	х	=	х	х	х	4	100	1 (D)
5	4	3	Ц	Б	П	Л	Ф	Х	101	1
6	8	7	х	6	х	$\overline{АС}$	3	5	110	1
7	М	Т	Н	х	А	Е	И	х	111	1
	000	001	010	011	100	101	110	111	4,5,6	7p
	1,2,3-разряд двоичный код символа									

кружком) могут быть представлены шестиразрядным словом при заданном законе кодирования. Для четырех символов ($\overline{ОК}$, 1, ?, $\overline{СК}$) необходим семиразрядный код [26]. Седьмой разряд получают от цепочки последовательно включенных вторых пар контактов четырех кнопок. Все остальные кнопки одноконтактные (нормально разомкнутые). При любой нажатой кнопке на выходе G (вывод 15) микросхемы DD9 появляется сигнал низкого уровня, который используется для перезаписи информации с выходов шифратора в рабочий регистр на микросхемах DD1 и DD2. Цепь R1C1 и тактируемый триггер DD3.1 необходимы для устранения дребезга контактов клавиатуры. Семиразрядный двоичный код на регистры DD1 и DD2 поступает через ОЗУ на микросхемах DD15, DD16. Если не нажата ни одна из «режимных» кнопок SB1—SB4, микросхемы DD15, DD16 работают в режиме сквозного переноса информации со входов на выходы с инверсией.

Формирователь телеграфных сигналов состоит из тактового генератора на элементах DD4.1—DD4.3 и формирователя сигналов точки и тире на триггерах DD7.1, DD7.2 и элементе DD6.4. Логический блок, координирующий работу формирователя сигналов и сдвигового регистра, собран на элементах DD5,

DD4.4, DD4.5, DD6.2, DD6.3 и триггере DD3.2. Записанный в регистр DD1, DD2 код телеграфного знака обязательно содержит хотя бы один сигнал низкого уровня, который проходит на вход R триггера DD3.2. Низкий уровень с выхода этого триггера разрешает по входу V2 работу регистра DD1, DD2 в режиме сдвига. Одновременно единичный сигнал с инверсного выхода триггера DD3.2 разрешает работу триггера-формирователя точек DD7.1. Триггер-формирователь тире работает только при наличии двух нулей на входах узла совпадений DD6.2. Это возможно, если в шести младших разрядах регистра записан хотя бы один 0 (предположим, дополняющий код знака), а в старшем разряде (выход 4 DD2) — низкий уровень, соответствующий тире. После окончания первого элемента телеграфного знака на выходе триггера DD4.5 появится отрицательный перепад напряжения, который сдвинет записанный в регистр код на один шаг в сторону старшего разряда. После паузы длительно-стью в одну точку начнется формирование следующего элемента телеграфного знака. После формирования каждого элемента число в регистре сдвигается, а младшие разряды заполняются единицами. Когда в регистре окажется число 011111, на выходе элемента DD4.4 появится высокий уровень, запрещающий прохождение сигналов к передатчику. В то же время триггер DD3.2 еще разрешает работу триггера DD7.1 — формируется пауза длительно-стью в две точки. В конце ее отрицательный перепад на входах C1 регистров сдвинет последнюю 1 в старший разряд. Это приведет к переключению триггера DD3.2 (по входу C) и к переходу регистра в режим перезаписи информации по входам D. Если в этот момент уже нажата следующая клавиша (или не отпущена первая), то по истечении интервала в одну точку начнется формирование следующего знака. Таким образом, минимальный интервал между знаками окажется равным трем точкам.

На элементах DD8.2, DD8.4 и DD4.6 собран тональный генератор для звукового контроля формируемых знаков.

При работе с ПЗУ нажимают одну из кнопок SB3 или SB4. Это вызывает переход в единичное состояние первого и четвертого триггеров микросхемы DD14, что разрешает работу ПЗУ на микросхеме DD17 (по входу V) и счетчика DD13 адресного сопровождения (по входу R). Информация с выходов ПЗУ переписывается в сдвиговый регистр по такту D, сформированному триггером DD11.1. По окончании первого знака перепад напряжения на выходе элемента DD5 изменит на единицу адрес на выходе счетчика DD13. На входы сдвигового регистра поступит информация о втором знаке, записанном в ПЗУ, и т. д. В две области памяти ПЗУ (0—15 и 16—31) записывается до 15 телеграфных знаков в 0—6 разрядах. После последнего знака записывается 0 в седьмом разряде памяти. Появление этого 0 переключает триггеры микросхемы DD14 и возвращает датчик в режим работы с клавиатуры.

При работе с ОЗУ в режиме записи информации тумблер SA1 переключают в верхнее (по схеме) положение. Нажатие кнопки SB2 вызывает переход в единичное состояние первого и второго триггеров микросхемы DD14. Далее нажимают и удерживают в таком положении клавишу того телеграфного знака, который необходимо записать в ОЗУ. Затем нажимают и отпускают кнопку SB1 «Запись» — первый знак записан. После этого нажимают и удерживают клавишу второго знака, снова нажимают и отпускают кнопку «Запись» и т. д. После записи необходимого числа знаков (но не более 15) нажимают и отпускают кнопку «Запись» без нажатия клавиши знака. При

этом запишется 0 в последний разряд ОЗУ, что необходимо для возвращения датчика в режим работы с клавиатуры при считывании информации из ОЗУ.

Считывание информации из ОЗУ происходит так же, как и из ПЗУ. При этом тумблер SA1 «Запись — Считывание» должен быть в нижнем (по схеме) положении.

УСТРОЙСТВА ВВОДА И ВЫВОДА ЦИФРОВОЙ ИНФОРМАЦИИ

УСТРОЙСТВА ВВОДА ЦИФРОВОЙ ИНФОРМАЦИИ

Любая цифровая система, наряду с центральной частью, выполняющей логическую обработку и преобразование информации, дополнительно содержит средства ввода и вывода информации. В качестве устройств ввода для формирования управляющих и кодовых сигналов могут использоваться кнопочные переключатели и контактные клавиатуры. В качестве устройств вывода широко применяют точечные, цифровые, знаковые индикаторы и индикаторные табло на их основе.

Сигнал с помощью кнопочных переключателей формируется путем замыкания — размыкания ими электрической цепи (рис. 83,а). Другим методом получения сигнала является использование так называемого «контактного щупа» (рис. 83,б). Здесь с выхода контактной площадки в исходном состоянии снимают потенциальный сигнал U_n , а в момент касания площадки щупом уровень сигнала становится равным нулю. Сигналы, формируемые контактной парой, сопровождаются дребезгом (рис. 83,в), длительность которого составляет $\sim 8-12$ мс. Для устранения дребезга в получаемом сигнале (рис. 83,г) на выходе контакта устанавливают специальные формирователи. На рис. 84 приведены схемы наиболее распространенных формирователей. В формирователе на рис. 84,а используется принцип непосредственной установки RS-триггера в со-

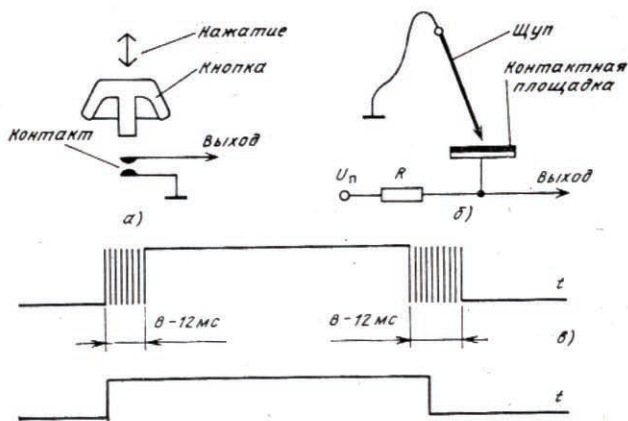


Рис. 83. Методы получения электрического контакта в формирователях сигналов и сигналы формирователя

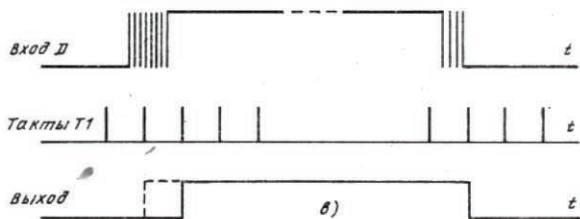
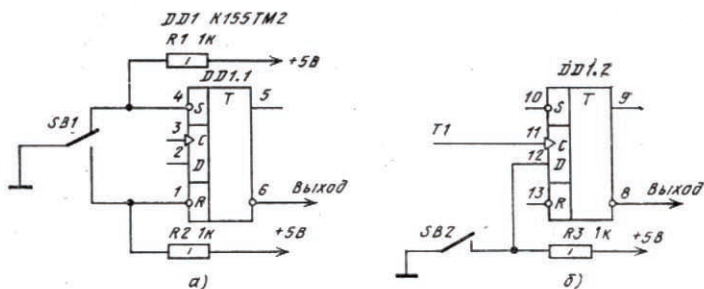


Рис. 84. Формирователи сигналов и временная диаграмма формирователя

ответствии с состоянием переключателя SB1. Форма сигнала с выхода формирователя приведена на рис. 83,г. Формирователь на рис. 84,б представляет собой одноразрядный тактируемый регистр с периодом входных тактов $T1 \geq 10-20$ мс. Его работу иллюстрируют диаграммы на рис. 84,в. Первый формирователь прост, но для его подключения к переключателю SB1 требуются два резистора (R1, R2) и двухпроводная линия. Для второго формирователя нужен один резистор R3 и однопроводная линия, но дополнительно требуется подача тактовых импульсов. Преимуществом второго способа является временная привязка момента появления выходного сигнала с внутренними процессами устройства, для которого этот сигнал формируется, при этом в качестве тактовых импульсов используются уже имеющиеся в устройстве сигналы.

Формирование кодовых сигналов выполняется в кодирующих устройствах. Дополнительными функциями кодирующего устройства являются: формирование сигнала «Гот» (готовность) для управления перезаписью сформированного кода; блокировка работы при одновременном нажатии нескольких клавиш и защита от дребезга.

Кодирующее устройство, функциональная схема которого показана на рис. 85, содержит: клавиатуру ввода КЛ; кодирующий блок КБ; узел защиты и формирования выходных сигналов ФС (знак n на шине показывает число линий в этой шине).

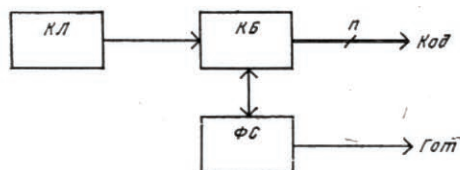


Рис. 85. Структурная схема кодирующего устройства

Наибольшее распространение получили комбинационные кодирующие устройства и устройства со сканируемой клавиатурой.

Комбинационное кодирующее устройство (рис. 86) формирует 16

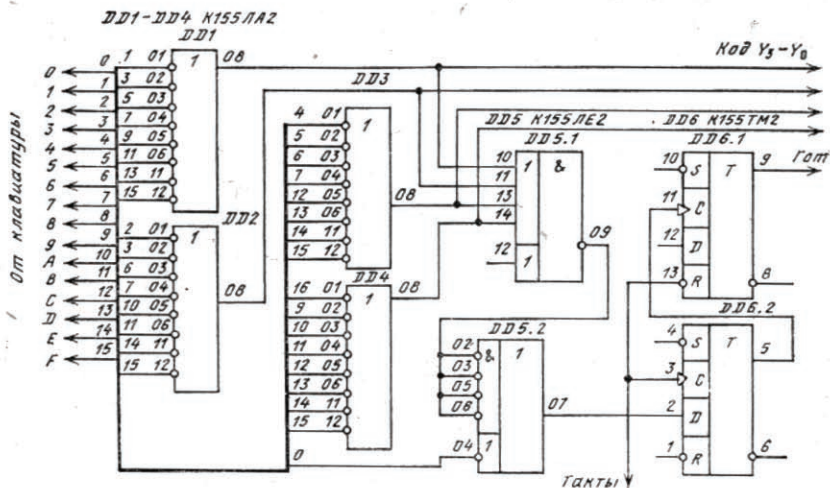


Рис. 86. Принципиальная схема блока кодирования комбинаторного типа

четырёхразрядных кодов. Кодировщик в устройстве образуют четыре элемента ИЛИ—НЕ на DD1—DD4. Узел ФС устройства включает пятиходовую сборку ИЛИ—НЕ (DD5.1, DD5.2) и формирователи сигналов на триггерах DD6.1 и DD6.2.

С нажатием любой из клавиш клавиатуры ввода выходные сигналы с элементов DD1—DD4 образуют соответствующий четырёхразрядный код, на выходе тактируемого триггера DD6.2 формируется сигнал «Нажатие». Триггер DD6.1 устанавливается в единичное состояние по фронту сигнала и сбрасывается по окончании такта на входе R.

Кодирующее устройство на основе сканируемой клавиатуры (рис. 87) также формирует четырёхразрядный двоичный код и содержит: блок сканирования (последовательно включенные четырёхразрядный двоичный счетчик DD2, шестнадцативходовой мультиплексор DD3), формирователь сигнала «Гот» на триггере DD4.1 и элементе И—НЕ DD1.2. Термин «сканирование клавиатуры» означает последовательный опрос состояний всех ее элементов.

В устройстве 16 выходов клавиатуры ввода подключены к 16 входам мультиплексора DD3. В основном режиме счетчик DD2 работает от внешних тактов, поступающих через элемент DD1.1. Для каждого из состояний счетчика мультиплексор производит опрос состояния (нажат—отжат) соответствующего контакта клавиатуры ввода. В момент опроса нажатого контакта на выходе мультиплексора вырабатывается сигнал высокого уровня, готовящий триггер DD4.1 для установки в 1 по срезу входного такта. С появлением сигнала «Гот» прекращается подача тактов на счетчик DD2, а состояние счетчика соответствует значению выходного кода устройства. С отжатием клавиши КЛ устройство возвращается в исходное состояние.

Преимуществами устройства со сканируемой КЛ по сравнению с комбинаторным являются: меньше аппаратные затраты, сокращение межэлементных связей, наличие защиты от формирования ложного кода при одновременном нажатии нескольких клавиш КЛ.

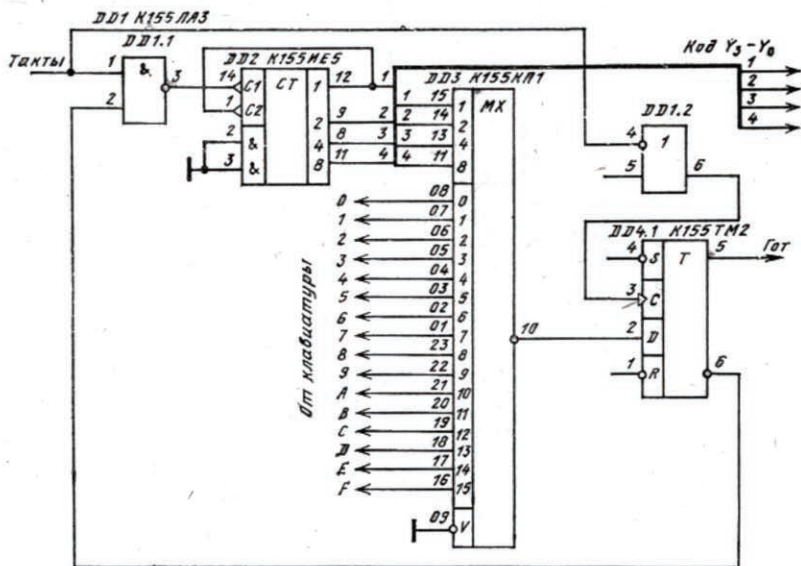


Рис. 87. Принципиальная схема блока кодирования сканирующего типа

Кодирующее устройство на основе сканируемой матрицы (рис. 88) формирует до 256 восьмиразрядных двоичных кодов от клавиатуры ввода, имеющей соответствующее число переключателей. Отличительная особенность устройства — матричное, например в 16 строк \times 16 столбцов, включение переключателей в блоке клавиатуры и соответствующая организация блока сканирования этой матрицы.

Блок сканирования образуют четырехразрядный дешифратор DD4 и мультиплексор DD5. Их адресные входы подключены к соответствующим разрядным выходам восьмиразрядного двоичного счетчика DD2, DD3. Сканирование обеспечивается последовательным опросом 16 строк матрицы выходными сигналами с дешифратора DD4 и поиском мультиплексором DD5 нажатой клавиши во всех 16 местах для каждой из этих строк. Например, с нажатием клавиши, находящейся в пятой строке и втором столбце матрицы, это нажатие будет обнаружено во время состояния счетчика 01010010. В этот момент на выходе мультиплексора DD5 появится сигнал высокого уровня. В дальнейшем работа устройства полностью повторяет работу предыдущего аналога.

Целесообразность построения устройств по такой схеме очевидна для кодирующих устройств с разрядностью выходных кодов ≥ 5 и числом клавиш клавиатуры ввода ≥ 16 .

Одним из определяющих моментов при разработке устройств сканирующего типа является выбор значения частоты тактов f_t . С одной стороны, для устранения влияния дребезга частота не должна превышать 60—80 Гц, однако при этом время реакции устройства на нажатие с блоком клавиатуры в 100 и более клавиш будет превышать 1 с, что недопустимо. Для устранения этого противоречия в устройство вводят цифровую линию задержки на счетчике

DD7, а триггер DD6.2 включают по схеме «защелка» (рис. 89). Работа полученного варианта блока начинается с появлением сигнала на выходе мультиплексора. Этот сигнал устанавливает в нулевое состояние счетчик DD7 и готовит триггер DD6.2 для установки в единичное состояние по срезу входного тактового импульса. С переходом в это состояние триггер становится на са-
моблокировку и находится в единичном состоянии до поступления на его вход R сигнала с выхода счетчика. Такой сигнал может появиться только через

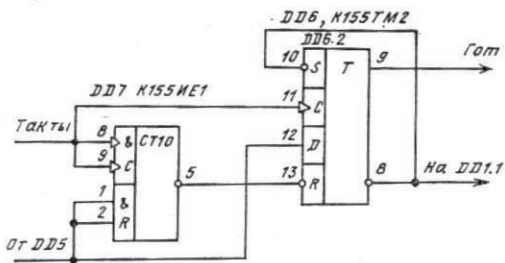


Рис. 89. Формирователь сигнала «Гот» кодирующего устройства

интервал времени $10 \times 1/f_1$ (здесь 10 — коэффициент пересчета счетчика DD7) после устойчивого установления сигнала низкого уровня на выходе мультиплексора. Рассмотренное техническое решение позволяет увеличить частоту входных тактовых импульсов в 10 раз, а защиту от дребезга производить только для нажатой клавиши.

Кодирующее устройство на основе сканируемой сенсорной клавиатуры (рис. 90) является разновидностью устройства по схеме на рис. 87. В нем блок клавиатуры выполнен в виде поля металлизированных площадок, подключенных ко входам мультиплексора DD4. В основу его работы положен принцип изменения емкости на выбранном входе мультиплексора в момент касания соответствующей площадки клавиатуры. В зависимости от значения полу-

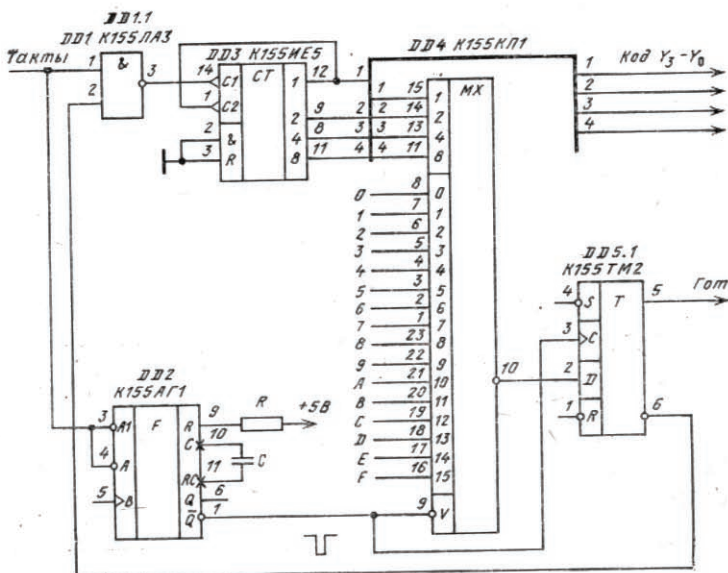


Рис. 90. Принципиальная схема блока кодирования в устройстве с сенсорной клавиатурой

ценной емкости изменяется характер прохождения короткого импульса с управляющего входа V мультиплексора на его выход. Сказанное поясним на примере прохождения короткого импульса (70—100 нс) через элемент И—НЕ (микросхема К155ЛА3) с двухэмиттерным входным транзистором (рис. 91,а).

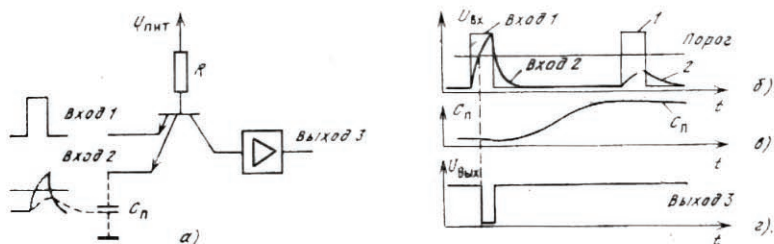


Рис. 91. Формирование сигнала в сенсорных «переключателях»

С подачей импульса на первый эмиттер растет напряжение и на втором эмиттере (рис. 91,б). Время роста напряжения на этом «плавающем» эмиттере определяется его емкостью. С прикосновением к площадке емкость C_n изменяется примерно от 5 до 30 пФ. (рис. 91,в). Выбором длительности импульса, подаваемого на первый эмиттер, нужно добиться, чтобы напряжение на плавающем эмиттере успевало нарастать до значения выше порогового, при ненажатой клавише, и не успевало нарастать при нажатой. Во втором случае импульса на выходе 3 не будет (рис. 91,г).

В таком устройстве (см. рис. 90) в качестве основного элемента используют мультиплексор, 16 информационных входов которого подключают к площадкам блока клавиатуры. Короткий импульс подают на его управляющий вход V . Устройство содержит дополнительный формирователь коротких импульсов F с длительностью 70—100 нс.

ЭЛЕМЕНТНАЯ БАЗА СВЕТОВЫХ ИНДИКАТОРНЫХ УСТРОЙСТВ

Простейшими приборами отображения информации в цифровых устройствах являются светодиоды, цифровые индикаторы и световые табло.

В полупроводниковых светодиодах используется свойство р-п перехода излучать свет в видимой части спектра при протекании через него прямого тока. Светодиоды бывают красного, желтого, зеленого и оранжевого цветов свечения, а также с переменным цветом свечения. Важнейшим параметром светодиода является сила света, измеряемая в милликанделах (мкд). Она пропорциональна прямому току, протекающему через светодиод. Светодиоды изготавливают с направленным и рассеивающим излучением. Первые из них выполняют в металлическом корпусе с линзой, обеспечивающей направленное излучение. Рассеивающее излучение создают светодиоды в пластмассовом корпусе из прозрачного компаунда.

Постоянное прямое напряжение для светодиодов различных типов составляет 2—3 В, а значение прямого (рабочего) тока — от 5 до 20 мА. Светодиоды можно использовать для индикации уровней на выходе микросхем ТТЛ и транзисторных каскадов. Светодиод может светиться как при низком, так и

при высоком уровне сигнала на выходе микросхемы. Схемы включения таких индикаторов изображены на рис. 92.

Кроме светодиодов выпускают цифровые, знаковые, линейные и матричные светодиодные индикаторы и табло. Цифровые и знаковые индикаторы бывают одноразрядными и многоразрядными и их знаки состояются из семи и более (9, 11, 16, 18...) сегментов. Кроме сегментов индикаторы имеют десятичную точку или запятую.

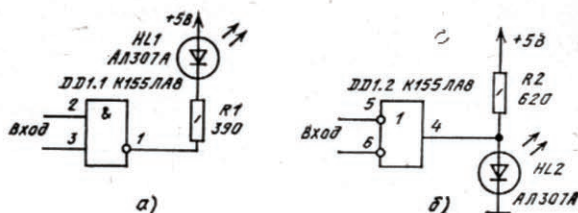


Рис. 92. Варианты включения светодиодов для индикации сигналов низкого (а) и высокого (б) уровней

Из цифровых наибольшее распространение получили семисегментные индикаторы, в которых стилизованное изображение цифр (и некоторого набора букв) составляют из семи линейных сегментов, расположенных в виде цифры восемь (рис. 93). Высвечивание выбираемого сегмента или группы сегментов при получении изображения знака обеспечивается включением их в цепь прохождения тока.

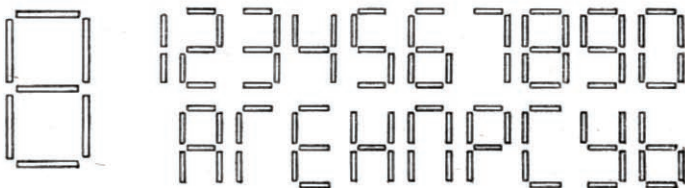


Рис. 93. Изображения знаков на основе семисегментного индикатора

Параметры наиболее распространенных цифровых индикаторов с высотой знака от 2,5 до 18 мм приведены в [17]. На рис. 94 представлены внешний вид и принципиальные схемы индикаторов АЛС324, А, Б. Линейные шкалы на основе светодиодов представляют собой микросхемы, образованные последовательно соединенными светодиодными сегментами, которые включаются устройством управления. Линейные шкалы используют для отображения непрерывно меняющейся информации, например для индикации уровня сигнала в радиоустройствах. Линейная шкала во включенном состоянии выглядит как светящаяся линия, длина которой определяется числом задействованных сегментов. Основные параметры выпускаемых промышленностью линейных шкал приведены в [17].

Так как жидкокристаллические индикаторы не излучают света, то для считывания с них цифровой информации необходимо либо естественное освещение, либо дополнительный источник света. Принцип действия подобного индикатора основан на изменении степени прозрачности органического вещества, заполняющего индикатор, при приложении электрического поля. Вследствие этого увеличивается контрастность изображения, и оно становится различимым.

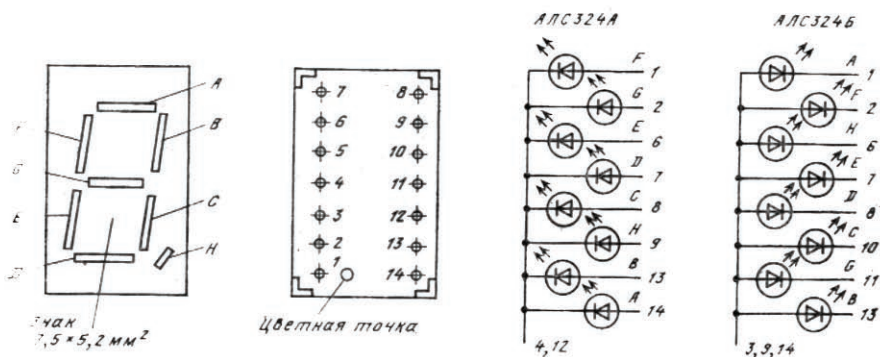


Рис. 94. Цифровые светодиодные индикаторы АЛС324

Размер знака и индикационного поля индикатора конструктивно ничем не ограничены. Промышленность выпускает несколько типоразмеров жидкокристаллических индикаторов, широко используемых в электронных часах, микрокалькуляторах и других устройствах с цифровой индикацией. Все жидкокристаллические индикаторы работают на переменном токе, их рабочее напряжение управления составляет 4—15 В. Ток индикатора, как правило, не превышает сотни микроампер, что и предопределило их использование в малогабаритных экономичных устройствах. Срок службы жидкокристаллических индикаторов очень велик, наработка на отказ составляет 20—30 тыс. часов.

Если достоинством семисегментного индикатора можно считать его относительно простоту управления, то существенным недостатком его является риск, что единственная ошибка в управляющем коде или неисправность одного сегмента приводит практически к полной невозможности чтения данной цифры. Более важными в этом смысле являются светодиодные матричные индикаторы.

Матричные индикаторы имеют индикаторное поле, состоящее из дискретно светящихся точек. Число точек 35—100 (5 строк \times 7 вертикальных рядов или, соответственно, 10 \times 10). При подаче импульсного напряжения на определенные точки матрицы получают изображения цифр, букв или графических символов. Вид синтезируемых матричным индикатором цифр и букв показан на рис. 95. Принцип управления группой матричных индикаторов рассмотрен в [17].

Помимо светодиодных и жидкокристаллических индикаторов в цифровых устройствах могут использоваться и газоразрядные индикаторы (ИН-1, ИН-2, ИН-4, ИН-8, ИН-12). Эти индикаторы имеют один или два анода и десять катодов, выполненных в виде цифр от 0 до 9. Анод газоразрядного индикатора через резистор в несколько десятков килоом подключают к источнику постоянного или пульсирующего напряжения 200—300 В. Среднее значение анодного тока для большинства индикаторов составляет 1,5—3 мА. При подаче напряже-



Рис. 95. Изображения знаков на основе матричного индикатора

ния между анодом и одним из катодов последний начинает светиться. В результате высвечивается определенная цифра. Следует отметить, что из-за необходимости питания от высоковольтного источника применение газоразрядных индикаторов в любительской аппаратуре нежелательно.

УСТРОЙСТВА ИНДИКАЦИИ

Для радиолюбителей большой интерес представляют устройства отображения цифровой информации, построенные с использованием статической и динамической индикации.

Способ статической индикации заключается в постоянной подсветке индикатора от одного источника информации. Например, в электронных часах (рис. 96) каждый из цифровых индикаторов блока индикации через собствен-

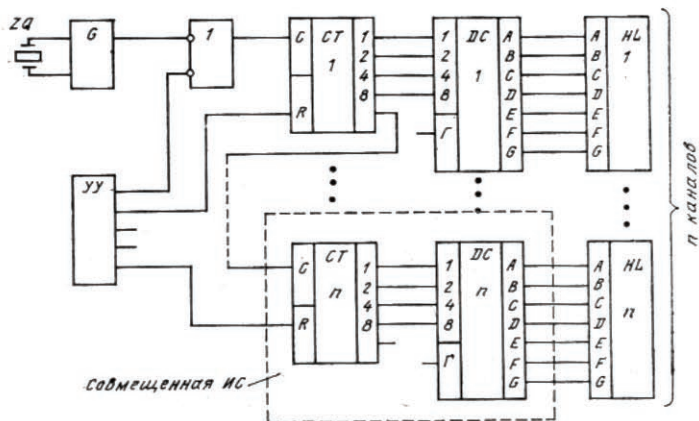


Рис. 96. Структурная схема устройства с блоком статической индикации

ный преобразователь кода (дешифратор) постоянно подключен к «своей» декаде счетчика. В этом случае «затратами» на индикацию n знаков являются $11n$ соединительных проводников и n дешифраторов. С применением совмещенных микросхем, например счетчик—дешифратор или счетчик—индикатор, количество соединительных проводников значительно уменьшится.

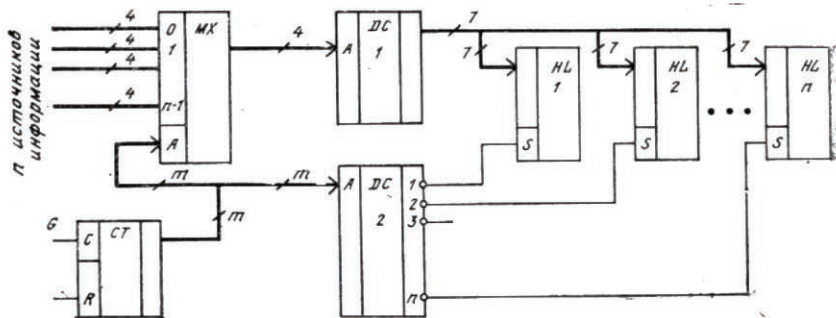


Рис. 97. Структурная схема блока динамической индикации

Сущность динамической индикации заключается в поочередном циклическом подключении каждого индикатора к источнику информации через общую цепь преобразования кода. Достоинство способа — экономия в преобразователях кода и соединительных проводах. Последнее является весьма существенным при удалении блока индикации от источника информации. Преимущества этого способа особо ощутимы при числе индицируемых знаков, большем 4—6.

Принципы построения цифрового табло на p знаков поясним на примере устройства, структурная схема которого приведена на рис. 97. Устройство содержит: p -канальный мультиплексор MX , выполненный по схеме $p \times 4$ линий на 1, дешифратор $DC1$ двоично-десятичного кода в код семисегментного индикатора, блок управления на p состояний, включающий двоичный счетчик $СТ$ и дешифратор $DC2$. Счетчик $СТ$ работает в режиме непрерывного счета импульсов. Коэффициент пересчета счетчика $K=p$. Каждое состояние счетчика $СТ$ обеспечивает подготовку соответствующего индикатора к высвечиванию информации от дешифратора $DC1$ и передачу через мультиплексор MX на $DC2$ информации от соответствующего источника. Время свечения одного индикатора в течение цикла работы счетчика $СТ$

$$t_{ин} = T_{ц}/p,$$

где $T_{ц}$ — время цикла; $t_{ин} = T_G$ равно периоду следования импульса G .

Для устранения заметности мелькания изображения на индикаторе время цикла $T_{ц}$ устанавливают в пределах от 10 до 15 мс.

Практическая схема устройства, обеспечивающего работу четырехразрядного цифрового табло, приведена на рис. 98.

Построение знаковых табло для воспроизведения расширенного набора знаков (цифры и знаки русского и латинского алфавитов) связано с увеличением разрядности кодовых слов от источника информации и на выходах преобразователей кода. Одним из методов получения изображения знака является применение многосегментных индикаторов. Схема преобразования кода для управления работой 16-сегментного индикатора ИВ-4 (рис. 99,а), используемого для воспроизведения цифровых знаков и знаков русского алфавита (рис. 99,б), приведена на рис. 100.

Кодирование входной информации для устройства осуществляется в соответствии с кодовой таблицей 23 (в ней коды для каждого знака составляются из кодов строки и столбца таблицы). Каждому входному коду правой части

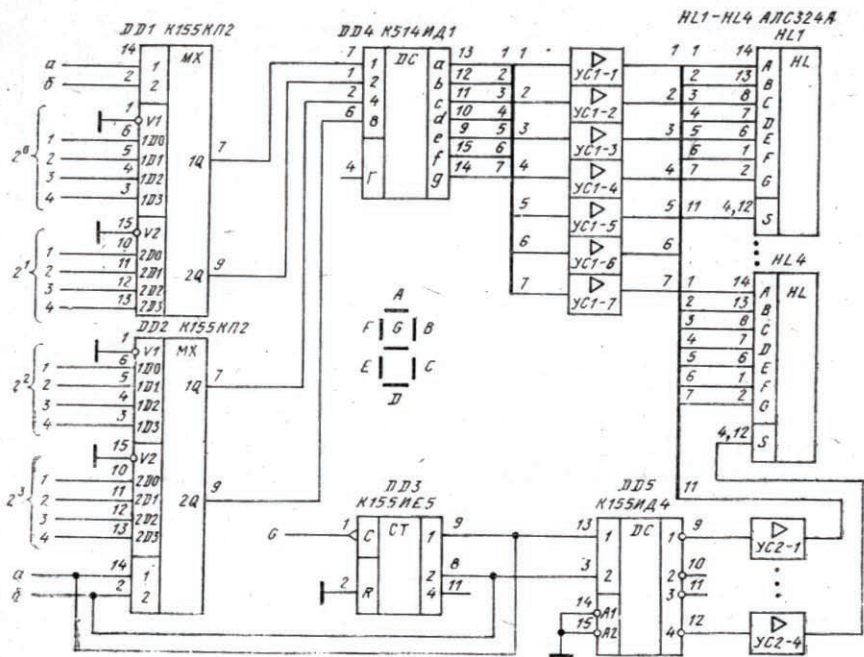
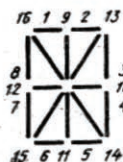


Рис. 98. Принципиальная схема блока динамической индикации

табл. 23 соответствует выходной 16-разрядный код преобразователя, размещаемый в одноименной ячейке левой части табл. 23. Например, знаку Е левой части таблицы соответствует ячейка $(65)_{16}$. В ячейке $(65)_{16}$ правой части таблицы размещен код $(08F3)_{16} = (0000100011110011)_2$, каждый разряд которого используется для управления свечением соответствующего сегмента индикатора (рис. 99,а) с получением изображения знака Е. Для удобства дальнейших рассмотрений представим полученный 16-разрядный код в виде четырех четырехразрядных кодов.

Шестнадцатиразрядный код в преобразователе получается в два этапа по восьмиразрядному коду в каждом. Сначала формируются нечетные первый и



а)

0 1 2 3 4 5 6 7 8 9
 Ю А Б В Д Е Ф Г Х И И К Л М Н О
 П Я Р С Т У Ж В Ъ Ы З Ш Э Щ Ч Ъ

б)

Рис. 99. Изображения знаков на основе 16-сегментного индикатора

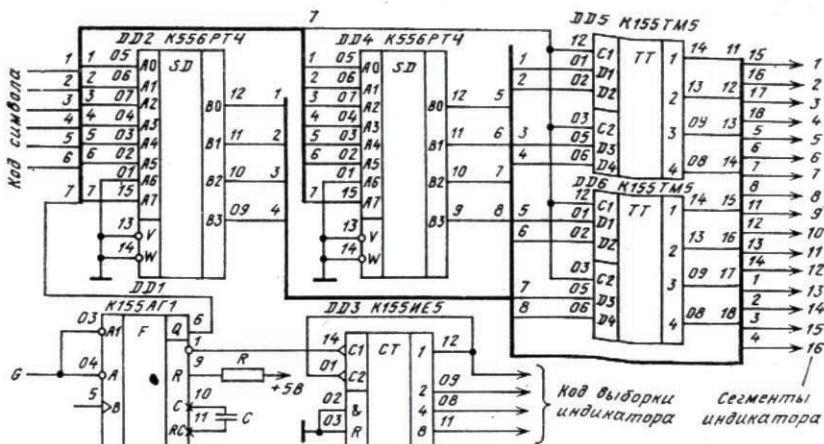


Рис. 100. Преобразователь кода информационных знаков в код 16-сегментного индикатора

Таблица 23

Адрес $a_3...a_0$	$a_7...a_4$			Адрес $a_3...a_0$	Адрес $a_7...a_4$		
	3	6	7		3	6	7
0	0	Ю	П	0	00FF	0DDE	00CF
1	1	А	Я	1	100C	520C	4A8F
2	2	Б	Р	2	4237	DAFB	0AC7
3	3	Ц	С	3	123B	20FC	00F3
4	4	Д	Т	4	0A8C	503C	0503
5	5	Е	У	5	0ABB	08F3	823C
6	6	Ф	Ж	6	0AF9	0F87	FF00
7	7	Г	В	7	5003	00C3	38F3
8	8	Х	Ь	8	0AFF	F000	0AE8
9	9	И	Ы	9	0A9F	50CC	0CEC
А		Й	З	А		51CC	3033
В		К	Ш	В		38C0	05FC
С		Л	Э	С		500C	023F
Д		М	Щ	Д		90CC	25FC
Е		Н	Ч	Е		0ACC	820C
Ф		О	Ъ	Ф		00FF	0719

третий четырехразрядные коды (для нашего примера — коды 3 и 8), затем четные — второй и четвертой (коды F и 0). Коды формируются в кодирующих ПЗУ на микросхемах DD2, DD4. Таблица 24 отражает содержание соответствующих ПЗУ (DD2, DD4) и является исходной при программировании этих ПЗУ. Переходом по этапам преобразования в устройстве управляет формирователь F1 (DD1). Для каждого поступающего входного импульса формирователь вырабатывает короткий импульс высокого уровня, который используется для адресации правых областей ПЗУ и перезаписи получаемого восьмизрядного кода в буферный регистр на микросхемах DD5, DD6 (первый этап). С

Таблица 24

Адрес a ₃ ...a ₀	Адрес a ₇ ...a ₄					
	3	6	7	В	Е	Ф
0	0	0	0	F	D	C
1	1	5	4	0	0	8
2	4	0	0	3	F	F
3	1	2	0	3	F	C
4	0	5	0	8	3	0
5	0	0	8	8	F	3
6	0	0	F	F	8	0
7	5	0	3	0	F	F
8	0	F	0	F	0	F
9	0	5	0	9	C	E
A		5	3		C	3
B		3	0		C	F
C		5	0		0	3
D		9	2		C	F
E		0	8		C	0
F		0	0		F	1

Адрес a ₃ ...a ₀	Адрес a ₀ ...a ₄					
	3	6	7	В	Е	Ф
0	0	D	0	F	E	F
1	0	2	A	C	C	7
2	2	A	A	7	B	7
3	2	0	0	8	C	3
4	A	0	5	C	C	3
5	A	8	2	8	3	C
6	A	F	F	9	3	0
7	0	0	8	3	7	3
8	A	0	A	F	0	8
9	A	0	C	F	C	C
A		1	0		C	3
B		8	5		C	C
C		0	2		0	F
D		0	5		C	C
E		A	2		C	C
F		0	7		F	9

окончанием импульса с формирователя F1 (второй этап) адресуются левые области ПЗУ. С них производится считывание второго восьмиразрядного кода, который совместно с первым кодом (с выходов буферного регистра) образует 16-разрядный код преобразователя. Дополнительно по окончании импульса с преобразователя счетчик СТ1 (DD3) увеличивает свое состояние на 1 для подключения высвечиваемого индикатора.

Широкое распространение в устройствах динамической индикации знаковых и графических данных получили матричные индикаторы. Разновидностью таких выводных устройств являются индикаторные табло и устройства отображения на электронно-лучевой трубке (ЭЛТ), где матрица точек, в которой размещается информация, формируется построчным сканированием экрана ЭЛТ, а изображение формируется гашением или высвечиванием соответствующих точек общей матрицы.

Популярность таких устройств объясняется их доступностью (базой для создания их может быть обычный телевизионный приемник) и относительной дешевизной при чрезвычайно высоких возможностях по отображению информации. Легко получаемая размерность матрицы точек раstra 256×256 точек и 20 мс цикл смены информации текущего кадра обеспечивают вывод на экран значительных объемов универсальной информации с возможностью отражения временной динамики ее изменения.

Структурная схема устройства отображения знаковой информации на ЭЛТ (рис. 101) в принципе не отличается от основной схемы устройства (рис. 97). Однако из-за значительно большей размерности индикатора и специфики работы самой ЭЛТ (одноканальный доступ к точкам формируемой в процессе образования раstra матрицы), практическая структура устройства изменилась и включает в себя: оперативное запоминающее устройство ОЗУ для размещения отображаемых на ЭЛТ данных; знакогенератор (преобразователь кодов) DC1 для преобразования кода отображаемого знака в коды отображения этого знака в матрице точек, например в матрице с размерностью 5×7 точек; выход-

ной регистр RG для параллельно-последовательного преобразования кодов от знакогенератора с получением сигнала для модуляции яркости луча ЭЛТ; счетчик СТ с дешифратором ДС2, обеспечивающие управление запуском генераторов развертки ЭЛТ для синхронизации всех процессов при выводе данных из ОЗУ на экран ЭЛТ.

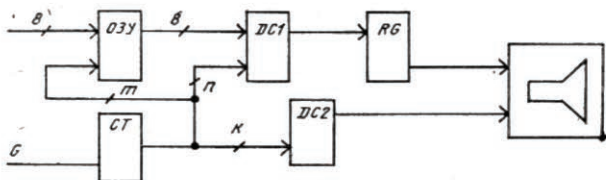


Рис. 101. Структурная схема индикатора на ЭЛТ

Одним из основных элементов устройства является знакогенератор, выполнение которого с использованием традиционных методов и микросхем малой и средней степени интеграции является делом очень трудоемким и объемным.

К наиболее распространенным микросхемам и комплектам микросхем для построения знакогенераторов следует отнести: микросхемы К155РЕ21—К155РЕ24 — для формирования цифр, спецзнаков, русского и латинского алфавитов (всего 96 знаков) в матрице точек 5×7; комплект микросхем К505РЕ3 (прошивки 0002, 0003) — для формирования перечисленного выше набора знаков в матрице точек 7×9; микросхема К555РЕ4 — для формирования знаков с добавлением прописных букв (всего 160 знаков) в матрице точек 7×8.

Другие элементы устройства выполняются с использованием общеизвестных приемов и средств, описанных, например, в [17].

МИКРОПРОЦЕССОРНЫЕ УСТРОЙСТВА

ОБЩИЕ СВЕДЕНИЯ О МИКРОПРОЦЕССОРАХ

Устройства на элементах, изготовленных методами интегральной технологии, оказываются в десятки и сотни раз дешевле эквивалентных им устройств, выполненных на дискретных элементах. Резко улучшаются также практически все эксплуатационные и другие характеристики этих устройств (в том числе надежность, энергопотребление, массогабаритные параметры).

Естественным направлением снижения затрат на изготовление является применение БИС — микросхем повышенных степеней интеграции (или микросхем большей степени функциональной сложности). Однако со сложностью микросхем увеличивается их специализация, сужается область применения, что, в свою очередь, сокращает объем производства этих микросхем и, следовательно, непропорционально увеличивает их стоимость. Поэтому применение специализированных БИС становится выгодным только при большой серийности изделий — например, БИС для электронных часов, телефонных аппаратов и калькуляторов, БИС программируемых и оперативных запоминающих устройств и др.

Разрешение противоречия между высокой степенью интеграции и узкой специализацией БИС было найдено с созданием универсальных микросхем, логика работы которых определяется не только внутренними связями, но и подаваемыми извне командами, т. е. программным управлением. Такая БИС получила название микропроцессора (МП БИС), так как она создана методом микроэлектронной технологии и способна, как и основное устройство ЭВМ — процессор, работать по изменяемой программе.

Микропроцессорные БИС, вобравшие в себя лучшие достижения интегральной технологии и универсальность вычислительной техники, обладают сравнительно низкой стоимостью (десятки рублей), большой серийностью и универсальностью применения. В настоящее время МП БИС — наиболее совершенная элементная база для построения разнообразнейшей аппаратуры, пришедшая на смену линейным логическим микросхемам, как в свое время транзисторы пришли на смену электронным лампам.

Массовость этого нового класса БИС, а также устройств и систем, создаваемых на их основе, их высокие технико-экономические параметры оказывают революционизирующее влияние на целое поколение приборов и оборудования, на процесс их разработки, обслуживания и др. В настоящее время многие новые системы и средства, в том числе вычислительные, разрабатывают на базе МП. Системы управления, приборы и станки с числовым управлением, роботы-манипуляторы, бытовая и профессиональная радиоаппаратура, управление двигателем автомобиля, телефонная связь, обучающие системы, домашние ЭВМ, игровые автоматы и детские игрушки — вот далеко не полный перечень областей применения этой элементной базы. Микропроцессоры облегчают задачу логического проектирования, хотя и радикально изменяют ее. Уходят в прошлое традиционные логические схемы, трудоемкие методы внесения изменений и отыскания неисправностей. Теперь вместо этого разработчик работает с моделирующими программами, алгоритмическими языками, а отлаживание ведет с помощью программ и специальных отладочных средств. Для внесения изменений или смены выполняемой функции достаточно лишь изменить программу, записанную в запоминающем устройстве.

Определим МП как обрабатывающее и управляющее устройство, выполненное в виде БИС и способное выполнять под программным управлением обработку информации, включая ввод и вывод информации, принятие решений, арифметические и логические операции. Особо отметим, что МП является центральной частью любой системы управления и обработки информации, но не самой системой.

Упрощенная структурная схема МП приведена на рис. 102, здесь МП показан в составе МП-системы. В нее входят сам МП, ЗУ (основная память) и модуль ввода-вывода (МВВ), соединяющий МП-систему с источниками и приемниками информации (УВВ), от которых поступает информация для обработки и куда она уходит в виде обработанных данных или команд для исполнения. Микропроцессор содержит: арифметико-логическое устройство (АЛУ); два буферных регистра промежуточного хранения входной информации (БР1 и БР2); набор регистров общего назначения (РОН), представляющих внутреннюю память МП, необходимую при работе всей МП-системы; устройство управления (УУ).

Для пояснения работы МП рассмотрим, как выполняется операция сложения чисел А и В. Слагаемые последовательно через УВВ или ЗУ (в зависи-

мости от того, где каждое из слагаемых находится) вводятся в регистры БР1 и БР2. Затем АЛУ выполняет сложение с размещением результата в одном из БР. В соответствии с программой этот результат используется в следующем шаге обработки, переводится в ЗУ, в один из регистров РОН или в МВВ как информация или команда для исполнения. Все операции выполняются по командам от УУ в соответствии с заданной программой.

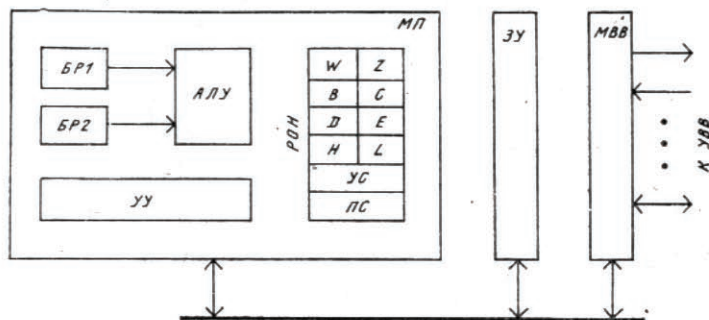


Рис. 102. Структурная схема МП-системы

Для каждого типа МП предусматривается набор команд, которые может реализовать УУ, например «сложить», «переслать данные в ЗУ», «сравнить» и т. п. Число команд может быть от нескольких десятков до сотен. Помимо выполнения команд, возможности конкретного МП определяются его структурой, разрядностью данных (8, 16 и 32), объемом подключаемой памяти (от тысячи до миллионов слов), числом подключаемых устройств (до нескольких сотен). Характерной особенностью МП является наличие внутренней шины данных, связывающей все его основные узлы. Шина — это группа линий связи, число которых определяет разрядность одновременно передаваемых сигналов от одного или нескольких источников к одному или нескольким приемникам. Шины, как правило, двунаправленные, т. е. могут передавать информацию в обоих направлениях.

Более подробное рассмотрение структуры МП проведем по функциональной схеме одного из распространенных отечественных МП КР580ИК80А, условно-графическое изображение и структурная схема которого приведены на рис. 103. Микропроцессор имеет четыре шины: внутренняя информационная восьмиразрядная шина данных; внешняя шина данных D7—D0 для ввода-вывода информации и ввода рабочих программ; шина адреса A15...A0 — для адресации ЗУ. Для связи УУ с внешними устройствами введена шина управления на шесть входных и выходных сигналов. Внешняя информационная и адресная шины связаны с основными узлами МП через буферные регистры — буфер данных (БД) и буфер адреса (БА). К внутренней шине данных подключены регистры РОН, буферные регистры БР1, БР2, накопительный регистр — аккумулятор А, регистр признаков РП и АЛУ. Команды через БД поступают на регистр команд РК и далее на первичный автомат управления ПАУ, который расшифровывает их и включает УУ, выдающее соответствующую серию управляющих сигналов для всех узлов МП.

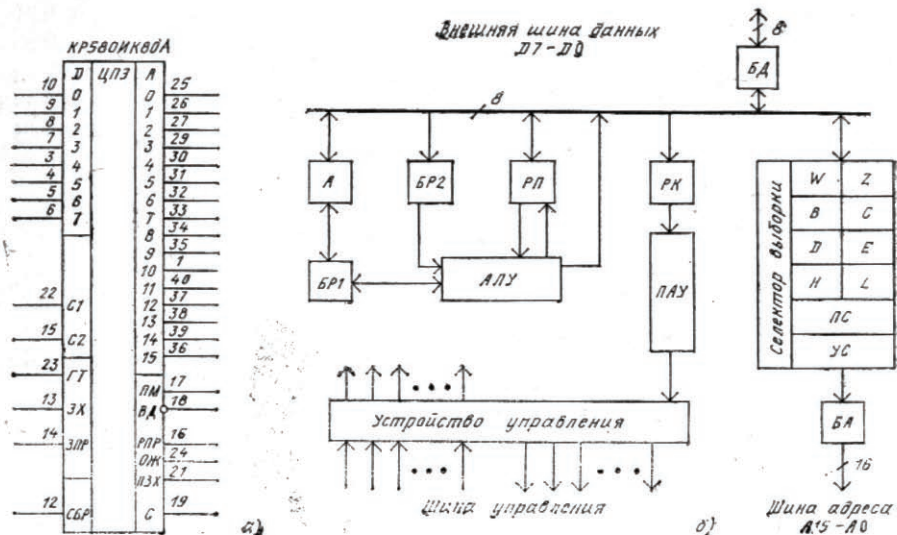


Рис. 103. Микропроцессор КР580ИК80А

Выборку команд при выполнении программы, размещенной в ЗУ, обеспечивает программный счетчик ПС (его состояние соответствует текущему адресу ЗУ, по которому хранится очередная команда программы). Элементом для выборки команд из ЗУ служит так называемый указатель стека УС. Указатель стека и ПС входят в состав РОН, их выходы в зависимости от выполняемого режима подключаются к БА и адресом поступают в ЗУ. Регистры УС, ПС обеспечивают МП работу в дополнительных режимах, например в режиме обработки прерываний (останов основной программы по требованию внешних устройств) и в режиме обращения к подпрограммам. Такие режимы позволяют взаимодействовать МП с множеством подключаемых внешних устройств и использовать стандартные подпрограммы без их повторения при разработке основной программы.

Функциональные возможности МП КР580ИК80А и систем на его основе характеризуют:

разрядность данных, бит	8
объем адресуемой памяти, К байт	до 64
система команд, число команд	>80
число регистров общего назначения	6
число подключаемых внешних устройств	до 256
число БИС в составе МПК	24

Приведенное описание данного МП носит чисто иллюстративный характер. Некоторые вопросы функционирования и структуры не были затронуты вообще. Однако перечисленного вполне достаточно для понимания сложности устройства МП.

Микропроцессорная БИС совместно с другими специализированными и совместимыми между собой БИС и ИС составляют МП комплект (МПК). Использование МПК значительно упрощает аппаратную часть МП-системы, которая в большинстве случаев реализуется по одной из типовых структур.

На рис. 104 показана типовая конфигурация МП-системы на базе МП КР580ИК80А. Средствами системы являются МП с генератором тактов (ГТ) и устройством управления (системным контроллером), программная память (ПЗУ), память данных (обычно оперативное запоминающее устройство ОЗУ), БИСы сопряжения с устройствами ввода-вывода (адаптеры). В общем случае в качестве подключаемых УВВ используют различные устройства внешней памяти, дисплей, клавиатуру и другие средства ручного ввода, печать, индикаторы и другие средства вывода информации, различные датчики, преобразователи и исполнительные устройства, средства передачи данных и т. д.

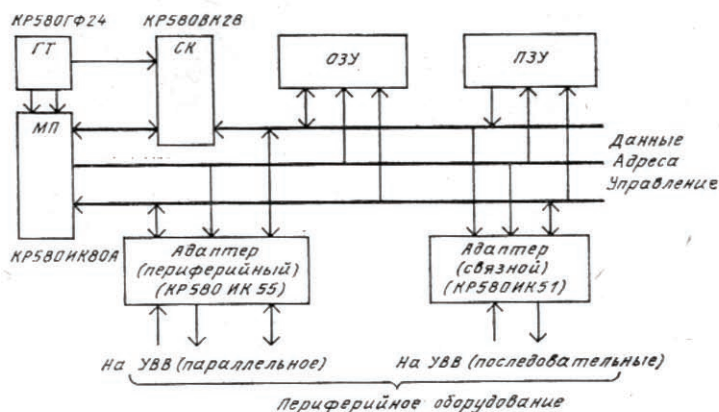


Рис. 104. Структурная схема МП-системы

Микропроцессоры упрощают системы, но не сам процесс их разработки. При использовании МП сроки и затраты на разработку аппаратурной части системы становятся небольшими по сравнению с разработкой программного обеспечения, которая в среднем составляет 60—80% от общих затрат. В некоторых случаях при составлении и отладке сложных программ, отсутствии опыта и развитых отладочных средств затраты на программное обеспечение могут в десятки и сотни раз превышать стоимость самих микропроцессорных устройств.

Все это, несомненно, сдерживает применение МП в радиолюбительской практике. Однако при разработанном программном обеспечении радиолюбителям проще и дешевле повторить функционально сложную МП-систему, чем собрать ее на цифровых микросхемах с «жесткой» (не программируемой) логикой.

КОНСТРУКТИРОВАНИЕ МИКРОПРОЦЕССОРНОГО МНОГОФУНКЦИОНАЛЬНОГО ТАЙМЕРА

Настройка или специализация МП-системы на выполнение конкретной задачи связана с аппаратным и программным обеспечением конкретной системы, включающим в себя: подключение внешних устройств, функционирование которых должна обеспечить МП-система; подключение внешних устройств, необходимых для управления работой МП-системы; подключение достаточных

объемов оперативной и постоянной памяти; создание соответствующего программного обеспечения [5, 15, 23, 28].

Рассмотрим принципы построения простой МП-системы на примере многофункционального таймера, который можно использовать в качестве: электронных часов; программатора для управления включением-выключением каких-либо устройств по заданным временным уставкам в течение суточного и недельного интервалов; таймеров, ведущих прямой и обратный отсчет задаваемых промежутков времени (электронный председатель на заседаниях, реле времени для фотопечати, регистратор длительности телефонного разговора и т.д.); шахматных часов; телефонной приставки с цифровым набором номера и возможностью его многократного повторения.

Начнем с простейшего устройства «часы-будильник», предназначенного для подсчета и индикации текущего времени и «вызывания» одной временной уставки в течение суток. Необходимым набором аппаратных средств, подключаемых к устройству через его входы-выходы (порты), являются: клавиатура КЛ для ввода цифровых данных (цифры 0—9) и команд управления (сброс, коррекция, просмотр и др.); блока индикации БИ для просмотра значений текущего времени, уставок звонка и коррекции — всего четыре цифровых индикатора; хронизирующий генератор тактов с частотой 1 Гц; звонок.

Структурная схема такого устройства приведена на рис. 105. В ней подключение внешних аппаратных средств производится через порты 1—6. Портом называется всякий организованный информационный вход или выход МП-системы. Необходимый набор встроенных средств устройства включает соответствующие программы и константы (размещаются в ПЗУ) и соответствующее число ячеек оперативной памяти ОЗУ для размещения операционных ресурсов и хранения текущих результатов преобразований и обработки информации. Например, построение часов в общем случае связано с созданием семидекадного счетчика для пересчета секундных, минутных, часовых и суточных интервалов в неделю. Этот счетчик выполним на семи ячейках ОЗУ — ячейки К6...К0. Коэффициенты пересчета (60 — для секунд и минут, 24 — для часов,

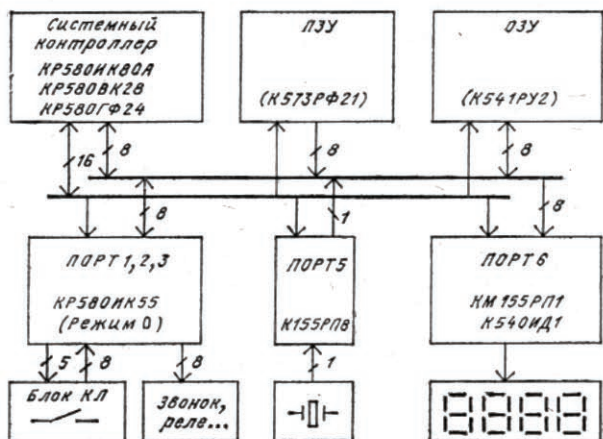


Рис. 105. Структурная схема МП-устройства «часы-будильник»

7 — для дней недели), перенос 1 в следующую ячейку при переполнении предыдущей и все другие необходимые операции обеспечиваются специальной программой, записанной в ПЗУ.

Другие встроенные средства устройства: накопитель будильника НБ — для хранения значений вызываемой уставки (выполнен на четырех ячейках ОЗУ — ячейки НБ3 — НБ0); буферный накопитель БН — для пяти (дни недели, часы, минуты) или четырех (часы, минуты) знаков, вводимых с клавиатуры и используемых для последующей перезаписи этих знаков в часы при выполнении коррекции и в накопитель НБ при размещении в нем вызываемой уставки (выполнен на пяти ячейках ОЗУ — ячейки БН4 — БН0); счетчик числа записей в накопитель БН — (ячейка БН5) для сопровождения процесса ручного ввода знаков в БН с блока КЛ; регистр управления «звонок» (ячейка Р3) для управления вызыванием в момент выравнивания уставки с текущим временем и размещения бита блокировки вызывания; другие средства (ячейки ОЗУ) для обеспечения, например, всех операций по вводу знаков и команд с блока КЛ и данных с хранирующего генератора (через порт 5).

Выполняемые функции устройства можно разделить на пять групп:

1. Счет текущего времени (пересчет тактов с выхода хранирующего генератора);

2. Сравнение текущего времени с уставкой (сравниваются текущие состояния ячеек К5—К2 с данными в ячейках НБ3...НБ0).

3. Индикация: а) индикация текущего времени (три варианта работы): «Часы» — индицируются «Час», «Мин» (состояние ячеек К5—К2). «Секунды» — индицируются «Мин», «С» (состояние ячеек К3—К0). «Дни недели» — индицируются «ДН/НД» (состояние ячейки К6); б) индикация уставки (ячейки НБ3 — НБ0); в) индикация содержимого накопителя БН (два варианта работы): индикация «Час», «Мин» (состояние ячеек БН3—БН0); индикация дней недели (состояние ячейки БН4); г) индикация регистра «Звонок» (состояние ячейки Р3).

4. Работа с блоком КЛ. В зависимости от нажатой клавиши выполняются следующие действия: а) формирование данных в накопителе БН (ячейки БН4 — БН0); позначный ввод с нажатием цифровых клавиш 0—9; очистка накопителя БН с нажатием клавиши «Очистка»; б) перезапись данных из накопителя БН: в счетчик «Часы» (ячейки К6—К2) с нажатием клавиши «Коррекция»; в накопитель НБ (ячейки НБ3 — НБ0) с нажатием клавиши «Уставка»; в) сброс счетчика «Часы» (установка в 0 ячеек К1—К0) с нажатием клавиши «Сброс»; г) управление индикацией текущего времени и содержимого накопителей БН и НБ (п. 3,а—г): вызов соответствующих данных для индикации выполняется с нажатием клавиш «Часы», «Будильник», «Звонок» или любой клавиши по п. 4,а; управление просмотром по п. 3,а,в — осуществляется клавишей «←→» (нажимают нужное число раз); д) управление «вызыванием» (запрет — разрешение) выполняется нажатием клавиши «Звонок», состояние индицируется знаком 0 или 1 в младшем разряде индикатора.

5. Звонок — «Вызывание» в случае сравнения по п. 2 при наличии разрешения по п. 4,д.

Выполнение любой из перечисленных функций достигается соответствующей подпрограммой. Работа устройства в каждый момент времени происходит под управлением циклически выполняемой программы. Каждый цикл запуска-

ется с поступлением внешнего хронизирующего импульса. Программа для каждого цикла komponуется из пяти подпрограмм, соответственно по одной из каждой пяти групп описанных функций.

Компоновка программы для конкретного режима работы обеспечивается следующей организацией связей по управлению: обращение к любой подпрограмме через ее начало; все начала подпрограмм группы составляют таблицу этой группы, а в начале таблицы размещают переключатель, в котором записан адрес подключаемой подпрограммы; по завершении работы любой подпрограммы предыдущего блока формируется обращение к «переключателю» текущего блока, который далее обеспечивает передачу управления подключаемой подпрограмме.

Физически перечисленное обеспечивается размещением в ПЗУ трех дополнительных таблиц (групп ячеек ТИ15—ТИ0, ТК31—ТК0, Т39—Т30), где соответственно ТИ—таблица блока БИ, ТК—таблица блока КЛ, Т3—таблица «Звонок». Три дополнительные ячейки ОЗУ используют в качестве переключателей (ячейки ПИ, ПК, ПЗ). Загрузка переключателей (компоновка программы работы устройства для выбираемого режима) выполняется с переходом в тот или иной режим работы нажатием соответствующей клавиши блока КЛ.

Приведенный принцип организации программного управления устройством (модульность построения и табличная организация связей) позволяет изменять свойства системы путем наращивания или исключения выполняемых функций. Все операции в этом случае сводятся к вводу в свободную строку соответствующей таблицы дополнительных подпрограмм, либо врезкой в соответствующей области цикла новой таблицы.

Примером первой модернизации может быть расширение функций будильника до программатора на n временных уставок в пределах суточного интервала для $m \leq 8$ подключаемых выходов. В этом случае производят следующие «доработки». В 1,25 n раз (для $n=20$, всего на 100 ячеек ОЗУ) увеличивают накопитель НБ (назовем его накопителем программатора НП). Коэффициент 1,25 определяют введением пятого знака в уставке для номера подключаемого выхода. Вводят дополнительный порт (m выходов). Вводят подпрограммы «Просмотр накопителя» НП, «Убрать и писать уставку». Вводят два дополнительных счетчика (две ячейки ОЗУ) для фиксирования числа занесенных уставок и номера просматриваемой уставки в накопителе НП. Вводят дополнительную строку (две ячейки ПЗУ) в таблицу ТК. Вводят клавиши «Просмотр» и «Убрать уставку».

Вторая модернизация устройства, связанная, например, с введением в него функции таймера с дискретностью отсчета 1 с и с интервалом счета 1 с—1 неделя, с прямым и обратным направлениями счета, сводится к таким доработкам. Вводят дополнительные строки (четыре ячейки ОЗУ) в таблицы ТК и ТИ. Создают счетчик «Таймер» (четыре ячейки ОЗУ). Вводят четыре дополнительные клавиши в блоке КЛ («↑», «↓», «Пуск», «Стоп») и соответствующее число подпрограмм в ПЗУ.

В табл. 25 показаны аппаратные затраты для трех вариантов «МП-часов» и их эквивалентов, выполненных на элементах жесткой логики с применением специализированных часовых микросхем К176ИЕ12 и К176ИЕ13, но без учета затрат на индикацию и подключение исполнительных устройств.

Эти сведения характеризуют только внешнюю сторону и не отражают естественные затраты на разработку программного обеспечения МП-часов, по

Таблица 25

Устройство	Аппаратные затраты (микросхема)		
	Вариант 1	Вариант 2	Вариант 3
МП-часы	14	15	15
Электронные часы	3	22	31

позволяют сделать вывод о возможности эффективного использования универсальных МП-средств для решения различных задач и сравнительно легкой модернизации этих средств без существенных изменений схемы и конструкции самого устройства.

На рис. 106 показано практическое устройство (назовем его многофункциональным таймером или М-таймером), выполненное по функциональной схеме на рис. 105, но дополненное четырьмя цифровыми индикаторами, имеющее ПЗУ объемом 3 Кбайт, ОЗУ — 256 байт, с блоком КЛ, содержащим 37 клавиш, имеющее «Звонок» и силовые выходы для связи с исполнительными устройствами, обеспечивает выполнение множества функций на основе временных отсчетов и включает в себя следующий набор устройств:

1. Часы с отсчетами секунд, минут, часов, дней недели.
2. Программатор 1 — для программирования и вызывания 22 временных уставок в течение суточного интервала.
3. Программатор 2 — на 1 уставку с аналогичными функциями, но для недельного интервала. Одним из возможных режимов его работы является управление последовательным включением или выключением силового выхода ПГ2.
4. Таймер 1 — для работы в режиме обратного счета с возможностью промежуточных остановок и запусков. Точность отсчета 8 мс, дискретность 1 с, интервал 1 с — 1 неделя.

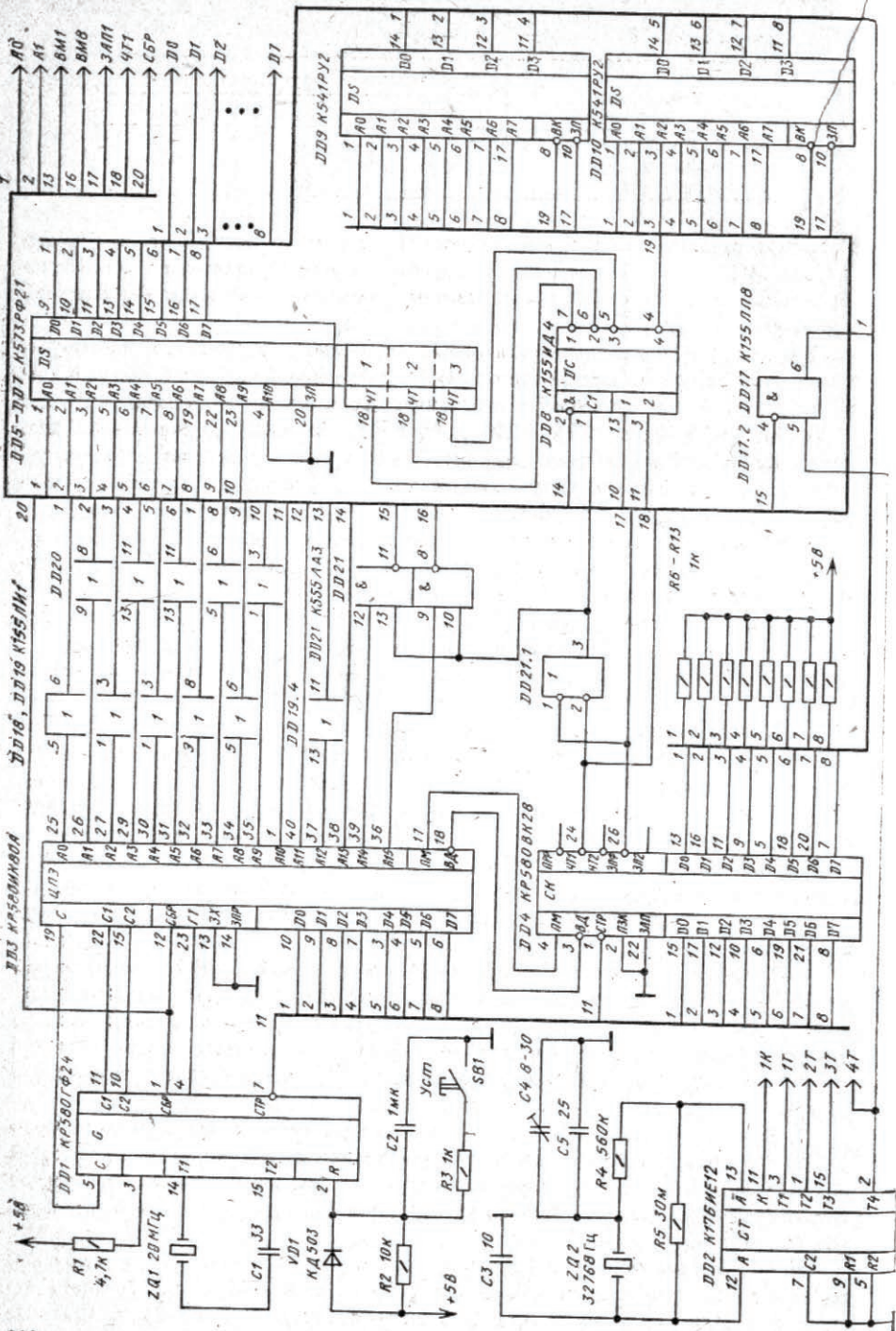
5. Таймер 2 — для работы в режимах прямого и обратного счета с аналогичными возможностями по точности, дискретности счета, интервалу.

Совмещенный вывод на индикатор показаний часов и таймеров может быть использован при необходимости измерения продолжительности какого-либо явления на фоне текущего времени (деловые совещания, продолжительность беседы и др.).

6. Телефонная приставка с цифровым набором номера (20 знаков) вызываемого абонента, с запоминанием этого номера и возможностью многократного повторения вызова. При наборе номера вызываемого абонента используются цифры 0—9, знак А — для включения в последовательность короткой (~20 мс) паузы; знак С — для приформирования номера своего телефона и знак Е — «завершение».

7. Звонок — для вызывания отработанных уставок для программаторов 1 и 2, таймеров 1 и 2, а также для вызывания окончания часового интервала в часах. Реализованы режимы выключения текущего звонка, выборочное отключение звонка для любого из устройств, а также общее отключение звонков М-таймера.

8. Шахматные часы — с заданием индивидуальной уставки и поочередной работы двух устройств типа таймер в режиме обратного счета. Точность отсчета 8 мс, дискретность отсчета 1 с, интервал уставки 1 с — 24 ч. Шахмат-



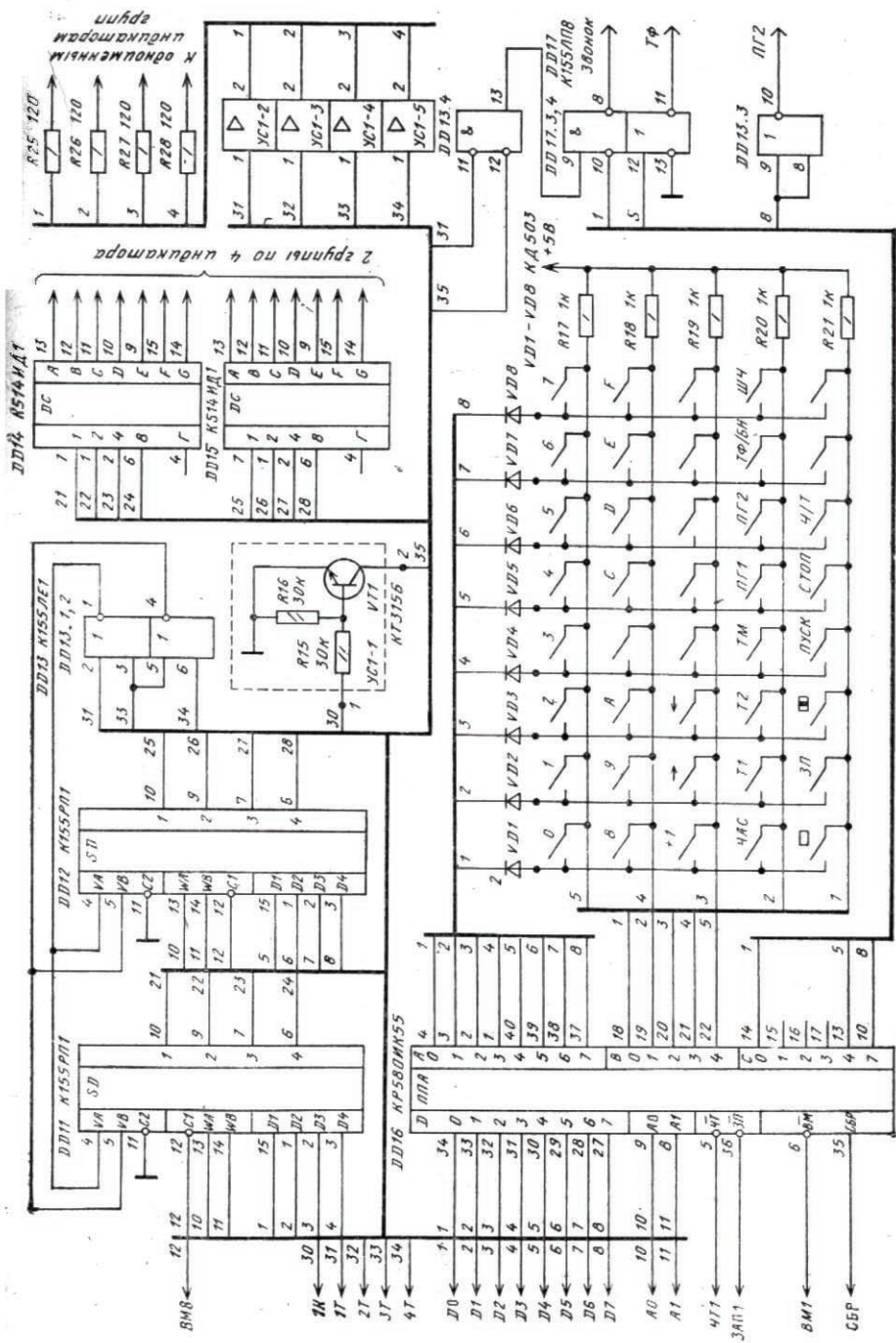


Рис. 106. Принципиальная схема МП-устройства «М-таймер»

ные часы не являются самостоятельным устройством М-таймера, а состояются из таймера 1 и таймера 2 с одновременным выводом их состояний на БИ.

При определении работы с М-таймером следует учитывать, что: все его устройства могут работать одновременно и независимо друг от друга; возможности блока БИ (4×2 цифровых индикатора) позволяют индицировать состояние одного или двух устройств; число режимов работы М-таймера — девять; число выполняемых команд тридцать.

Перечисленное множество режимов и выполняемых команд характеризует табл. 26. В ней девятью строками обозначены режимы работы М-таймера и

Таблица 26

Режим работы	Гравировка клавиш	Код команды	Код строки табл. команд		Очистка	Установка		Вкл./выкл. режима				Часы/таймер Совмещенные индикаторы	Команда
			□	ЗП		■	Пуск	Стоп	Ш1	Ш2	Ч/Т		
Часы	Час	10	20	×	×								Гравировка клавиш
Таймер 1	Т1	12	30		×		×	×				×	Код команды
Таймер 2	Т2	14	40		×		×	×				×	
Таймер М	ТМ	16	50	×			×	×				×	
Программа 1	ПГ1	18	60	×	×	×							
Программа 2	ПГ2	1A	70	×	×	×							
Телефон	ТФ						×						
Буферный накопитель (набор)	БН	1C	80	×	○				○			○	
Шахматные часы	ШЧ	1E	90		×			×	×	×			

указаны наименования соответствующих им клавиш. Выполнение той или иной команды в соответствии с нажатой клавишей для столбца осуществляется на фоне предварительно установленного режима. Например, с установлением режима «Часы» (нажатием клавиши «Час») на БИ выводятся данные о состоянии счетчика «Часы». Последующие нажатия клавиш □ либо ЗП («Запись») обеспечивают выполнение команд точной установки часов в 0 либо проведение коррекции состояния часов.

Дополнительными для М-таймера являются команды непосредственного исполнения, перечень и содержание которых приведены в табл. 27. Исполнение этих команд не изменяет работу М-таймера. Для примера рассмотрим работу М-таймера в режимах «Програм. 2» (Программатор 2) и «Таймер 1». Вклю-

Таблица 27

Команда	Наименование клавиши	Содержание
«Часы», +1 час.	+1	Увеличение состояния счетчика «Часы» на 1 час
«Часы», «Уст. в 0»	□ (в режиме Часы)	Точная установка «Часов», установка в 0 счетчиков мс и с
Шаг просмотра	⇌	Пошаговый просмотр накопителей «Вправо» и «Влево»
«Звонок», Блок. «Звонок», Выкл.	≠	Блокировка текущего «Звонка» Выключение «Звонка»
«Звонок», Установ. длительности	«Стоп» ЗП (в режиме «Набор»)	Устанавливается длительность звонания звонков в соответствии с набранным числом (два первых знака на индикаторе)
«Телефон», Свой номер	Ч/Г (в режиме «Набор»)	Заносится с клавиатуры и запоминается номер своего телефона для работы через АМТС. Набранный номер содержит до семи цифр и заканчивается знаком Е

чение в режим «Програм.2» осуществляем нажатием клавиши ПГ2, при этом на индикаторах блока БИ (рис. 107,а) высвечивается значение первой уставки («ДН/НД», «Час», «Мин») и «№ события» (задается пользователем).

С нажатием клавиши «↔» переходим к просмотру следующей уставки в накопителе НП2 либо очищаем весь накопитель с нажатием клавиши «☐». При необходимости убрать какую-либо уставку последовательностью нажатий клавиши «→» вызываем ее в индикатор и нажимаем клавишу «Стирание», при этом освободившееся место в НП2 автоматически заполняется последней уставкой. С нажатием клавиши ЗП на место последней уставки НП2 переписывается подготовленная уставка из буфера БН.

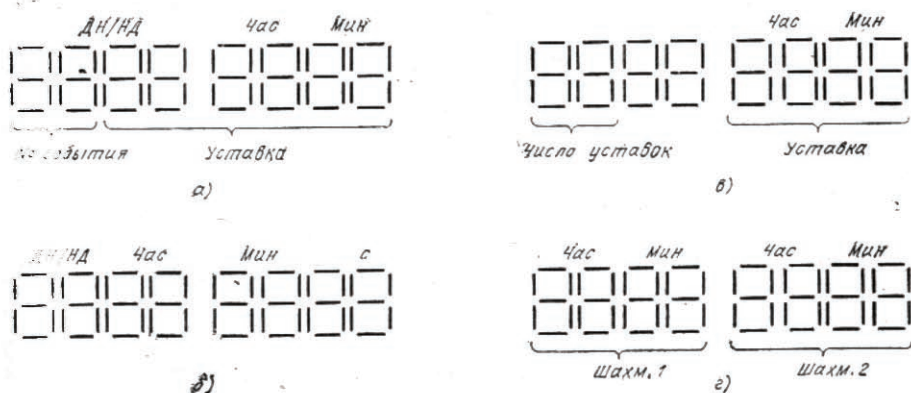


Рис. 107. Представление информации в устройстве «М-таймер»

Нажатием клавиши «Т1» переходим в режим работы «Таймер 1». При этом на индикаторе (рис. 107,в) высвечивается значение текущего отсчета для обрабатываемого интервала. С нажатием клавиши «ЗП» уставка для этого таймера заносится из буфера БН.

Нажатием клавиш «Пуск» или «Стоп» производятся промежуточные запуски или остановки «Таймера 1». Повторение запусков «Таймера 1» для отработки предыдущей уставки выполняется нажатием клавиш «ЗП» и «Пуск».

На рис. 107, в, г показаны высвечиваемые данные на индикаторе при переходе в режимы «Програм.» и «Шахмат. 1», «Шахмат. 2». Нажатием клавиши «←» обеспечивается индикация минут и секунд шахматных часов.

Приведенный здесь М-таймер, вопросы его построения, программной и аппаратурной реализации его функций и др. следует рассматривать как иллюстрацию подхода к построению МП-средств. Для облегчения понимания подхода, в качестве объекта выбран набор известных процессов на основе измерения временных интервалов. При этом в большей степени освещались вопросы, связанные с построением М-таймера как МП-устройства, реализующего большой объем специализированных функций при малых затратах универсальных средств, и меньше внимания уделялось рассмотрению М-таймера с точки зрения его эргономических характеристик. В связи с этим при практическом выполнении М-таймера следует рассмотреть наиболее целесообразную конструкцию устройства. В любом случае необходимо продумать вопросы рациональной компоновки клавиш блока КЛ (размещение на одной панели, разнесение по областям, создание выносных подключаемых упрощенных пультов, например, при реализации режима «Шахматные часы» или приставки для фотопечати).

Следует также учитывать, что возможное наращивание функций или исключение их за ненадобностью практически мало удорожает либо удешевляет все устройство, поскольку оно в основном связано с недоиспользованием или подключением дополнительных ОЗУ и ПЗУ, стоимость которых сравнительно низка.

Функционирование М-таймера обеспечивается размещением в нем соответствующих программных и встроенных средств и подключением к нему соответствующих аппаратных средств. Программные средства в виде набора подпрограмм, таблиц и констант размещены в ППЗУ (ИС К573РФ21) и представлены таблицами прошивок этих микросхем (см. Приложение 1).

Перечень операционных средств М-таймера, размещенных в ОЗУ, а также перечень его портов и их функциональное распределение приведены в табл. 28. Данные табл. 29 характеризуют общие затраты на программное обеспечение (в количестве байт ПЗУ) и на операционные средства (выделенные ячейки ОЗУ) с указанием числа клавиш блока КЛ, используемых для задания и реализации каждого из режимов работы М-таймера.

Перечень подключаемых аппаратных средств устройства (по схеме на рис. 106) включает блоки клавиатуры и индикации, генератор хронизирующих импульсов, звонок, блок выходных усилителей.

Блок клавиатуры состоит из поля переключателей, объединенных в матрицу размерностью 5×8, и блока сканирования матрицы на базе микросхемы КР580ИК55. Работа подобных устройств описана в литературе [15, 23]. В нашем устройстве формирование кода в соответствии с нажатой клавишей обеспечивается сканированием матрицы путем последовательного возбуждения линий по горизонтали сигналами с порта 1, с последующим опросом восьми столбцов матрицы, подключенных к входам порта 2; при обнаружении возбуж-

Таблица 28

Обозначение	Наименование	Адрес	Объем, байт	
ПЗУ Табл. ком.	ПЗУ программ и констант	0000 ... 0BFF	3072	
Табл. инд Табл. ТФ	Таблицы {	команд основных	0110 ... 011F	16
		вспомогательных	0120 ... 019F	128
		разовых	01A0 ... 01AF	16
		индикации	01B0 ... 01CF	32
		телефона	01D0 ... 01DF	16
НЗГ ОЗУ	Начальный загрузчик	01E0 ...		
	Оперативное запоминающее устройство	0C00 ... 0C11	256	
БН	Буферный накопитель {	Предыдущая запись	0C00	1
		Число записей	0C01	1
Объем БН		0C02 ... 0C17	22	
	Звонок {	Длительность	0C19	1
		Текущее значение	0C1A, 0C1B	2
		Выключены	0C1D	1
		Блокировка	0C1E	1
		Почасовой	0C1C	1
ЗВ	Вспомогательные средства {	Звонить?	0C1F	1
		Кто звонит?	0CAA, 0CAB	2
		Буфер порта 2002	0CAD	1
Т1	Таймер 1 {	Счетчик СТ1	0C20 ... 0C24	5
		Переключатель Т1	0C25	1
Т2, ТМ	Таймер 2 {	Счетчик СТ2	0C26 ... 0C2A	5
		Переключатель Т2	0C2B	1
		Переключатель ТМ	0C2C	1
ПГ1	Программатор 1 {	Сколько уставок	0C30	1
		Уставка текущая	0C31	1
		Накопитель НП1	0C32 ... 0C5F	44
ПГ2	Программатор 2 {	Сколько уставок	0C60	1
		Уставка текущая	0C61	1
		Накопитель НП2	0C62 ... 0C8F	44
ПН ТФ	Переключатель {	ИНД	0C91	1
		Переключатель ТФ	0C92	1
	Телефон {	Свой телефон №	0C95 ... 0C98	4
		Сколько посылок	0C9A	1
		Посылка 62 мс	0C9D	1
		Посылка 39 мс	0C9E	1
		Пауза	0C9F	1
Часы Стек	Счетчик часов Стек	0CA1 ... 0CA5	5	
		0CB0 ... 0CCF	32	
Порт	Клавиатура	3000, 3001	2	
		Исполнительные устройства	3002	
	Порты {	Звонок	3002/01	
		Телефон	3002/10	
		Реле ПГ2	3002/80	
		Синхро	6000/01	1
		Индикатор	B000 ... B003	4

Таблица 29

Режим работы, общее обеспечение	Объем про- грамм (байт в ПЗУ)	Ячейки ОЗУ	Ввод (число клавиш)
Ввод с блока КЛ	335	18	37
Индикация на БИ	325		8
Звонок	126	10	2
Часы	226	7	6
Таймер 1	157	7	4
Таймер 2	168	7	4
Таймер М	71	7	4
Программатор 1	149	46	3
Программатор 2	185	47	3
Телефон	234	22	2
Шахматные часы	149	14	4
Вспомогательные средства	136	46	3

денного столбца запускаются подпрограммы формирования кода (знак или команда).

Блок индикации может быть выполнен по любому из вариантов, рекомендованных ранее.

Генератор хронизирующих тактов (ГТ) выполняется на основе стандартного часового счетчика на микросхеме К176ИЕ12, частота импульсов генератора 128 Гц.

Звонок — любой из имеющихся малогабаритных зуммеров типа ЗПЗ, ДЭМШ и пр. В качестве заполняющей частоты для сигнала звонка используется сигнал 1 кГц, снимаемый с выхода микросхемы К176ИЕ12.

Выходные усилители обеспечивают электрическое сопряжение выходов порта З с соответствующими исполнительными устройствами (реле, звонки). Поэтому тип и мощность каждого усилителя должны соответствовать конкретному исполнительному устройству.

ПРАКТИЧЕСКИЕ СОВЕТЫ

Для питания устройств на микросхемах серии К155 необходимо использовать стабилизированный источник напряжения $5 \pm 0,25$ В. Если значение питающего напряжения (с учетом пульсаций) выходит за эти пределы, гарантировать устойчивую работу устройства нельзя. Для питания конструкций на микросхемах серий К176 и К561 можно пользоваться нестабилизированным источником с выходным напряжением от 9 до 12 В при потребляемом токе до 100 мА. При подаче напряжения питания от внешнего источника на платы, где размещены микросхемы, необходимо применять возможно короткие провода, так как на них могут наводиться импульсные помехи. Система шин питания должна иметь минимально возможные сопротивления и индуктивности. Для исключения импульсных помех на плате устройства между плюсовой и минусовой шинами питания необходимо установить блокировочные низкочастотные и высокочастотные конденсаторы. Емкость низкочастотного электролитического

конденсатора может составлять от 10 до 100 мкФ. Блокировочные керамические конденсаторы устанавливают на монтажной плате из расчета 0,07 мкФ на одну микросхему ТТЛ. Допускается ставить один конденсатор соответствующей емкости на группу из четырех — шести микросхем. В устройствах на микросхемах КМДП емкость блокирующих конденсаторов может быть снижена на порядок.

При первом включении и настройке собранного устройства удобно пользоваться лабораторным источником питания с встроенным амперметром на ток 1—2 А.

В Приложении 2 приведены данные по потребляемой мощности микросхем серии К155. Там же указаны выводы питания всех микросхем, используемых в описанных нами устройствах. Пользуясь этой таблицей, вы можете оценить ток, потребляемый устройством, и при первом включении проконтролировать его. Если потребляемый ток окажется существенно больше расчетного, немедленно отключите источник питания и найдите причину неисправности (короткое замыкание на плате, «переполюсовка» напряжения на всей плате или у отдельных микросхем). При переполюсовке питания, длящейся не более 2—5 с, большая часть микросхем серий К155, К176 и К561 не выходит из строя.

Многие описанные здесь устройства имеют кнопочные органы управления, тумблеры или переключатели, устанавливаемые на лицевой панели. Если панель управления удалена от монтажной платы, то провода, соединяющие органы управления с микросхемами, могут стать источниками ложных сигналов из-за возникающих наводок. Существенно уменьшить вероятность появления помех можно, соединяя каждую кнопку с микросхемой парой свитых проводов. Один из них сигнальный, а второй (оба вывода которого соединены с общей шиной) экранирующий.

Более надежным способом исключения ложных срабатываний является подача напряжения источника питания через дополнительный резистор сопротивлением 1—2 кОм на каждый вывод микросхемы, соединяемый с органами управления (например, как показано на рис. 84). Подобным способом можно соединить с источником питания неиспользуемые входы микросхем. Можно также неиспользуемые входы соединить с используемым входом того же логического элемента. При необходимости на отдельные неиспользуемые входы микросхем подают напряжение низкого уровня, что определяется таблицей истинности соответствующей микросхемы.

Собирать устройства удобнее всего на монтажных платах из двустороннего фольгированного стеклотекстолита. На одной стороне платы находятся площадки для установки микросхем, а с другой стороны — контактные площадки, соединяемые отрезками монтажного провода. На обеих сторонах платы должны быть и шины источника питания. Желательно сначала выполнить весь проводной монтаж, проверить его правильность, отсутствие замыканий соседних площадок и только после этого устанавливать все навесные детали — микросхемы, резисторы, конденсаторы и т. д. При проводном монтаже не следует применять жгутование и параллельную укладку проводов. Соединения следует вести по кратчайшему пути.

Наиболее подготовленные радиолюбители могут самостоятельно разработать и изготовить печатную плату, в которой обеспечены все необходимые соединения между элементами устройства. При этом целесообразно использовать линейно-многорядное расположение микросхем, обеспечивающее наибольшую плотность их установки. Для правильной ориентации микросхем на печатной

плате должны быть намечены «ключи», определяющие положение первого вывода каждой микросхемы.

При работе с микросхемами серий К176 и К561 особое внимание уделяйте предотвращению попадания электростатических зарядов на микросхемы. Для этого необходимо: заземлять жало паяльника и измерительную аппаратуру, подготовку и монтаж микросхем производить с применением антиэлектростатических браслетов.

В процессе проектирования и монтажа цифровых устройств у читателей наверняка возникнут и другие вопросы, не нашедшие отражения в книге. В этом случае необходимо обратиться к источникам, указанным в списке литературы.

ЗАКЛЮЧЕНИЕ

Мы познакомили вас с принципами действия основных элементов и устройств цифровой техники, с разными по сложности радиолюбительскими устройствами на цифровых микросхемах. Какие из них повторять — зависит от ваших интересов и опыта.

Для приобретения опыта работы с цифровыми микросхемами первоначально следует выбирать для повторения те устройства, которые полностью обеспечены комплектующими изделиями, указанными на принципиальной схеме устройства. Целесообразно начинать работу с наиболее дешевыми и распространенными микросхемами серии К155. Ошибки, допущенные при монтаже устройств на микросхемах этой серии, не приведут к выходу микросхем из строя. Постепенно приобретая опыт работы, можно переходить к конструированию более сложных устройств.

Возможно, что какие-то автоматы вы захотите повторить полностью. При этом авторы все же надеются на творческий подход к разработке и конструированию описанных устройств в зависимости от конкретных условий и ваших возможностей. Авторы уверены, что в конце концов читатели, не ограничившись простым копированием описанных устройств, будут экспериментировать, искать пути к расширению функциональных возможностей и качественных характеристик цифровых автоматов. Чтобы самостоятельно вести их разработку, понадобится прочесть много других книг, иногда обратиться за советом и консультацией к специалистам. И не отчаивайтесь, если разработанное устройство сразу не заработает. Устранение погрешностей проектирования и монтажа — неизбежный процесс в техническом творчестве. И вы, безусловно, в конце концов будете вознаграждены тем, что устройство, рожденное сначала на бумаге, будет четко и точно выполнять свои функции.

Мы писали эту книгу для радиолюбителей, руководителей и наставников кружков и клубов юных радиолюбителей, имеющих некоторый опыт работы в области радиоэлектроники, но не знакомых или мало знакомых с цифровой техникой. Поэтому при описании конструкций мы не обсуждали вопросы конкретной компоновки разработанных устройств, внешнего оформления, рационального размещения органов управления и индикации. Надеемся, что у читателей есть некоторый опыт в этой области и, главное, желание творчески подойти к реализации описанных конструкций.

ПРИЛОЖЕНИЯ

1. Таблица прошивок ПЗУ таймера

0000:	C3	E0	01	00	00	00	00	00	00	00	00	00	00	00	00	00	00
#																	
0100:	C3	E0	01	00	00	00	00	00	00	00	00	00	00	00	00	00	00
0110:	12	05	22	05	2F	05	3C	05	49	05	57	05	65	05	73	05	
0120:	F5	05	E9	05	00	00	00	00	00	00	00	00	00	00	00	00	00
0130:	00	00	FE	05	00	00	B3	05	B9	05	D7	05	00	00	00	00	00
0140:	00	00	0E	06	00	00	BF	05	C5	05	D0	05	00	00	00	00	00
0150:	1E	06	00	00	00	00	08	05	D1	05	E3	05	00	00	00	00	00
0160:	2B	06	4B	06	6C	06	00	00	00	00	00	00	00	00	00	00	00
0170:	3B	06	5B	06	8A	06	00	00	00	00	00	00	00	00	00	00	00
0180:	80	05	03	07	00	00	8F	05	0C	07	1F	07	00	00	00	00	00
0190:	00	00	AA	06	9F	05	95	05	A9	05	00	00	00	00	00	00	00
01A0:	D1	06	E0	06	EE	06	FC	06	15	07	00	00	00	00	00	00	00
01B0:	2B	07	A3	07	78	07	ED	07	F9	07	4D	07	CE	07	05	08	
01C0:	27	08	49	08	00	00	00	00	00	00	00	00	00	00	00	00	00
01D0:	C5	04	0B	04	E9	04	06	05	78	04	00	00	00	00	00	00	00
01E0:	31	CF	0C	21	00	30	36	82	21	00	30	36	82	21	01	0C	
01F0:	36	00	01	FF	16	CD	9E	08	2E	19	36	06	23	01	00	B5	
0200:	CD	9E	08	21	01	30	36	00	21	00	00	06	04	CD	9E	08	
0210:	3A	00	60	E6	01	C2	10	02	21	A5	0C	11	60	00	01	01	
0220:	00	78	32	1C	0C	34	7A	BE	C2	53	02	CD	6D	08	C2	53	
0230:	02	78	32	1E	0C	CD	6D	08	C2	53	02	79	32	1C	0C	?	
0240:	24	CD	6D	08	C2	53	02	11	8F	1F	0E	10	CD	6D	08	C2	
0250:	53	02	72	21	1A	0C	35	FA	85	02	23	35	D2	AA	02	2B	
0260:	35	C2	AA	02	11	80	10	2E	AA	4E	79	07	DA	7C	02	4F	
0270:	7B	0F	5F	7A	07	57	DA	BF	02	C3	6A	02	7B	A6	77	2E	
0280:	1E	73	C3	BF	02	23	23	35	CA	AA	02	23	7E	23	B6	2F	
0290:	23	A6	CA	B6	02	2E	AA	77	23	B6	77	2E	91	36	12	2E	
02A0:	19	7E	23	77	23	36	F0	C3	BF	02	2E	AD	7E	F6	01	21	
02B0:	01	30	77	C3	BF	02	2E	AD	7E	E6	FE	21	01	30	77	21	
02C0:	25	0C	01	01	00	78	BE	CA	FC	02	11	59	80	2B	35	7A	
02D0:	BE	C2	FC	02	CD	75	08	F2	FC	02	43	CD	75	08	F2	FC	
02E0:	02	CD	75	08	F2	FC	02	01	10	23	CD	75	08	F2	FC	02	
02F0:	01	FF	06	CD	9E	08	2E	1F	3E	10	B6	77	21	2B	0C	01	
0300:	01	00	78	BE	CA	39	03	11	59	80	2B	35	7A	BE	C2	39	
0310:	03	CD	75	08	F2	39	03	43	CD	75	08	F2	39	03	CD	75	
0320:	08	F2	39	03	01	10	23	CD	75	08	F2	39	03	01	FF	06	
0330:	CD	9E	08	2E	1F	3E	20	B6	77	21	2C	0C	01	01	00	79	
0340:	BE	C2	6E	03	2E	2A	11	60	80	7A	BE	C2	6E	03	CD	6D	
0350:	08	C2	6E	03	CD	6D	08	C2	6E	03	1E	24	CD	6D	08	C2	
0360:	6E	03	0E	10	11	AF	0F	CD	6D	08	C2	6E	03	72	21	30	
0370:	0C	46	23	23	11	2A	0C	1A	BE	C2	86	03	23	13	1A	BE	
0380:	CA	8F	03	C3	88	03	23	13	05	C2	73	03	C3	95	03	2E	
0390:	1F	7E	F6	40	77	21	60	0C	46	23	11	A0	0C	0E	04	0D	
03A0:	CA	B6	03	23	1A	BE	CA	9F	03	79	85	06	01	6F	05		
03B0:	C2	9A	03	CD	7C	08	7E	FE	FE	CA	CA	03	FE	FF	CA	D6	
03C0:	03	2E	1F	7E	F6	80	77	CD	7C	08	2E	AD	7E	F6	80	77	

03D0:	32	01	30	CD	7C	08	2E	AD	7E	E6	7F	77	32	01	30	CD
03E0:	7C	08	01	10	0D	11	00	00	21	02	30	23	71	2B	7E	C2
03F0:	03	04	1C	79	0F	4F	D2	EB	03	21	00	0C	70	CD	89	08
#																
0400:	C3	10	02	0F	14	D2	03	04	7B	07	07	07	82	2E	00	BE
0410:	CC	89	08	77	D6	10	FA	52	04	7E	FE	18	FA	32	04	FE
0420:	20	F2	3F	04	46	3E	0F	A0	07	CD	96	08	CD	89	08	C3
0430:	10	02	7E	07	C6	80	CD	96	08	CD	89	08	C3	10	02	46
0440:	3E	0F	A0	07	47	3A	2F	0C	80	CD	96	08	CD	89	08	C3
0450:	10	02	3E	0F	A6	4F	23	34	7E	47	1F	23	85	6F	78	EA
0460:	6D	04	79	07	07	07	07	4F	3E	0F	C3	6F	04	3E	F0	A6
0470:	81	77	CD	89	08	C3	10	02	21	01	0C	7E	47	24	0F	E2
0480:	8C	04	85	6F	7E	0F	0F	0F	0F	C3	8F	04	85	6F	7E	E6
0490:	0F	47	FE	00	F2	B3	04	FE	07	CA	AF	04	FE	00	C2	A3
04A0:	04	C6	07	2E	9A	77	2E	92	36	02	2E	9D	36	08	C9	2E
04B0:	9F	36	19	2E	92	36	06	C9	FE	02	F2	C6	04	2E	01	36
04C0:	95	2E	92	36	08	C9	2E	92	36	00	C9	21	9D	0C	35	F2
04D0:	E1	04	23	36	05	2E	92	36	04	21	01	30	3E	EF	A6	77
04E0:	C9	21	01	30	3E	10	B6	77	C9	21	9E	0C	35	F0	2E	9A
04F0:	35	F2	FD	04	2E	92	36	06	2E	9F	36	3F	C9	2E	92	36
0500:	02	2E	9D	36	08	C9	21	9F	0C	35	C0	36	3F	2E	92	36
0510:	08	C9	21	91	0C	36	00	2E	2F	36	00	33	36	20	C0	89
0520:	08	C9	21	91	0C	36	06	2E	2E	36	00	23	36	30	C9	21
0530:	91	0C	36	08	2E	2E	36	00	23	36	40	C9	21	91	0C	36
0540:	08	2E	2E	36	00	23	36	50	C9	21	91	0C	36	0E	2E	31
0550:	36	00	2E	2F	36	60	C9	21	91	0C	36	10	2E	61	36	00
0560:	2E	2F	36	70	C9	21	91	0C	36	0C	2E	01	36	00	2E	2F
0570:	36	80	C9	21	91	0C	36	0A	2E	2E	36	00	23	36	90	C9
0580:	21	00	0C	36	0D	23	36	00	01	FF	16	CD	9E	08	C9	21
0590:	92	0C	36	00	C9	21	25	0C	36	01	2E	2B	36	00	C9	21
05A0:	25	0C	36	00	2E	2B	36	01	C9	21	25	0C	36	00	2E	2B
05B0:	36	00	C9	21	25	0C	36	01	C9	21	25	0C	36	00	C9	21
05C0:	2B	0C	36	01	C9	21	2B	0C	36	00	C9	21	2A	0C	36	01
05D0:	C9	21	2A	0C	36	00	C9	21	91	0C	36	02	C9	21	91	0C
05E0:	36	04	C9	21	91	0C	36	04	C9	11	02	0C	21	A1	0C	06
05F0:	05	CD	A5	08	C9	21	A4	0C	06	00	70	23	70	C9	11	02
0600:	0C	21	20	0C	06	04	CD	A5	08	2E	25	36	00	C9	11	02
0610:	0C	21	26	0C	06	04	CD	A5	08	2E	2B	36	00	C9	21	26
0620:	0C	01	00	05	CD	9E	08	2E	2A	71	C9	21	30	0C	01	00
0630:	02	CD	9E	08	01	FF	2C	CD	9E	08	C9	21	60	0C	01	00
0640:	02	CD	9E	08	01	FF	2C	CD	9E	08	C9	21	30	0C	7E	07
0650:	C6	32	11	02	0C	06	02	CD	A5	08	C9	21	60	0C	7E	07
0660:	07	C6	62	11	02	0C	06	04	CD	A5	08	C9	21	30	0C	7E
0670:	35	07	C6	32	4F	5F	54	23	77	07	C6	32	6F	06	02	CD
0680:	A5	08	69	01	FF	02	CD	9E	08	C9	21	60	0C	7E	35	07
0690:	07	C6	62	4F	5F	54	23	77	07	07	C6	62	6F	06	04	CD
06A0:	A5	08	69	01	FF	04	CD	9E	08	C9	11	02	0C	21	00	B0
06B0:	06	04	CD	A5	08	1E	02	21	20	0C	70	06	02	CD	A5	08
06C0:	70	2E	26	70	06	02	CD	A5	08	70	2E	25	70	2E	2B	70
06D0:	C9	21	A2	0C	7E	3C	27	FE	18	C2	DE	06	36	00	77	C9
06E0:	21	2E	0C	34	2E	01	34	2E	31	34	2E	61	34	C9	21	2E
06F0:	0C	35	2E	01	35	2E	31	35	2E	61	35	C9	21	1D	0C	7E
#																
0700:	2F	77	C9	11	02	0C	21	19	0C	1A	77	C9	11	02	0C	21
0710:	1D	0C	1A	77	C9	21	91	0C	36	12	2E	1E	36	FF	C9	11
0720:	02	0C	21	95	0C	06	04	CD	A5	08	C9	21	2E	0C	06	02
0730:	7E	80	21	00	B0	E2	41	07	11	A1	0C	06	04	CD	A5	08
0740:	C9	11	A2	0C	CD	A5	08	36	FF	23	36	FF	C9	21	2E	0C

0750: 06 02 7E 80 21 00 B0 E2 69 07 11 22 0C CD A5 08
0760: 06 02 11 28 0C CD A5 08 C9 11 21 0C CD A5 08 06
0770: 02 11 27 0C CD A5 08 C9 21 2E 0C 06 02 7E 80 21
0780: 00 B0 E2 94 07 11 A2 0C CD A5 08 06 02 11 27 0C
0790: CD A5 08 C9 11 A2 0C CD A5 08 06 02 11 28 0C CD
07A0: A5 08 C9 21 2E 0C 06 02 7E 80 21 00 B0 E2 BF 07
07B0: 11 A2 0C CD A5 08 06 02 11 21 0C CD A5 08 C9 11
07C0: A2 0C CD A5 08 06 02 11 22 0C CD A5 08 C9 21 01
07D0: 0C 11 00 B0 7E D6 16 F2 E4 07 23 85 6F EB 06 04
07E0: CD A5 08 C9 2E 19 EB 06 04 CD A5 08 C9 21 00 B0
07F0: 11 20 0C 06 04 CD A5 08 C9 21 00 B0 11 26 0C 06
0800: 04 CD A5 08 C9 11 30 0C 21 00 B0 1A 77 23 13 1A
0810: 77 07 23 13 83 D6 5C FA 1E 08 5F C3 21 08 11 5C
0820: 0C 06 02 CD A5 08 C9 11 61 0C 21 01 B0 01 8C 03
0830: 7E 07 07 13 83 B9 FA 3D 08 5F C3 40 08 11 8C 0C
0840: CD A5 08 21 00 B0 1A 77 C9 11 02 02 3A AA 0C 21
0850: 00 B0 43 07 D2 59 08 0E 1F 07 D2 5E 08 0D 71 23
0860: 7E 05 C2 52 08 3A AB 0C 15 C2 52 08 C9 70 2B 7E
0870: 81 27 77 BB C9 70 2B 7E 91 27 77 C9 3A 92 0C 21
0880: D0 01 85 6F 5E 23 56 EB E9 3A 91 0C 21 B0 01 85
0890: 6F 5E 23 56 EB E9 6F 26 01 5E 23 56 EB E9 71 23
08A0: 05 C2 9E 08 C9 1A 77 23 13 05 C2 A5 08 C9 00 00

#

2. Основные данные микросхем серии К155

Микросхема	I _{потр.} мА	Общее число выводов	Выводы питания	
			+5 В	Общий
К155ЛА1	10	14	14	7
К155ЛА2	4	14	14	7
К155ЛА3	16	14	14	7
К155ЛА4	16	14	14	7
К155ЛА8	20	14	14	7
К155ЛИ1	33	14	14	7
К155ЛН1	35	14	14	7
К155ЛР1	12	14	14	7
К155ЛР3	15	14	14	7
К155ЛР4	12	14	14	7
К155ЛП5	52	14	14	7
К155ТМ2	31	14	14	7
К155ТМ5	53	14	4	11
К155ТМ7	53	16	5	12
К155ИЕ1	14	14	14	7
К155ИЕ2	53	14	5	10
К155ИЕ4	51	14	5	10
К155ИЕ5	53	14	5	10
К155ИЕ6	102	16	16	8
К155ИЕ7	102	16	16	8
К155ИД1	25	16	5	12
К155ИД3	56	24	24	12
К155ИД4	42	16	16	8
К155КП1	68	24	24	12
К155КП2	62	16	16	8
К155КП7	48	16	16	8
К155ИР1	82	14	14	7
К155ИМ1	35	14	14	7
К155ИМ2	58	14	4	11
К155ИМ3	128	14	14	7
К155ЛЕ1	27	14	14	7
К155ЛЕ2	19	16	16	8
К155АГ1	25	14	14	7
К155АГ3	66	16	16	8
К155РУ2	105	16	16	8
К155РЕ3	110	16	16	8

Примечание. Для серий К176 и К561 выводы питания: общий — 7(8), +U_{пит} — 14(16) соответственно для корпусов с 14 или 16 выводами.

СПИСОК ЛИТЕРАТУРЫ

1. Алексеев С. Применение микросхем серии K155. — Радио, 1977, № 10, с. 39—41; 1978, № 5, с. 37—38; 1982, № 2, с. 30—34.
2. Алексеев С. Квасисенсорные переключатели на микросхемах. — Радио, 1984, № 3, с. 26—29.
3. Ануфриев А., Воробей И. Электронные часы с индикацией на ИВ-22. — В помощь радиолюбителю. Вып. 83. — М.: Издательство ДОСААФ, 1983, с. 32—46.
4. Бедревский М. А., Кручинкин Н. С., Подолян В. А. Микропроцессоры. — М.: Радио и связь, 1981. — 72 с.
5. Бирюков С. А. Радиолюбительские цифровые устройства. — М.: Радио и связь, 1982. — 72 с.
6. Бордюговский А., Крымшамхалов Т., Пазов А. Клавиатурный датчик кода Морзе. — Радио, 1978, № 7, с. 31—34.
7. Босенко В., Рулев В. НЭИС-4. — Радио, 1978, № 7, с. 17—19; 1979, № 8, с. 17—19.
8. Гантман Б. А. Будильник с сенсорным управлением. — В помощь радиолюбителю. Вып. 83. — М.: Издательство ДОСААФ, 1983, с. 47—65.
9. Григорьев Б. А. Цифровая обработка ТВ сигналов. — Радио, 1982, № 8, с. 57.
10. Грицевский П. М., Мамченко А. Е., Степенский Б. Е. Основы автоматики, импульсной и вычислительной техники. — М.: Советское радио, 1979. — 391 с.
11. Горбатый В. Тренажер радиотелеграфиста. — В помощь радиолюбителю. Вып. 82. — М.: Издательство ДОСААФ, 1983, с. 9—23.
12. Гордин А. Б. Занимательная кибернетика. — М.: Энергия, 1974. — 64 с.
13. Горохов В. А., Ефимов И. Е. Микроэлектроника и микропроцессоры в технике связи и телеинформационном обслуживании. — Электросвязь, 1983, № 11, с. 1—7.
14. Дробница Н. А. Автоматика в быту. — Киев: Техника, 1984. — 70 с.
15. Зеленко Г. В., Панов В. В., Попов С. Н. Радиолюбителю о микропроцессоре и микро-ЭВМ. — Радио, 1982, №№ 9—12, 1983, №№ 3—12.
16. Евсеев А. Игра «Кто первый?». — В помощь радиолюбителю. Вып. 65. — М.: Издательство ДОСААФ, 1979, с. 39—41.
17. Иванов В. И., Аксенов А. И., Юшин А. М. Полупроводниковые оптоэлектронные приборы. Справочник. — М.: Энергоатомиздат, 1984. — 184 с.
18. Игошев Б. М., Комский Д. М. Кибернетика в самоделках. — М.: Энергия, 1978. — 128 с.
19. Интегральные микросхемы. Справочник/Под ред. Б. В. Тарабрина. — М.: Радио и связь, 1983. — 528 с.
20. Калабеков Б. А., Мамзелев И. А. Основы автоматики и вычислительной техники. — М.: Связь, 1980. — 296 с.
21. Калихман С. Г., Шехтман Б. И. Цифровая схемотехника в радиовещательных приемниках. — М.: Радио и связь, 1982. — 103 с.
22. Комский Д. М., Игошев Б. М. Электронные автоматы и игры. — М.: Энергоиздат, 1981. — 168 с.
23. Коффрон Дж. Технические средства микропроцессорных систем. — М.: Мир, 1983. — 344 с.

24. Ланцов А. Л., Зворыкин Л. Н., Осипов И. Ф. Цифровые устройства на ком-
плементарных МДП интегральных микросхемах. — М.: Радио и связь,
1983. — 272 с.
25. Майзульс Р. Электронные часы на микромощных интегральных схемах. —
В помощь радиолюбителю. Вып. 72. — М.: Издательство ДОСААФ, 1981,
с. 57—66.
26. Мацаков Л. Простой генератор телеграфных сигналов. — Радио, 1983, № 11.
27. Микросхемы и их применение. Справочное пособие/В. А. Батушев, В. Н.
Вениаминов, В. Г. Ковалев и др. — М.: Радио и связь, 1984. — 271 с.
28. Микро-ЭВМ/Под ред. Дирксена А. — М.: Энергонздат, 1982. — 327 с.
29. Минделевич С. Генераторы импульсов на цифровых микросхемах. — В по-
мощь радиолюбителю. Вып. 76. — М.: Издательство ДОСААФ, 1982, с. 45—56.
30. Нестеров П. В. Сверхбольшие интегральные схемы: проблемы создания и
ожидаемые результаты. — Зарубежная радиоэлектроника, 1980, № 12,
с. 9—15.
31. Паскалев Ж. Электронные игры: Пер. с болг. — М.: Радио и связь, 1983. —
110 с.
32. Стрыгин В. В. Основы автоматики и вычислительной техники. — М.: Энер-
гонздат, 1981. — 376 с.
33. Суетин В. Я. Цифровые измерительные приборы. — М.: Радио и связь,
1984. — 78 с.
34. Федорова С. Простые устройства на логических элементах. — В помощь
радиолюбителю. Вып. 74. — М.: Издательство ДОСААФ, 1981, с. 51—66.
35. Федотов Д., Костюков О. Регистр К155ИР1 в пересчетных устройствах. —
Радио, 1978, № 9, с. 42—43.
36. Хмарцев В. Измеритель частоты настройки приемника. — Радио, 1982, № 8,
с. 36—40; 1982, № 9, с. 41.
37. Циделко В. Д. и др. Проектирование микропроцессорных измерительных
приборов и систем. — Киев: Техника, 1984. — 246 с.

СОДЕРЖАНИЕ

Предисловие	3
Общие сведения о цифровой технике	4
Области применения цифровой техники	4
Как представить информацию?	7
Элементная база цифровых устройств	11
Логические элементы	12
Что такое комбинационная схема и цифровой автомат?	12
Основные элементы алгебры логики	15
Общая характеристика цифровых микросхем	17
Логические элементы	20
Триггеры и их характеристики	24
Генераторы и формироваатели импульсов	28
Цифровые автоматы на логических элементах и триггерах	33
Основные узлы цифровых устройств	38
Регистры	38
Счетчики	40
Преобразователи кодов (шифраторы, дешифраторы, мультиплексоры, демультиплексоры)	47
Сумматоры	53
Цифровые однопрограммные автоматы	55
Запоминающие устройства цифровой техники	79
Классификация запоминающих устройств	79
Оперативные запоминающие устройства	79
Постоянные запоминающие устройства	82
Запоминающие устройства в радиолюбительских конструкциях	84
Устройства ввода и вывода цифровой информации	89
Устройства ввода цифровой информации	89
Элементная база световых индикаторных устройств	95
Устройства индикации	98
Микропроцессорные устройства	103
Общие сведения о микропроцессорах	103
Конструирование микропроцессорного многофункционального таймера	107
Практические советы	118
Заключение	120
Приложения	121
Список литературы	125