

По результатам обзора можно сделать вывод о том, что системы обнаружения препятствий на железнодорожных путях могут быть полезны уже сейчас при ведении поезда машинистом в темное время суток и при ограничении обзора погодными условиями. Использование подобных устройств обнаружения может значительно сократить число аварийных ситуаций и их экономические последствия. Системы можно использовать как помощник машинисту, а в будущем как часть автономной системы управления поездом. На основе зарубежного опыта возможно создание собственной системы обнаружения препятствий или разработка общей системы с ближайшими географическими соседями.

УДК 656.25

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ДЛЯ ПРОВЕДЕНИЯ АНАЛИЗА FMECA МИКРОЭЛЕКТРОННЫХ СИСТЕМ ЖЕЛЕЗНОДОРОЖНОЙ АВТОМАТИКИ

С. Н. ХАРЛАП, В. Л. КАТКОВ

Белорусский государственный университет транспорта, г. Гомель

В настоящее время на железных дорогах Республики Беларусь и Российской Федерации широко внедряются микроэлектронные системы и устройства железнодорожной автоматики, связанные с обеспечением безопасности движения поездов. В соответствии с требованиями технического регламента Таможенного союза ТР ТС 003/2011 для таких систем разработчик обязан выполнить ряд мероприятий по подтверждению функциональной безопасности, результатом которых является документ «Доказательство безопасности». Основным методом доказательства, рекомендованным стандартами, служит анализ видов, последствий и критичности отказов (*Failure Mode, Effects and Criticality Analysis – FMECA*).

Анализ *FMECA* выполняется в следующем порядке:

- 1) изучение документации, определение критериев опасных отказов;
- 2) определение видов отказов в соответствии с рекомендациями нормативных документов;
- 3) последовательная имитация отказов элементов;
- 4) определение последствий и критичности отказов в соответствии с установленными критериями;
- 5) анализ возможности накопления отказов, влияние отказов по общей причине и множественных отказов.

На первом этапе выполняется анализ технической документации (технических требований, архитектуры, принципиальных схем, функционального описания и др.) Особое внимание уделяется четкой и однозначной формулировке критериев опасных и защитных отказов, методам и критериям обнаружения отказов, а также возможности парирования последствий отказов.

После изучения архитектуры и принципиальных схем определяются виды отказов. Для элементов систем железнодорожной автоматики перечень видов отказов компонентов аппаратных средств определен стандартом СТБ *IEC 62425-2011* «Железные дороги. Системы связи, сигнализации и обработки данных. Электронные системы сигнализации, связанные с безопасностью», приложение С. Существует возможность исключения некоторых видов отказов из анализа в зависимости от физических свойств компонента или технологии его изготовления. Результатом этого этапа является перечень видов отказов, которые должны учитываться при выполнении анализа *FMECA*.

На следующих этапах для каждого компонента последовательно выполняется имитация всех отказов из перечня видов отказов и определяются последствия и критичность каждого одиночного отказа, а также возможность накопления отказов и влияние отказов по общей причине. Данная процедура может быть выполнена следующими способами:

- экспертной оценкой последствий отказов без выполнения имитации;
- выполнение физического макетирования отказа с помощью специальных коммутирующих устройств, позволяющих имитировать обрывы компонентов размыканием соответствующих цепей, а короткие замыкания компонентов – замыканием определенных узлов на плате;
- внесение отказов в компьютерную имитационную модель устройства.

Каждый из рассмотренных выше способов имеет свои ограничения. Для проведения экспертной оценки последствий отказов без выполнения имитации необходимо привлечение высококвалифицированных экспертов. В этом случае устройство должно быть достаточно простым, чтобы эксперт мог с высокой достоверностью спрогнозировать поведение схемы при отказе. При увеличении сложности схемы достоверность результатов снижается, что требует применения других методов анализа.

Выполнение физического макетирования отказа с помощью специальных коммутирующих устройств обладает высокой достоверностью полученных результатов. Однако такой способ также имеет свои ограничения. Во-первых, это высокие затраты на имитацию отказов, т. к. требуется изготовление специального макета. Во-вторых, большое количество отказов невозможно имитировать с помощью коммутирующих устройств. Поэтому обычно данный способ применяют в том случае, когда другими методами не удастся обеспечить высокую достоверность анализа последствий отказов.

Наиболее эффективным является внесение отказов в компьютерную имитационную модель устройства. Современные пакеты схемотехнического моделирования обладают достаточно высокой достоверностью результатов и возможностью внесения различных отказов. Однако большинство программных средств имеют свои ограничения, например, *PSpice* не имеет возможности моделировать программируемые элементы, *Proteus Design Suite* имеет закрытый формат библиотек элементов, что не позволяет имитировать некоторые отказы.

Все рассмотренные способы предполагают имитацию отказов в ручном режиме, что приводит к тому, что анализ занимает длительное время. Кроме того, при использовании имитационных моделей остается нерешенной проблема влияния «человеческого фактора» на достоверность результатов анализа. Таким образом, можно выделить следующие основные проблемы, с которыми сталкиваются эксперты при выполнении анализа *FMECA*: высокую сложность систем, длительный и рутинный характер выполнения анализа, обуславливающий высокую вероятность ошибок человека. Частично решить эти проблемы можно автоматизацией проведения анализа *FMECA* на базе имитационной модели устройства.

В научно-исследовательской лаборатории «Безопасность и ЭМС технических средств» разработано программное обеспечение, которое позволяет в автоматизированном режиме получить результаты моделирования электронной схемы при отказе различных элементов. Программа написана на языках *C#* и *Python*. Программа имеет интуитивно-понятный интерфейс, с помощью которого пользователь может загрузить электронную схему и указать, какие виды отказов элементов необходимо моделировать. После запуска процесса моделирования внесение отказов и протоколирование полученных результатов происходит в автоматическом режиме.

К достоинствам разработанной программы следует отнести следующее:

- программное обеспечение базируется на программе *ngSpice*, которая использует для моделирования ядро *SPICE* – общепризнанный эталон в области моделирования электронных схем;
- используется открытое, свободно распространяемое программное обеспечение;
- в разработанном программном продукте есть два способа протоколирования полученных результатов: графический (осциллограммы) и текстовый (уровни напряжений во времени). Такой подход позволяет использовать как ручные методы анализа, так и средства автоматизации обработки результатов моделирования.

В научно-исследовательской лаборатории «Безопасность и ЭМС технических средств» выполнена апробация программного обеспечения при выполнении научно-исследовательских работ. Результаты автоматизированного моделирования отказов элементов в схеме совпадают с результатами, полученными при ручном внесении отказов в программе *LTspice*.

Применение разработанного программного продукта при проведении экспертизы на функциональную безопасность современных устройств ЖАТ позволит автоматизировать анализ влияния отказов каждого из элементов исследуемой схемы, повысит качество анализа электронных схем, сократит сроки выполнения работ и снизит количество ошибок, связанных с человеческим фактором.

УДК 656.25

СИСТЕМА АВТОМАТИЧЕСКОГО КОНТРОЛЯ ЗОНЫ ЖЕЛЕЗНОДОРОЖНОГО ПЕРЕЕЗДА

С. Н. ХАРЛАП

Белорусский государственный университет транспорта, г. Гомель

В. П. ШИШКОВЕЦ

Белорусская железная дорога, г. Осиповичи

Места пересечений автомобильных и железных дороги всегда являлись местами повышенной опасности. Столкновения железнодорожного и автомобильного транспорта приводят к челове-