

Так как при реализации этого метода не требуется дискретизация границ электродинамической системы, то он оказывается проще, нежели любой другой численный метод. Вместе с тем достигается необходимый компромисс между точностью расчета и отображением сложности конструкции реального ТС ЖАТ. Поэтому предлагаемый метод может найти применение для решения задач ЭМС систем обеспечения безопасности движения поездов, где требуется строгое и адекватное решение проблемы ЭМС.

УДК 656.25

## ИМИТАЦИЯ В ПАКЕТЕ PSPICE НЕИСПРАВНОСТЕЙ КОМПОНЕНТОВ МИКРОЭЛЕКТРОННЫХ СИСТЕМ ПРИ ИСПЫТАНИЯХ НА БЕЗОПАСНОСТЬ

А. А. КОРОЛЕВ

Белорусский государственный университет транспорта, г. Гомель

В последнее время микроэлектронные системы стали все чаще применяться в системах управления ответственными технологическими процессами, таких как управление движением поездов, химическое производство, авиационные системы и другие. К таким системам предъявляются дополнительные требования по обеспечению функциональной безопасности, то есть к способности системы не подвергать опасности человеческую жизнь, экономику и окружающую среду при возникновении в ней неисправностей.

Численные показатели функциональной безопасности являются очень малыми величинами. Учитывая относительно небольшое количество таких систем, подтвердить эти показатели статистическими методами практически невозможно. В связи с этим основным способом подтверждения соответствия микроэлектронных систем требованиям функциональной безопасности являются испытания и моделирование поведения системы при отказах элементов. Такой подход регламентирован международными (IEC 61508), европейскими (EN 50126, EN 50129), российскими (ОСТ 32.146, ОСТ 32.41) и белорусскими (РД РБ БЧ 19.055, РД РБ БЧ 19.057) нормативными документами.

В данных нормативных документах определен следующий алгоритм анализа соответствия системы требованиям функциональной безопасности. Определяется перечень учитываемых неисправностей элементов, который формируется на основе соответствующих документов. Каждая неисправность из перечня последовательно вносится в схему, и выполняется анализ поведения системы по следующим критериям:

- нарушение условий безопасности классифицируется как опасный отказ;
- регистрация неисправности и блокировка системы классифицируется как защитный отказ;
- остальные случаи классифицируются как маскируемый отказ, допускающий накопление неисправностей и требующий дальнейшего анализа.

Выполняется расчет вероятности возникновения кратных неисправностей и, в случае если эта вероятность больше допустимой, имитируются кратные неисправности (на практике двукратные неисправности имитируются всегда, трехкратные – только в случае накопления отказов или при возникновении зависимых отказов). Система считается выдержавшей испытания, если не обнаружено ни одного опасного отказа. Как видно из алгоритма, при проведении анализа необходимо вносить различные неисправности в структуру устройства. Имитация неисправностей на реальном устройстве (например, перемычками) затруднительна, так как этот способ очень затратен в виду разрушающего характера испытаний. Поэтому одним из основных способов анализа является компьютерное моделирование в пакетах *Pspice*.

Внесение отказов в схему производится вручную. Это приводит к появлению ряда сложностей и проблем. Большое количество элементов и значительное число видов неисправностей для каждого элемента приводит к тому, что анализ занимает длительное время. Значительная часть работы имеет рутинный характер, что приводит к повышению вероятности человеческой ошибки.

В связи с этим возникает необходимость автоматизации анализа устройств на безопасность. Для решения этой задачи необходимо в первую очередь создать обобщенную методику внесения неисправностей элементов в описание электрической схемы.

Все модели электронных компонентов во входном языке *Pspice* подразделяются на 2 группы: встроенные модели и макромодели. Встроенные модели описаны на поведенческом уровне и не могут быть изменены. На основе таких моделей могут быть созданы отдельные экземпляры электронных компонентов путем задания соответствующих параметров.

Макромодель представляет собой структурное описание компонента в виде связей отдельных элементов, описанных встроенными моделями, либо также представляющих собой макромодели.

Наиболее распространенным на данный момент методом имитации неисправностей компонентов в пакете *Pspice*, не зависящим от типов их моделей, является включение в схему описания нового компонента. Так, например, для имитации обрыва вывода элемента в разрыв цепи этого вывода включается модель резистора, имеющего сопротивление порядка сотен мегаом, а включение модели резистора сопротивлением порядка

единиц или десятков миллиом между двумя выводами элемента имитирует их короткое замыкание. Преимущество такого метода – независимость от типа модели компонента и простота реализации. Однако он имеет и недостатки. Данный метод позволяет имитировать только отказы типа «обрыв цепи» и «короткое замыкание». Кроме того, он вносит избыточность в описание схемы, например, имитация обрыва вывода резистора путем включения последовательно с ним второго резистора.

Кроме описанного выше метода имитации неисправностей элементов возможны следующие варианты:

- изменение параметров модели компонента, если он описан виде встроенной модели;
- изменение параметров макромодели компонента;
- включение нового компонента в описание макромодели данного компонента;
- изменение параметров моделей компонентов, входящих в состав макромодели данного компонента.

Рассмотрим методы моделирования неисправностей некоторых электронных компонентов, описанных встроенными моделями. Обрыв резистора может имитироваться путем увеличения параметра сопротивления до значения порядка сотен мегаом или единиц гигаом. Для имитации обрыва одного электрода резистора достаточно уменьшить параметр сопротивления до значения единиц или десятком миллиом.

Несмотря на то, что модель конденсатора не имеет параметров, определяющих его эквивалентное последовательное сопротивление, или сопротивление изоляции, имитировать обрыв его выводов или их короткое замыкание возможно также не прибегая к включению дополнительных элементов. Для этого достаточно изменить параметр емкости. Так, для имитации короткого замыкания необходимо значение этого параметра установить порядка  $10^{10}$ – $10^{12}$  Ф.

Увеличение прямого сопротивления полупроводникового диода имитируется путем увеличения параметра объемного сопротивления его модели. Увеличивая этот параметр до значения порядка сотен мегаом или единиц гигаом можно также имитировать обрыв электродов диода. На значение напряжения открытия диода оказывает влияние коэффициент инжекции. Изменяя этот параметр можно выполнять имитацию изменения напряжения открытия диода.

Таким образом, комбинируя различные методы внесения изменений в описание электрической схемы, можно имитировать большинство неисправностей элемента, включенных в перечень, независимо от сложности этого элемента.

УДК 656.25

## ОСОБЕННОСТИ ПОСТРОЕНИЯ БЕСКОНТАКТНОГО ИНТЕРФЕЙСА УПРАВЛЕНИЯ СТРЕЛОЧНЫМ ЭЛЕКТРОПРИВОДОМ

А. А. КОРОЛЁВ

Белорусский государственный университет транспорта, г. Гомель

В настоящее время для управления стрелочными электроприводами в микропроцессорной централизации (МПЦ) «Путь» применяются релейные блоки. Типовая структурная схема взаимодействия ядра МПЦ с релейным блоком управления стрелкой приведена на рисунке 1.

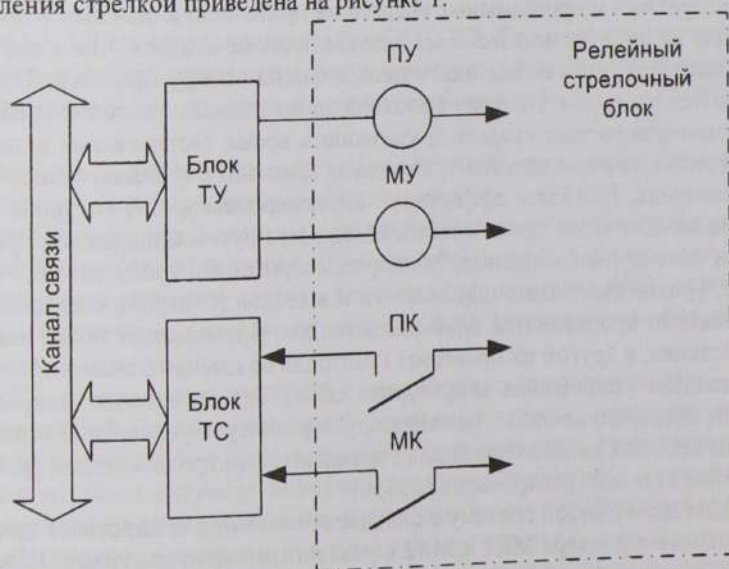


Рисунок 1 – Структурная схема взаимодействия ядра МПЦ с релейным блоком управления стрелкой